

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Gustavo Campos Martins

**SENSOR DE TEMPERATURA INTEGRADO ALIMENTADO
POR RF**

Florianópolis

2013

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Gustavo Campos Martins

**SENSOR DE TEMPERATURA INTEGRADO ALIMENTADO
POR RF**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Fernando Rangel de Sousa

Florianópolis

2013

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Martins, Gustavo Campos

Sensor de Temperatura Integrado Alimentado por RF /
Gustavo Campos Martins ; orientador, Fernando Rangel de
Sousa - Florianópolis, SC, 2013.
104 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico. Programa de Pós-Graduação em
Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Transferência de Energia. 3.
RF. 4. Sensor de Temperatura. 5. Eletrônica Biomédica. I.
Sousa, Fernando Rangel de. II. Universidade Federal de
Santa Catarina. Programa de Pós-Graduação em Engenharia
Elétrica. III. Título.

AGRADECIMENTOS

Agradeço primeiramente ao Professor Fernando Rangel por toda orientação e especialmente pelo exemplo de empenho e dedicação.

Gostaria também de agradecer aos amigos de laboratório pela companhia e ajuda que, sem dúvida, foram essenciais durante minha formação no mestrado. Deixo um agradecimento especial aos bolsistas de IC Davi Luciano Figueiredo e Luccas Meller Casagrande pela ajuda no desenvolvimento de *layouts* e simulações.

Gostaria de agradecer aos professores Robson Luiz Moreno, Marcelo Lobo Heldwein e Jader Alves de Lima pela participação na banca examinadora e por suas sugestões.

Agradeço também ao CNPq pelo apoio financeiro e à MOSIS pela fabricação dos circuitos integrados junto à IBM.

Finalmente, agradeço aos meus pais pelo inestimável apoio que sempre me concederam.

RESUMO

Com o aumento do interesse na pesquisa em dispositivos eletrônicos instalados no corpo humano, que se beneficiam de métodos não-convencionais de captação de energia, o estudo e aprimoramento de tais métodos se torna necessário. Um desses métodos é a transferência de energia por sinais eletromagnéticos de radiofrequência (RF). Tendo isso em vista, este trabalho apresenta o desenvolvimento de um sensor de temperatura CMOS alimentado por RF aplicado na medição de temperatura do corpo humano. O sensor recebe energia via um sinal RF emitido por um dispositivo leitor. Uma vez que o sensor armazenou energia suficiente, ele envia informação sobre a temperatura medida para o leitor. Para executar tal função, os seguintes circuitos foram desenvolvidos: retificador, limitador de tensão, fonte de referência, seletor de modo de operação, regulador de tensão, oscilador e dispositivo de modulação de carga. Foi desenvolvido um sistema que opera com um sinal RF de entrada com potência maior que -10 dBm e frequência 900 MHz, utilizando a tecnologia de fabricação IBM 130 nm. O sistema possui consumo de corrente igual a $8,5 \mu\text{A}$ no modo ativo e $4,9 \mu\text{A}$ no modo *standby*. Além disso, foi implementado um método de calibração do sensor, projetado para obter erro de medição de temperatura menor que $0,2^\circ\text{C}$. Nesta dissertação, o projeto e simulação desses blocos são detalhados, bem como o teste de alguns blocos que foram fabricados.

Palavras-chave: Transferência de energia, RF, Sensor de temperatura, Eletrônica biomédica.

ABSTRACT

With the increasing interest in research in biomedical electronic devices, which benefits from non-conventional energy transfer and harvesting methods, the study and development of such methods becomes necessary. One of those methods is the wireless energy transfer. This work presents the development of a wirelessly powered CMOS temperature sensor, designed to measure temperatures in the human body temperature range. The sensor receives energy through an RF signal emitted by a reader device. Once the sensor has enough energy, it sends data about the measured temperature to the reader. The system was designed to operate with signal levels as low as -10 dBm centered at 900 MHz. The sensor device is formed by the following circuits: rectifier, voltage limiter, reference source, operating mode selector, voltage regulator, oscillator and backscattering device. The system presented $8.5 \mu\text{A}$ current consumption in active mode and $4.9 \mu\text{A}$ in standby mode. The developed sensor contains a calibration method, which was designed to achieve maximum temperature measurement error of 0.2°C . In this work, the design and simulation of these circuits are detailed, as well as the test of some blocks that were fabricated.

Keywords: Energy transfer, RF, Temperature sensor, Biomedical electronics.

LISTA DE FIGURAS

1	Diagrama ilustrando a troca de dados e energia de um sensor biomédico alimentado por RF	26
2	Diagrama de blocos do sistema	31
3	Esquemático do dispositivo de modulação de carga	33
4	Variação da (a) impedância ao adicionar um componente reativo em série e da (b) admitância ao adicionar um componente reativo em paralelo	35
5	Redes de adaptação: (a,b) redes L, (c) rede π e (d) rede T	35
6	Consumo de corrente do limitador de tensão ideal	38
7	Sinais de (a) entrada e (b) saída ideais do seletor de modo de operação	39
8	Sinais de entrada (V_{dc}) e saída (V_{dd}) do regulador ideal, ligado em $V_{dc} = V_{on}$ e com V_{dc} crescente	41
9	Dispositivo de modulação de carga, composto pelo transistor M_1 , em paralelo com a impedância de entrada R_{in}	44
10	Reflexão do dispositivo de modulação de carga em paralelo com 50Ω	44
11	Topologia do dobrador de tensão Greinacher	46
12	Topologia do multiplicador de tensão	46
13	Circuito retificador	47
14	Rede de adaptação de impedância	48
15	Resultados de simulação da adaptação de impedância: (a) S_{11} vs. frequência do sinal de entrada e (b) variação do S_{11} em simulação Monte Carlo para o sinal de entrada com 900MHz de frequência e -10dBm de potência	49
16	Tensão de saída DC V_{dc} do retificador em simulação transiente no caso típico	50
17	Esquemático do limitador de tensão	51
18	Consumo do limitador em escala (a) linear e (b) logarítmica	52
19	Tensão de saída do retificador ligado ao limitador e uma corrente de carga: (a) variando a potência de entrada e (b) Monte Carlo com $P_{av} = -10\text{dBm}$	52
20	Esquemático do seletor de modo de operação	53
21	Sinais de (a) entradas e (b) saída do seletor de modo de operação com a alimentação variando do nível baixo para o alto e vice-versa (sentido indicado pelas setas)	55

22	Resultado de simulação Monte Carlo do (a) ΔV_{on-off} e da (b) diferença entre as tensões V_{off} e V_{stable}	56
23	Esquemático simplificado do regulador de tensão	57
24	Esquemático do AmpOp utilizado no regulador de tensão	58
25	Resposta em frequência do AmpOp	58
26	Regulador de tensão com a malha aberta para teste de estabilidade	59
27	Resposta em frequência do regulador de tensão em malha aberta	60
28	Resultados de simulação transiente do regulador de tensão para: (a) $I_{in} = 10 \mu A$ e (b) $I_{in} = 1 mA$	60
29	Tensão de saída regulada em função da corrente de entrada	61
30	Esquemático da fonte de referência e circuito de inicialização	62
31	Saídas I_{ref} e V_{ref} da fonte de referência (a) em função da temperatura e (b) em função da tensão de alimentação	64
32	Resultado da simulação Monte Carlo da fonte de referência: (a) valores de I_{ref} e (b) valores de TC_I	64
33	Esquemático do oscilador	65
34	Esquemático do gerador de tensão crescente	67
35	Estruturas de calibração: (a) resistor R_1 e (b) espelho de corrente $M_{11}-M_{12}$	70
36	Retas $I_{bias} \times T$: reta nominal r e reta calibrada parcialmente s	70
37	Circuito das chaves utilizadas na calibração do resistor: (a) aberta por padrão e (b) fechada por padrão; e utilizadas no espelho de corrente: (c) aberta por padrão e (d) fechada por padrão	73
38	Ilustração do <i>shift register</i> ligado às chaves da calibração	74
39	Frequência do oscilador em função da corrente I_{bias}	74
40	Curvas de frequência por temperatura através da calibração	75
41	Resultado de simulação Monte Carlo para o erro de medição da temperatura	75
42	Resultados de simulação transiente com potência de entrada igual a $-8 dBm$ e $T = 38,5^\circ C$	77
43	Topologia do sistema substituindo o retificador pela fonte de corrente I_{dc} e desconsiderando o dispositivo de modulação de carga	78
44	Microfotografia do retificador com ponteiras para medições	79
45	S_{11} do retificador com $P_{rf} = -10 dBm$: (a) em dB e (b) na carta de Smith	80

46	Comparação entre teste e simulação do consumo de corrente do limitador de tensão, em (a) escala linear e (b) escala logarítmica	81
47	Esquemático do dispositivo de modulação de carga utilizado nas medições	82
48	Resultados de medida do S_{11} do dispositivo de modulação de carga: (a) em dB e (b) na carta de Smith	83
49	<i>Layout</i> do retificador e da adaptação de impedância com <i>pads</i> para medidas <i>on-wafer</i> (Área = $361 \mu\text{m} \times 826 \mu\text{m}$)	89
50	<i>Layout</i> do limitador de tensão (Área = $45 \mu\text{m} \times 121 \mu\text{m}$)	90
51	<i>Layout</i> do seletor de modo de operação (Área = $25 \mu\text{m} \times 70 \mu\text{m}$)	91
52	<i>Layout</i> do regulador de tensão (Área = $300 \mu\text{m} \times 137 \mu\text{m}$) ...	91
53	<i>Layout</i> do gerador de tensão crescente com V_{dd} (Área = $31 \mu\text{m} \times 34 \mu\text{m}$)	92
54	<i>Layout</i> da fonte de referência, oscilador e circuitos de calibração (Área = $171 \mu\text{m} \times 111 \mu\text{m}$)	93
55	<i>Layout</i> do dispositivo de modulação de carga utilizado nos testes e de parte de seus <i>pads</i>	93

LISTA DE TABELAS

1	Características de trabalhos recentes em sensores de temperatura alimentados por RF	29
2	Parâmetros dos componentes do retificador e adaptação de impedância	48
3	Comparação do retificador implementado com retificadores apresentados em trabalhos recentes	50
4	Parâmetros dos componentes do limitador de tensão	52
5	Parâmetros dos componentes do seletor de modo de operação	56
6	Parâmetros dos componentes do regulador de tensão	61
7	Parâmetros dos componentes utilizados na fonte de referências, oscilador e gerador de tensão crescente	68
8	Frequência de V_{bks} em kHz para diferentes temperaturas e correntes I_{dc} (com o P_{av} equivalente para cada valor de I_{dc})	78
9	Comparação de trabalhos recentes em sensores de temperatura alimentados por RF com este trabalho	86

LISTA DE SIGLAS

AC	Corrente Alternada (<i>Alternate Current</i>).
AM	Modulação de Amplitude (<i>Amplitude Modulation</i>).
CMOS	Metal-Óxido-Semicondutor Complementar (<i>Complementary Metal-Oxide-Semiconductor</i>).
DC	Corrente Contínua (<i>Direct Current</i>).
EEPROM	Memória Somente-Leitura Eletricamente Apagável (<i>Electrically Erasable Programmable Read-Only Memory</i>).
EPC	Código Eletrônica de Produto (<i>Electronic Product Code</i>).
FSL	Perda no Espaço Livre (<i>Free Space Loss</i>).
LDO	Baixa Queda de Tensão (<i>Low Drop-Out</i>).
PA	Amplificador de Potência (<i>Power Amplifier</i>).
PCE	Eficiência de Conversão de Potência (<i>Power Conversion Efficiency</i>).
PM	Modulação de Fase (<i>Phase Modulation</i>).
PSS	Sensibilidade à Alimentação (<i>Power Supply Sensitivity</i>).
RFID	Identificação por Radiofrequência (<i>Radio-Frequency Identification</i>).
TC	Coefficiente de Temperatura (<i>Temperature Coefficient</i>).
VCE	Eficiência de Conversão de Tensão (<i>Voltage Conversion Efficiency</i>).
VCR	Razão de Conversão de Tensão (<i>Voltage Conversion Ratio</i>).
VNA	Analisador de Rede (<i>Vector Network Analyzer</i>).

LISTA DE SÍMBOLOS

C_S	Capacitor de armazenamento de energia
V_{dc}	Tensão de saída do retificador
Z_{in}	Impedância de entrada do dispositivo
Z_{ant}	Impedância da antena
Γ	Coefficiente de reflexão
P_{dc}	Potência de saída do retificador
P_{av}	Potência disponível na entrada do dispositivo
N	Número de estágios do retificador
V_A	Amplitude do sinal de entrada do retificador
I_{dc}	Corrente de saída do retificador
V_{ref}	Tensão de referência
V_{cresc}	Tensão crescente com V_{dd}
V_{dd}	Tensão de saída do regulador de tensão
ΔV_{trp}^+	Diferença entre V_{cresc} e V_{ref} na qual o sistema é ligado
V_{on}	Valor de V_{dc} na qual o dispositivo é ligado
ΔV_{trp}^-	Diferença entre V_{ref} e V_{cresc} na qual o sistema é ligado
V_{off}	Valor de V_{dc} na qual o dispositivo é ligado
V_{ctr}	Sinal de saída do seletor de modo de operação
I_L	Corrente consumida pelos circuitos alimentados pelo retificador; corrente de carga do retificador
I_{ref}	Corrente de referência
V_{bks}	Sinal de saída do oscilador; sinal de controle do dispositivo de mod- ulação de carga
T	Temperatura
f	Frequência do sinal V_{bks}
T_0	Temperatura central da faixa de temperaturas da aplicação, 38,5°C
V_t	Tensão de limiar
$P_{av,min}$	Mínima potência do sinal de entrada
ϕ_t	Tensão térmica
I_S	Corrente específica do transistor

SUMÁRIO

1 INTRODUÇÃO	25
1.1 REVISÃO DE TRABALHOS NO ESTADO DA ARTE	27
1.2 OBJETIVOS E ORGANIZAÇÃO DO TRABALHO	28
2 DEFINIÇÃO DO SISTEMA	31
2.1 MODULAÇÃO DE CARGA	32
2.2 ADAPTAÇÃO DE IMPEDÂNCIA	34
2.3 RETIFICADOR	36
2.4 LIMITADOR DE TENSÃO	37
2.5 SELETOR DE MODO DE OPERAÇÃO	38
2.6 REGULADOR DE TENSÃO	40
2.7 FONTE DE REFERÊNCIAS E OSCILADOR	40
3 PROJETO	43
3.1 MODULAÇÃO DE CARGA	43
3.1.1 Especificação de $P_{av,min}$	44
3.2 RETIFICADOR E ADAPTAÇÃO DE IMPEDÂNCIA	45
3.3 LIMITADOR DE TENSÃO	50
3.4 SELETOR DE MODO DE OPERAÇÃO	53
3.5 REGULADOR DE TENSÃO	56
3.6 GERADOR DE REFERÊNCIAS E OSCILADOR	61
3.6.1 Calibração	68
4 VALIDAÇÃO POR SIMULAÇÃO E TESTES PARCIAIS ...	77
4.1 SIMULAÇÃO	77
4.2 RESULTADOS DE MEDIDAS	78
4.2.1 Adaptação de Impedância e Retificador	79
4.2.2 Limitador de Tensão	80
4.2.3 Dispositivo de modulação de carga	81
5 CONCLUSÃO	85
Apêndice A – Layouts	89
Apêndice B – <i>Script</i> OCEAN para obter o erro de medida de temperatura	95
Referências	103

1 INTRODUÇÃO

A evolução da tecnologia de fabricação e das técnicas de projeto de circuitos integrados tornou possível o desenvolvimento de dispositivos biomédicos mais eficientes, duráveis, confiáveis, seguros e que podem ser implantados no corpo devido ao seu tamanho reduzido. Além disso, com a maior adoção desses dispositivos pela sociedade, será observado uma redução no custo de fabricação e, com a maior miniaturização dos dispositivos, implantes que não necessitam de cirurgia se tornarão mais comuns. Tais dispositivos podem reduzir custos em diversos tipos de tratamentos médicos. Por exemplo, o custo anual de tratamento de doenças neurológicas nos Estados Unidos é maior que US\$500 bilhões e tende a crescer conforme a população envelhece [1].

Diversos problemas na área biomédica já são tratados utilizando dispositivos eletrônicos. Alguns exemplos bem sucedidos e comercialmente disponíveis são os marcapassos [2] e os implantes auditivos [3]. São observados avanços em aplicações em outros tipos de problema como, por exemplo, próteses robóticas para substituir membros amputados, que podem ser controladas pelos pacientes utilizando o cérebro [4, 5].

Um dos desafios emergentes na implementação de dispositivos biomédicos é o método de aquisição de energia. Diversas técnicas de extração de energia de fontes alternativas vêm sendo pesquisadas. Essas fontes de energia aparecem em: diferenças de temperatura, vibrações, diferenças de pH, ondas eletromagnéticas, entre outras [6, 7]. Essas técnicas são vantajosas quando o dispositivo está implantado no corpo. Se pelo menos uma dessas técnicas não for utilizada nesses casos, uma cirurgia é necessária para recarregar ou substituir a bateria do dispositivo. Essa bateria se torna desnecessária para o dispositivo que consegue obter energia suficiente no ambiente em que se encontra durante seu funcionamento. Um dispositivo sem bateria é interessante, uma vez que vida útil de uma bateria convencional é de poucos anos.

Utilizando uma fonte de sinais de RF externa ao corpo, é possível transmitir energia a um dispositivo que está implantado ou que está sobre a pele do paciente. Esse método de transferência de energia permite obter níveis de densidade de potência disponível por área (W/m^2) maior que outras técnicas não invasivas, pois essa densidade pode ser aumentada com o aumento da potência transmitida pela fonte. No entanto, a potência do sinal transmitido não pode ser excessiva para não causar danos aos tecidos vivos do paciente. Valores máximos para a densidade de potência por massa (W/kg)

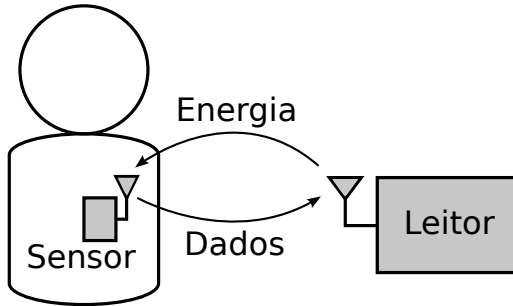


Figura 1: Diagrama ilustrando a troca de dados e energia de um sensor biomédico alimentado por RF

que são seguros para o corpo humano são apresentados em [8].

Um exemplo recente de um sistema biomédico que utiliza a técnica de captação de energia de sinais de RF é apresentado em [9]. Nesse sistema, a energia é transmitida para recarregar a bateria de um implante cardíaco. Outro exemplo é a lente de contato apresentada em [10], que possui um sensor de glicose alimentado por RF. Na área da neurologia, foi desenvolvido o implante para combater ataques epilépticos relatado em [11], também alimentado por RF.

Um sistema de sensoriamento biomédico básico alimentado por RF é composto por dois dispositivos principais: o dispositivo sensor, que pode ser implantado no corpo ou aplicado sobre a pele do paciente, e o dispositivo leitor, que envia energia e recebe dados medidos pelo sensor, assim como ilustrado no diagrama da Figura 1. Os blocos que podem constituir o dispositivo sensor são: antena ou bobina, circuito retificador (responsável pela conversão de energia AC/DC), sistema de armazenamento e gerenciamento de energia, sistema de telemetria para enviar os dados obtidos pelo sensor e o próprio sensor. Além desses blocos, o dispositivo sensor pode conter um sistema para o recebimento de informações, útil quando se necessita calibrar o sensor remotamente ou quando o dispositivo possui algum atuador que deve ser acionado por um controlador externo.

Um tipo de sensor que pode ser implementado em tecnologia CMOS é o sensor de temperatura. Ele é amplamente estudado na literatura e é relativamente simples de ser implementado devido à faixa de temperatura reduzida que o corpo humano pode atingir (35 a 42°C). Ele também é um sensor biomédico muito útil, uma vez que a temperatura do corpo é um parâmetro importante para o diagnóstico de diversas doenças.

Neste trabalho, é implementado um sensor de temperatura alimentado por RF para ser aplicado sobre a pele e fazer medições na faixa de temperaturas do corpo humano. Portanto, o sensor deve ser capaz de converter a energia recebida do leitor, de modo a alimentar seus circuitos que medem e transmitem os dados sobre a temperatura. O leitor recebe os dados e os interpreta para identificar a temperatura obtida no sensor. Os métodos de aquisição e transmissão dessa informação pelo sensor serão explicados com detalhes neste trabalho.

1.1 REVISÃO DE TRABALHOS NO ESTADO DA ARTE

Foram selecionados alguns trabalhos atuais que apresentam o desenvolvimento de sensores de temperatura alimentados por RF. Na Tabela 1, os trabalhos selecionados são apresentados junto com suas principais características. Apesar de serem trabalhos com objetivos semelhantes, os artigos apresentados na Tabela 1 possuem características distintas que merecem ser notadas.

O sensor apresentado em [12] transmite os dados em uma faixa de frequência diferente daquela que recebe potência, utilizando um amplificador de potência (PA), de modo a apresentar um consumo maior que os demais trabalhos quando está em modo ativo. Devido a essa característica, o dispositivo opera com uma distância do leitor de até 18 m. A faixa de temperatura medida por esse sensor é -40 a 40°C . O retificador empregado nesse sistema é baseado na topologia Greinacher de meia onda e possui 16 estágios.

O sistema desenvolvido em [13] é compatível com o padrão RFID EPC Classe 1 Gen2. Alguns dos componentes utilizados no projeto são discretos. No entanto, a placa final é pequena o suficiente ($0,66\text{cm}^2$) para poder ser fixada em uma mariposa. O retificador utilizado é baseado na topologia Greinacher, utilizando transistores NMOS como diodos e técnicas para minimizar as capacitâncias parasitas e a tensão de limiar dos transistores. Além do sensor de temperatura, outros sensores de bio-sinais externos ao *chip* podem ser conectados ao dispositivo.

O dispositivo apresentado em [14] também possui compatibilidade com o padrão RFID EPC Classe 1 Gen2 e possui diversos modos de operação. Os dados apresentados na Tabela 1 são dados do dispositivo durante o modo de operação no qual apenas a interface RFID e o sensor de temperatura estão ativos. O circuito é completamente integrado, com exceção das antenas, e possui entradas para sensores externos. O retificador utilizado nesse

trabalho é um retificador diferencial de onda completa.

Em [15], o sensor de temperatura apresentado possui erro de medição menor que $0,1^{\circ}\text{C}$. Sua faixa de temperatura é de 35 a 45°C . Assim como em [12], o parâmetro que varia com a temperatura é a frequência de operação de um oscilador. No entanto, nesse caso, a saída do oscilador é conectada à entrada de um bloco decodificador, que compara a frequência do sinal a uma frequência de referência e fornece uma saída digital. A topologia do retificador é baseada no dobrador de tensão Greinacher, utilizando diodos Schottky. Esse sistema também possui um núcleo digital com memória EEPROM que permite a leitura do número de identificação do dispositivo.

O sensor apresentado em [16] opera na faixa de -35 a 105°C , faixa mais ampla que os demais trabalhos, e é utilizado para medir a temperatura em trilhos de trem. O erro de medida máximo é $2,3^{\circ}\text{C}$. O método de medição da temperatura é semelhante ao de [15]. O retificador utilizado no trabalho é um retificador Greinacher com 6 estágios.

1.2 OBJETIVOS E ORGANIZAÇÃO DO TRABALHO

O objetivo deste trabalho é desenvolver um sensor de temperatura alimentado por RF completamente funcional e competitivo com outros trabalhos recentes (apresentados na Tabela 1). A tecnologia utilizada neste projeto foi a tecnologia IBM 130nm. A faixa de frequências utilizada na comunicação e transferência de energia está em torno de 900MHz. O sensor deve medir temperaturas na faixa de 35 a 42°C , com erro máximo de medida igual a $0,2^{\circ}\text{C}$.

O dispositivo leitor não foi desenvolvido neste trabalho. As especificações do leitor necessárias para o desenvolvimento do sensor foram baseadas no leitor apresentado em [17].

No próximo capítulo, o diagrama de blocos em alto nível do sistema desenvolvido é apresentado juntamente com a explicação do funcionamento esperado de cada bloco. No capítulo 3, são detalhadas as escolhas de topologias e o projeto de cada bloco, com seus resultados de simulação. Em seguida, no capítulo 4, a validação do sistema é realizada através de simulações do sistema completo e através de testes de alguns blocos. Finalmente, no último capítulo, a conclusão do trabalho é apresentada.

Tabela 1: Características de trabalhos recentes em sensores de temperatura alimentados por RF

Referência	[12]	[13]	[14]	[15]	[16]
Tecnologia (nm)	250	130	130	130	180
Frequência ¹ (MHz)	450	900	900	868	910
Área (mm ²)	1,2	-	0,95	3,96	1,2
Consumo <i>standby</i> ² (μ W)	5	6	-	$\approx 0,11$	-
Consumo ativo ³ (μ W)	1500	9	7,9	-	7
Eficiência RF-DC ⁴ (%)	-	30 ⁵	7,6	35 ⁵	-
Pot. mínima de entrada (dBm)	-12,5	-12	-10,3	-	-5

¹ Frequência do sinal que fornece energia para o sensor.

² Consumo quando a maior parte do circuito está desligada permitindo, assim, o carregamento do capacitor interno que garante o funcionamento do circuito.

³ Consumo quando todo o circuito está em operação.

⁴ A eficiência de conversão de potência (PCE) é definida como:

$$PCE = \frac{\text{Potência DC na saída}}{\text{Potência disponível na entrada}}$$

⁵ Neste trabalho não é definido o que é considerado eficiência pelo autor.

2 DEFINIÇÃO DO SISTEMA

O diagrama de blocos do sistema implementado é apresentado na Figura 2. Essa topologia foi baseada em parte nos artigos apresentados na Tabela 1 e em parte devido às necessidades que apareceram durante o projeto de alguns blocos. Neste capítulo, é detalhado o funcionamento esperado de cada bloco, assim como os motivos que levaram à escolha dessa arquitetura.

A operação do sistema inicia quando o sinal emitido pelo leitor chega à sua antena. Uma rede de adaptação de impedância garante a maior transferência de potência para o retificador, que gera uma tensão V_{dc} utilizada para alimentar o restante dos circuitos. A saída do retificador está conectada ao capacitor C_S , ou seja, C_S é carregado pela corrente de saída do retificador. O capacitor C_S é utilizado para dar autonomia ao sensor em momentos em que não há sinal na entrada do retificador. A tensão V_{dc} pode atingir valores maiores que o suportado pela tecnologia (1,6V neste caso) devido às variações na potência do sinal de entrada. Essas variações podem ser causadas pela variação da distância entre leitor e sensor ou pela variação da potência do sinal transmitido pelo leitor. Isso pode danificar os circuitos alimentados pelo retificador, portanto é utilizado um limitador de tensão conectado à V_{dc} para garantir que essa tensão não atinja valores elevados. Um monitor da tensão V_{dc} é utilizado no bloco seletor de modo de operação para ligar e desligar o restante do sistema. Assim é possível consumir menos energia em um momento inicial, no qual o capacitor C_S está sendo carregado e V_{dc} é baixo, e ligar o sensor somente quando há energia suficiente para seu correto funcionamento. Quando o seletor de modo de operação liga o sistema, o regulador de tensão é ativado de modo a alimentar o sensor com uma tensão que apresenta pouca variação. O elemento sensível à temperatura é a fonte de referência, cuja corrente de saída é utilizada para alimentar o oscilador, de modo a controlar sua frequência. A saída do oscilador é ligada ao dispositivo

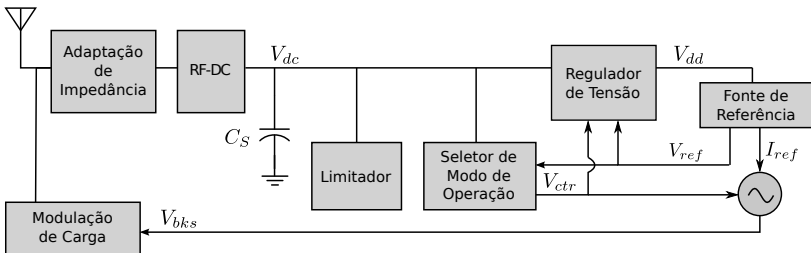


Figura 2: Diagrama de blocos do sistema

de modulação de carga. Esse bloco controla a impedância vista pela antena, de modo a controlar o sinal refletido por ela. Assim é possível enviar a informação sobre a temperatura medida pelo sensor para o dispositivo leitor.

Nas seções seguintes, a funcionalidade esperada dos blocos que compõem o sistema é apresentada. Começando pelos blocos de RF, serão explicados o dispositivo de modulação de carga, adaptação de impedância e retificador. Em seguida, são apresentados o limitador de tensão, o seletor de modo de operação, o regulador de tensão e, por último, o gerador de referências e oscilador.

2.1 MODULAÇÃO DE CARGA

Em arquiteturas convencionais de transmissores, utiliza-se um PA para gerar o sinal a ser transmitido. Esse é um bloco que eventualmente consome grande parte da energia disponível para o sistema, pois uma vez que se deseja atingir longas distâncias de transmissão a potência do sinal emitido deve ser alta. No caso do sistema apresentado neste trabalho, o sinal de entrada apresenta potência suficiente para que ele possa ser modulado e transmitido (refletido) de volta ao leitor, que está a poucos metros de distância. Como esse sinal de potência elevada deve estar presente na entrada do sistema para iniciar sua operação, é interessante reutilizar o sinal para transmissão de informação. Isso evita a necessidade do desenvolvimento de um PA, que possui complexidade e consumo de energia e área maiores que um dispositivo que modula a reflexão.

A modulação de ondas refletidas, ou o método de modulação de carga, foi primeiramente concebida por Harry Stockman em 1948 [18] com base no estudo do funcionamento dos radares. Em seu estudo, Stockman explorou métodos mecânicos e elétricos de modulação de amplitude (AM), fase (PM), entre outros. Atualmente, a modulação de carga é empregada amplamente em etiquetas RFID [19].

Do ponto de vista elétrico, esse método consiste na modulação da impedância de entrada Z_{in} do circuito. Isso implica na modulação do sinal refletido, uma vez que esse sinal é dado pela seguinte relação, que envolve a impedância da antena Z_{ant} e a impedância Z_{in} [20]:

$$\Gamma = \frac{b}{a} = \frac{Z_{in} - Z_{ant}^*}{Z_{in} + Z_{ant}}, \quad (1)$$

no qual Γ é o coeficiente de reflexão, Z_{ant}^* é o conjugado complexo da

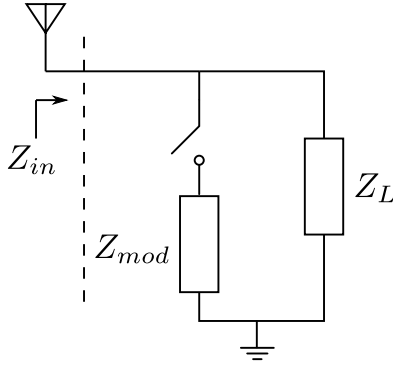


Figura 3: Esquemático do dispositivo de modulação de carga

impedância da antena e a e b são definidos como [20]:

$$\begin{bmatrix} a \\ b \end{bmatrix} = \frac{1}{2\sqrt{|\operatorname{Re}\{Z_{ant}\}|}} \begin{bmatrix} 1 & Z_{ant} \\ 1 & Z_{ant}^* \end{bmatrix} \begin{bmatrix} V \\ I \end{bmatrix}, \quad (2)$$

de modo que b é relacionado à onda refletida e a à onda incidente. Portanto, se $Z_{in} = Z_{ant}^*$, diz-se que a impedância de entrada está adaptada à impedância da antena, isto é, não há reflexão ($\Gamma = 0$). Se $|\Gamma| = 1$, ocorre a reflexão total do sinal. Casos em que isso ocorre são $Z_{in} = 0$ (curto) ou $Z_{in} = \infty$ (aberto).

É possível modular Z_{in} discretamente como mostrado na Figura 3. Na figura, Z_L modela a impedância de entrada do circuito. No caso deste trabalho, esse circuito é o retificador com a rede de adaptação de impedância. Adicionando e removendo a impedância Z_{mod} em paralelo com Z_L é possível modular amplitude e/ou fase do sinal refletido, como pode ser observado na Equação (1).

Ainda é possível incrementar a codificação adicionando mais *bits* por símbolo através de mais impedâncias chaveadas em paralelo. Por exemplo, se mais uma impedância em série com uma chave forem adicionadas ao circuito da Figura 3, em paralelo a Z_L , é possível codificar 2 *bits* em um símbolo.

No caso do sistema apresentado neste trabalho, optou-se por uma única chave e $Z_{mod} = 0$, pela simplicidade. Neste caso, idealmente, quando a chave estiver conduzindo (curto), ocorre a reflexão total do sinal de entrada e quando estiver em aberto o retificador receberá toda a potência do sinal, não ocorrendo reflexão. Uma desvantagem dessa escolha é que não haverá sinal na entrada do retificador quando a chave estiver conduzindo e, portanto, não haverá potência saindo do retificador. No entanto, uma vantagem é que a

potência refletida é a maior possível, se comparada com a potência refletida utilizando outros valores de Z_{mod} . Isso permite que o sensor opere a uma distância maior do dispositivo leitor.

2.2 ADAPTAÇÃO DE IMPEDÂNCIA

Como apresentado na seção anterior e como pode ser visto na Equação (1), para obter a maior transferência de potência da antena para o retificador, a impedância de entrada deve ser igual ao conjugado complexo da impedância da antena $Z_{in} = Z_{ant}^*$. O bloco de adaptação de impedância exerce influência direta na eficiência da conversão RF-DC, pois caso ocorra uma má adaptação, haverá reflexão desnecessária de energia, acarretando em uma redução de eficiência.

É comum utilizar componentes reativos para desenvolver redes de adaptação de impedância, pois eles, idealmente, não apresentam dissipação de potência e não inserem de ruído [21]. Desse modo, é possível adicionar indutores e capacitores em série e paralelo ao circuito para modificar sua impedância.

Para facilitar o projeto da rede de adaptação, pode-se utilizar a carta de Smith. A partir de uma impedância de entrada inicial, um ponto na carta, e adicionando uma carga reativa em série a ela, varia-se a impedância de entrada em um círculo de parte real constante, como na Figura 4a. Se um capacitor é adicionado em série, a impedância varia no sentido anti-horário pois equivale à soma de uma reatância negativa. No caso de um indutor, ocorre a soma de uma reatância positiva, isto é, uma variação no sentido horário. Quando a carga é adicionada em paralelo, a susceptância varia, o que corresponde a uma variação sobre um círculo de parte real constante na carta de Smith da admitância, como apresentado na Figura 4b. Nesse caso, há uma variação no sentido horário para um capacitor e anti-horário para um indutor. Logo, é possível modificar a impedância para qualquer outra adicionando indutores e capacitores em série e paralelo de modo a “caminhar” pela carta e atingir qualquer valor de impedância [22].

Utilizando dois componentes, um em série e outro em paralelo à carga a ser adaptada, cria-se a rede de adaptação conhecida como rede L. Adicionando mais um componente à rede L, pode-se criar outras redes comumente utilizadas chamadas de rede T e π , como apresentado na Figura 5.

Além do método gráfico utilizando a carta de Smith, é possível obter soluções analíticas para a rede de adaptação de impedância. No caso da rede

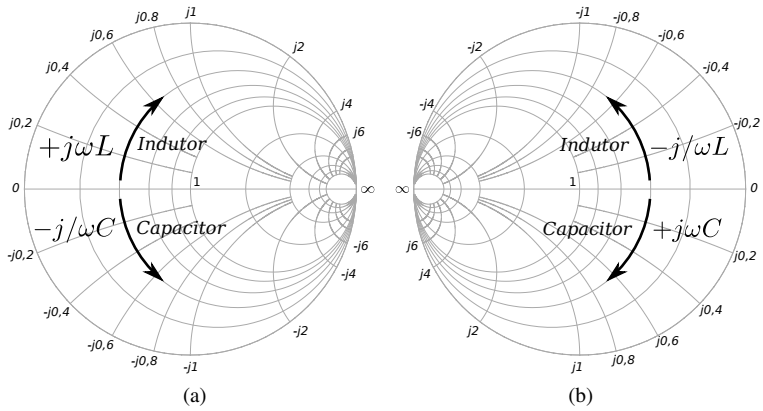


Figura 4: Variação da (a) impedância ao adicionar um componente reativo em série e da (b) admitância ao adicionar um componente reativo em paralelo

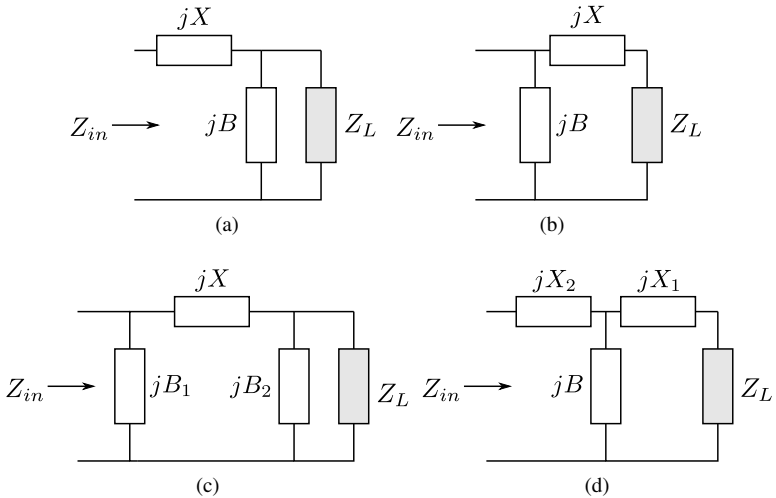


Figura 5: Redes de adaptação: (a,b) redes L, (c) rede π e (d) rede T

L da Figura 5a, considerando $Z_L = R_L + jX_L$ e considerando que se deseja obter Z_{in} puramente real $Z_{in} = R_{in}$, a impedância de entrada é da por:

$$R_{in} = jX + \frac{1}{jB + 1/(R_L + jX_L)}. \quad (3)$$

A partir dessa equação é possível encontrar a susceptância B e a reatância X para obter o R_{in} desejado. Separando a parte real e imaginária da equação:

$$B(XR_L - X_L R_{in}) = R_L - R_{in}, \quad (4)$$

$$X(1 - BX_L) = BR_{in}R_L - X_L, \quad (5)$$

e resolvendo para B e X , obtém-se [23]:

$$B = \frac{X_L \pm \sqrt{R_L/R_{in}} \sqrt{R_L^2 + X_L^2 - R_{in}R_L}}{R_L^2 + X_L^2}, \quad (6)$$

$$X = \frac{1}{B} + \frac{R_{in}}{R_L} \left(X_L - \frac{1}{B} \right). \quad (7)$$

De modo semelhante, obtém-se as equações de B e X para o circuito da Figura 5b [23]:

$$B = \pm \frac{\sqrt{(R_{in} - R_L)/R_L}}{R_{in}}, \quad (8)$$

$$X = \pm \sqrt{R_L(R_{in} - R_L)} - X_L. \quad (9)$$

As redes π e T e podem ser divididas em duas redes L e analisadas por partes com as equações apresentadas acima.

No entanto, é importante observar dois pontos: como a impedância dos componentes varia com a frequência, a impedância estará adaptada em uma faixa limitada de frequência e, como os componentes reativos possuem uma resistência interna, isto é, um fator de qualidade finito, a rede de adaptação apresenta perdas de energia e insere ruído. Quanto maior o fator de qualidade dos indutores e capacitores, a banda na qual a impedância estará adaptada será mais estreita e as perdas de energia nesses componentes serão menores.

2.3 RETIFICADOR

A função do retificador é converter o sinal AC em sua entrada para uma tensão DC em sua saída, para alimentar o restante dos circuitos. Diversas topologias de retificadores são exploradas na literatura [24–28]. Uma característica importante de retificadores para este trabalho é a possibilidade

de um potência de entrada baixa, pois procura-se obter um baixo consumo tanto no dispositivo sensor (diminuindo a potência necessária na entrada do retificador), quanto no leitor (diminuindo o consumo da aplicação como um todo).

Um parâmetro importante do conjunto retificador e adaptação de impedância é a eficiência de conversão de potência (PCE), que é definida por [24]:

$$\text{PCE} = \frac{P_{dc}}{P_{av}}, \quad (10)$$

no qual P_{dc} é a potência DC de saída do retificador e P_{av} é a potência disponível na entrada, isto é, a potência que é entregue a uma carga perfeitamente adaptada à impedância da fonte.

Outro parâmetro comum em trabalhos de retificadores é a eficiência de conversão de tensão (VCE) ou razão de conversão de tensão (VCR) [24]. A definição de VCE depende da topologia. Por exemplo, em um multiplicador de tensão formado por N estágios dobradores de tensão em cascata, espera-se que a tensão de saída se torne igual a $2N$ vezes a amplitude de entrada no melhor dos casos, ou seja, nesse caso VCE é definido por:

$$\text{VCE} = \frac{V_{dc}}{2NV_A}, \quad (11)$$

no qual V_A é a amplitude do sinal de entrada do retificador e V_{dc} é a tensão DC de saída. Em topologias diferentes, o VCE pode ser definido de um modo diferente, dependendo de qual for a saída esperada no caso ideal.

No entanto, uma vez que deseja-se fornecer potência para uma carga, o parâmetro importante é o PCE, já que um maior VCE não implica em maior potência de saída. O PCE depende da adaptação de impedância, que depende de V_{dc} , da frequência e da potência do sinal de entrada. Outros fatores que podem influenciar no PCE são a corrente de saída I_{dc} [29], as correntes de fuga e as capacitâncias parasitas dos dispositivos utilizados no circuito do retificador [30]. Todos esses fatores devem ser considerados durante o projeto do retificador.

2.4 LIMITADOR DE TENSÃO

A tensão de alimentação máxima permitida na tecnologia utilizada neste trabalho é $V_{lim} = 1,6\text{ V}$ [31]. Como a potência do sinal de entrada pode



Figura 6: Consumo de corrente do limitador de tensão ideal

variar devido a diferentes potências de saída do leitor, variações de distância entre leitor e sensor, orientação das antenas, etc., a tensão de saída do retificador pode variar e eventualmente atingir valores maiores que V_{lim} . Portanto, se faz necessário um circuito que limite a tensão de saída do retificador.

Para realizar tal função, o limitador de tensão deve consumir todo o excesso de corrente que o retificador fornece quando a tensão de alimentação passar do limiar V_{lim} , de modo a diminuir essa tensão. É interessante que o consumo desse circuito seja o menor possível, idealmente zero, quando a tensão de alimentação for menor que V_{lim} . Portanto, um limitador ideal teria um consumo de corrente em função da tensão de alimentação como o gráfico mostrado na Figura 6.

2.5 SELETOR DE MODO DE OPERAÇÃO

O objetivo principal desse bloco é ligar o sensor quando a energia armazenada em C_S é suficiente para fornecer autonomia durante o tempo necessário para seu funcionamento e desligar o sensor caso contrário. Para ligar o sensor, esse bloco ativa o regulador de tensão e o oscilador. Quando a tensão de alimentação cai e não é suficientemente alta para que a fonte de referência opere corretamente, o sensor é desligado. Além disso, essa funcionalidade permite que o sistema tenha um consumo de corrente menor durante a fase inicial de carregamento de C_S .

Para determinar o momento de ativação do sistema, o seletor de modo de operação monitora a tensão V_{ref} da fonte de referência e compara com uma tensão V_{cresc} crescente com V_{dd} , isto é, uma tensão que cresce com a tensão

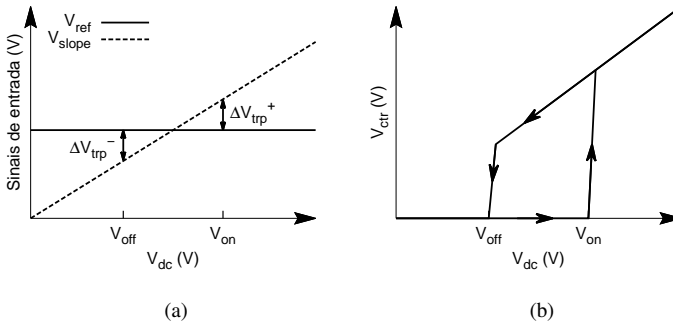


Figura 7: Sinais de (a) entrada e (b) saída ideais do seletor de modo de operação

de alimentação V_{dc} (a geração dessas tensões será apresentada na Seção 2.7). Quando V_{cresc} ultrapassa V_{ref} por um valor ΔV_{trp}^+ ($V_{cresc} - V_{ref} > \Delta V_{trp}^+$), a saída do seletor de modo de operação é elevada a V_{dc} e o sistema é ativado. Isso ocorre no momento em que $V_{dc} = V_{on}$. Quando a tensão de alimentação cai e V_{cresc} é menor que V_{ref} de modo que $V_{ref} - V_{cresc} > \Delta V_{trp}^-$, o sistema é desativado. Isso ocorre no momento em que $V_{dc} = V_{off}$, sendo que $V_{off} < V_{on}$, isto é, há uma histerese na resposta do comparador. Esse funcionamento é ilustrado pela Figura 7, na qual os sinais de entrada são representados na Figura 7a e a saída V_{ctr} é representada na Figura 7b, onde setas são utilizadas para indicar a resposta nos casos em que V_{dc} é crescente ou decrescente.

A partir do valor de $V_{on} - V_{off} = \Delta V_{on-off}$, do tempo necessário para o sensor fornecer a resposta, do consumo do circuito e da frequência mínima do oscilador, pode-se calcular o valor mínimo de C_S , uma vez que a autonomia é dada pela equação do capacitor:

$$C_S = \frac{I_L \Delta t}{\Delta V_{on-off}}, \quad (12)$$

no qual I_L . A frequência do oscilador também é importante, pois, como explicado anteriormente, durante metade do período do sinal do oscilador, o dispositivo de modulação de carga conduz e não há potência na saída do retificador. Portanto, a frequência influencia no tempo Δt mínimo. De um modo simplificado, o valor mínimo de C_S é inversamente proporcional a ΔV_{on-off} .

2.6 REGULADOR DE TENSÃO

A resposta do sensor de temperatura depende da resposta da fonte de corrente de referência (como será visto na próxima seção), a qual possui uma certa sensibilidade à tensão de alimentação. A tensão de saída V_{dd} do retificador pode variar bastante durante a operação, devido às possíveis variações da potência do sinal de entrada. Além disso, se a potência fornecida pelo retificador retificador for baixa, a variação da tensão de alimentação será igual a ΔV_{on-off} , isto é, o sistema liga em $V_{dc} = V_{on}$ e a tensão irá cair até $V_{dc} = V_{off}$, desligando o sistema. Essas variações são de alguns décimos de Volt, podendo ser suficiente para gerar erros na resposta do sensor de alguns décimos de grau Celsius (como será visto no próximo capítulo). Nesse caso, se faz necessária a regulação da tensão de alimentação, uma vez que deseja-se atingir erros menores que $0,2^\circ\text{C}$.

O regulador deve suportar baixas diferenças entre tensão de entrada e saída, uma vez que elas serão próximas. Sua saída V_{dd} deve ser alta o suficiente para que a fonte de referência opere corretamente e deve ser menor que V_{on} , pois é o valor da tensão de entrada V_{dc} na qual o regulador é ligado. É interessante que V_{dd} seja próximo à V_{off} , pois, considerando que V_{dd} é sempre menor que V_{dc} , a variação de V_{dd} durante o desligamento do sistema (V_{dc} decrescente) será pequena e, conseqüentemente, haverá um erro pequeno na medida de temperatura devido a variação da alimentação.

Em geral, topologias de regulador de tensão necessitam de uma tensão de referência. No sistema apresentado neste trabalho, uma fonte de referência é utilizada e a tensão de referência é gerada por esse circuito. Como a saída V_{dd} do regulador é utilizada como tensão de alimentação da fonte de referência, é necessário que V_{dd} acompanhe a entrada V_{dc} inicialmente, pois para V_{dc} baixo, V_{ref} também é baixo, o que regularia incorretamente V_{dd} para um valor que também seria baixo. Portanto, quando o regulador estiver desligado ($V_{cr} = 0\text{V}$), $V_{dd} = V_{dc}$. Assim, para V_{dc} crescente e ligando o regulador em $V_{dc} = V_{on}$, a saída V_{dd} esperada é apresentada na Figura 8.

2.7 FONTE DE REFERÊNCIAS E OSCILADOR

Fontes de tensão e de corrente de referência são amplamente empregadas em circuitos analógicos. Essas fontes devem apresentar saída pouco dependente da tensão de alimentação e resposta à temperatura bem definida [32].

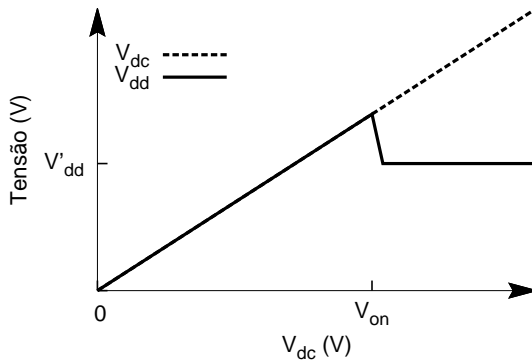


Figura 8: Sinais de entrada (V_{dc}) e saída (V_{dd}) do regulador ideal, ligado em $V_{dc} = V_{on}$ e com V_{dc} crescente

No sistema deste trabalho, a fonte de referência é o elemento sensível à temperatura, de modo que a saída do sensor depende fortemente da corrente de referência. A corrente I_{ref} gerada por esse bloco é utilizada para alimentar o oscilador, gerando o sinal V_{bks} cuja frequência depende da temperatura. O sensor deve funcionar na faixa de temperatura do corpo humano, de 35 a 42°C. As características mais importantes da fonte de referência são: baixo consumo, alto coeficiente de temperatura (TC), baixa sensibilidade à tensão de alimentação (PSS) e baixa tensão de inicialização.

O TC é a variação percentual de uma grandeza com relação à variação de temperatura T e é dado em $\%/^{\circ}\text{C}$ [33]. É interessante que o TC seja elevado, pois facilita medições de pequenas variações de temperatura. Define-se o TC da corrente de referência I_{ref} por:

$$\text{TC}_I = \frac{1}{I_{ref}} \left. \frac{\partial I_{ref}}{\partial T} \right|_{T=T_0}, \quad (13)$$

Como a resposta final do sensor é dada pela frequência do sinal do oscilador (alimentado por I_{ref}), seu TC também é importante:

$$\text{TC}_f = \frac{1}{f} \left. \frac{\partial f}{\partial T} \right|_{T=T_0}. \quad (14)$$

A tensão de inicialização da fonte é a tensão de alimentação a partir da qual a fonte começa a funcionar, isto é, sua sensibilidade à tensão de ali-

mentação PSS é baixa. De modo semelhante ao TC, o PSS de I_{ref} e de f são definidos nas Equações (15) e (16), respectivamente.

$$PSS_I = \frac{1}{I_{ref}} \frac{\partial I_{ref}}{\partial V_{dd}} \Big|_{V_{dd}=V_{dd0}} \quad (15)$$

$$PSS_f = \frac{1}{f} \frac{\partial f}{\partial V_{dd}} \Big|_{V_{dd}=V_{dd0}} \quad (16)$$

Os parâmetros TC e PSS são calculados, neste trabalho, em $T_0 = 38,5^\circ\text{C}$ e $V_{dd0} = 1\text{ V}$, no qual T_0 é escolhido como a temperatura central da faixa de temperaturas da aplicação e V_{dd0} uma tensão acima da tensão de inicialização da fonte de referências.

Além da corrente I_{ref} , a fonte de referências gera a tensão de referência V_{ref} utilizada no regulador de tensão e seletor de modo de operação. Ela também deve gerar a tensão crescente V_{cresc} utilizada no seletor de modo de operação, uma vez que essa tensão é relacionada com V_{ref} . É importante que essa tensão seja menor que V_{ref} para valores baixos de V_{dd} , de modo que o sensor não ligue prematuramente.

A fonte de referência é o elemento sensível à temperatura e sua saída I_{ref} é utilizada para alimentar um oscilador, de modo que a união desses dois circuitos constituem um transdutor de temperatura para frequência. A saída do oscilador, sinal V_{bks} , é utilizada como entrada do dispositivo de modulação de carga (ver Figura 2).

A etapa de calibração é a que possui maior custo durante a fabricação de um sensor [34], mas é necessária devido a variações de parâmetros durante o processo de fabricação, que torna a resposta do sensor diferente para diferentes amostras fabricadas. Para mitigar essas variações, foi desenvolvido um método de calibração da fonte de referência que torna o erro de medida menor que $0,2^\circ\text{C}$.

3 PROJETO

A escolha das topologias, o fluxo de projeto e os resultados de simulações de cada um dos blocos são apresentados neste capítulo. A frequência do sinal de entrada do dispositivo foi escolhida igual a 900MHz. A tecnologia utilizada é a IBM 130nm com 8 níveis de metal, sendo que os 3 níveis superiores são chamados de metais de RF, pois são mais espessos, podendo ser utilizados no desenvolvimento de indutores com maior fator de qualidade. Essa tecnologia também oferece transistores nativos ($Zero-V_t$), capacitores, resistores, fusíveis, entre outros componentes [31, 35]. Os projetos e simulações foram realizados no ambiente Cadence, utilizando o modelo de transistor BSIM4v4. Os *layouts* implementados são apresentados no Apêndice A.

3.1 MODULAÇÃO DE CARGA

Como visto anteriormente (ver Figura 3), para desenvolver o dispositivo de modulação de carga, deve-se inserir uma impedância Z_{mod} em série a uma chave de modo a comutar a impedância equivalente de entrada do dispositivo. Para o projeto desse bloco foi escolhido $Z_{mod} = 0$, para diminuir a complexidade do circuito. A chave foi projetada utilizando um transistor NMOS RF, disponível na biblioteca de células da tecnologia utilizada. A única diferença desse transistor para o NMOS convencional é que ele possui um anel de guarda a sua volta, que permite redução no efeito do ruído de substrato.

Em uma análise inicial, considerando o transistor como um chave perfeita, quando a chave está desligada, a impedância de entrada do circuito estará adaptada com a antena e não haverá reflexão do sinal de RF. Caso contrário, $Z_{in} = 0$ e haverá reflexão completa do sinal.

No entanto, a chave não é perfeita e possui impedância diferente de zero quando conduz e diferente de infinito quando está desligada. Portanto, para projetar o transistor, posicionado como na Figura 9, fez-se uma simulação de parâmetros S [22] utilizando $L = L_{min} = 120\text{nm}$ e variou-se o W . Nessa simulação, foi verificado qual valor de W apresenta uma diferença razoável entre o valor de S_{11} nos dois estados: chave conduzindo e chave desligada. Ou seja, tentou-se obter alto S_{11} durante o estado de condução e baixo S_{11} durante o estado de desligado.

Foi escolhido $W = 50\mu\text{m}$. Para esse valor de W , obteve-se a curva

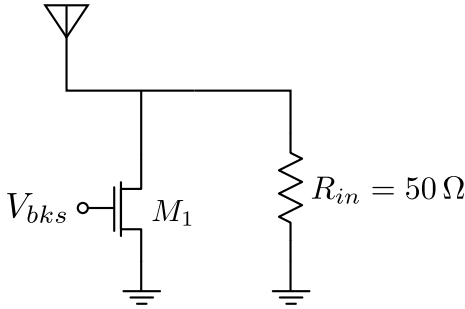


Figura 9: Dispositivo de modulação de carga, composto pelo transistor M_1 , em paralelo com a impedância de entrada R_{in}

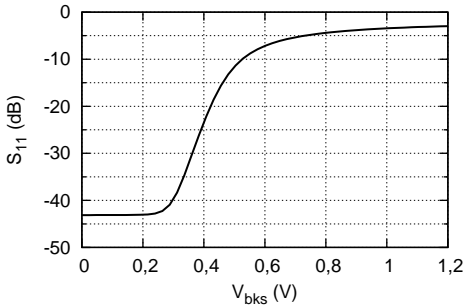


Figura 10: Reflexão do dispositivo de modulação de carga em paralelo com 50Ω

de S_{11} por V_{GS} (ou V_{bks}) conforme apresentada na Figura 48. Como pode ser visto, quando $V_{GS} > 0,8\text{ V}$, S_{11} varia pouco e é próximo a -5 dB e quando $V_{GS} < 0,2\text{ V}$, S_{11} varia pouco e é próximo a -45 dB . Portanto, é interessante que o sinal de controle V_{bks} varie entre uma tensão menor que $0,2\text{ V}$ e uma tensão maior que $0,8\text{ V}$, para que a faixa de variação da potência do sinal refletido seja a maior possível.

3.1.1 Especificação de $P_{av,min}$

O dispositivo leitor apresentado em [17] foi tomado como base para este trabalho. Portanto, para especificar a mínima potência do sinal de entrada $P_{av,min}$, considera-se a potência de saída do leitor igual a sua potência máxima $P_t = 33\text{ dBm}$ (2 W), sua sensibilidade igual a -61 dBm , o ganho da

antena do leitor $G_t = 8,1$ dBi, o ganho da antenna do sensor $G_r = 2$ dBi¹, e a frequência do sinal igual a 900 MHz. A relação entre a potência transmitida por um dispositivo e a potência recebida por outro dispositivo, a uma distância d do primeiro, pode ser calculada pela equação da transmissão de Friis [36]:

$$\frac{P_{av}}{P_t} = G_r G_t FSL = G_r G_t \left(\frac{\lambda}{4\pi d} \right)^2, \quad (16)$$

na qual P_{av} e P_t são respectivamente a potência recebida pelo sensor e a potência transmitida pelo leitor, λ é o comprimento de onda e a FSL é o valor inverso da atenuação do sinal durante a transmissão no espaço livre (em geral $FSL < 1$). Por exemplo, para uma distância entre leitor e sensor $d = 1$ m, a potência recebida no sensor é 12 dBm.

Como o sinal é transmitido do leitor para o sensor, refletido no sensor (onde ocorre uma perda de potência devido ao dispositivo de modulação de carga) e captado pelo leitor, pode-se calcular a potência captada pelo leitor P_r com a seguinte equação:

$$P_r = P_t (G_t G_r FSL)^2 G_{bks}, \quad (17)$$

Quando a potência está em escala logarítmica, essa equação é modificada para:

$$P_r = P_t + 2(G_t + G_r + FSL) + G_{bks}, \quad (18)$$

no qual G_{bks} é o ganho do dispositivo de modulação de carga.

Quando o sensor está refletindo o sinal de RF, $G_{bks} \simeq -4$ dB $\simeq 0,4$, o valor de P_r deve ser maior que a sensibilidade do leitor. Utilizando as Equações (18) e (16) com os dados apresentados, calcula-se que a distância entre leitor e sensor deve ser $d < 15$ m e a potência disponível na entrada do sensor $P_{av} > -12$ dBm. Foi escolhido utilizar $P_{av,min} = -10$ dBm.

3.2 RETIFICADOR E ADAPTAÇÃO DE IMPEDÂNCIA

Das topologias estudadas [24–28,37], a topologia baseada no dobrador de tensão apresentado na Figura 11 foi escolhida pois apresenta a possibilidade de operar com sinais de entrada de potência baixa, inclusive na ordem dos μ W [37], e devido a sua simplicidade. Outro ponto interessante da topologia é que ela não utiliza componentes que consomem energia (como

¹Ganho típico de antenas em dispositivos RFID [19]

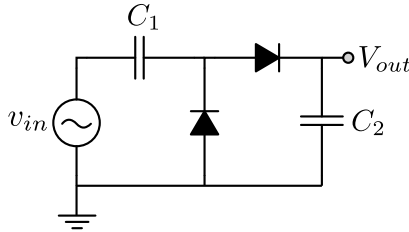


Figura 11: Topologia do dobrador de tensão Greinacher

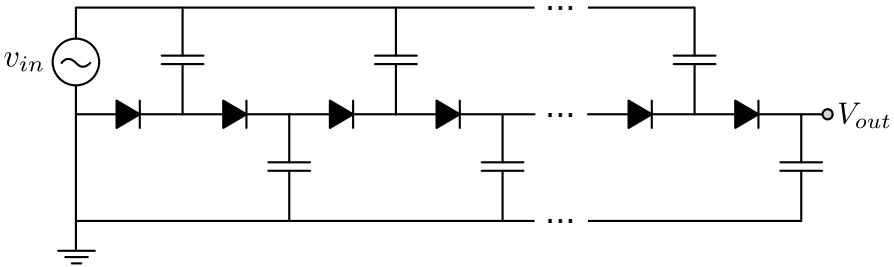


Figura 12: Topologia do multiplicador de tensão

AmpOps) em seu projeto.

O dobrador da Figura 11 circuito foi concebido por Heinrich Greinacher em 1914 [38] durante o desenvolvimento de um dispositivo para medição de radiação ionizante, que necessitava de tensão maior que a disponível na rede elétrica. Com sinal de entrada v_{in} que tem amplitude igual a V_A , o circuito funciona idealmente da seguinte maneira: no semiciclo negativo do sinal de entrada, o capacitor C_1 é carregado com a tensão V_A e, no semiciclo positivo, o capacitor C_2 é carregado com uma tensão igual a soma da tensão máxima na entrada V_A com a tensão sobre C_1 . Desse modo, a tensão de saída é $V_{out} = 2V_A$.

Em 1920, Greinacher estendeu essa ideia colocando diversos dobradores em cascata [39], criando um multiplicador de tensão, como apresentado na Figura 12. Essa topologia foi redescoberta independentemente por Cockcroft e Walton em 1932 [40]. Esse circuito também é conhecido como multiplicador de tensão Dickson modificado [41], pois pode ser visto como o circuito criado por J. F. Dickson em 1976 [42] com duas de suas entradas curto-circuitadas com o nó de referência. Idealmente, a tensão na saída em regime permanente é $V_{out} = 2NV_A$, no qual N é o número de estágios dobradores em cascata.

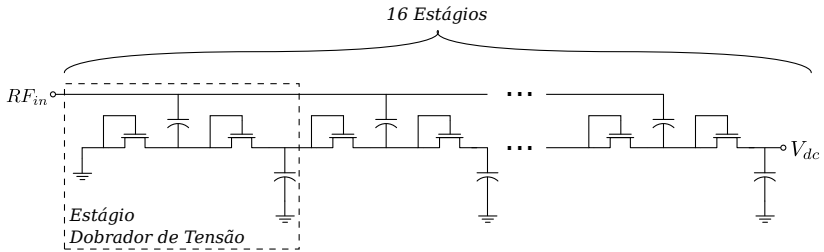


Figura 13: Circuito retificador

Neste trabalho, os diodos foram implementados com transistores nativos (Zero V_t) conectados em configuração diodo, pois isso permite que os diodos conduzam com uma tensão mais baixa, isto é, eles permitem que o retificador funcione com um sinal com potência de entrada menor. O circuito final do retificador é mostrado na Figura 13. Para escolher o número de estágios N do retificador, o valor dos capacitores de cada estágio e as dimensões dos transistores, foi utilizado o método apresentado em [43].

$$\frac{V_L}{Nn_d\phi_t} = \ln \left[\frac{I_0(V_A/n_d\phi_t)}{1 + I_L/(2e^1 I_S)} \right] \quad (19)$$

Através da Equação (19), é encontrada a relação entre os parâmetros do retificador em regime permanente, no qual V_L é a tensão DC de saída em regime permanente, ϕ_t é a tensão térmica, n_d é o fator de idealidade do diodo, $I_0(x)$ é a função de Bessel modificada de primeiro tipo e ordem 0, I_L é a corrente drenada pela carga na saída do retificador e e é a constante de Euler. A corrente específica I_S do transistor também é utilizada e é dada por:

$$I_S = \mu C'_{ox} n \frac{\phi_t^2 W}{2 L}, \quad (20)$$

no qual μ é a mobilidade eletrônica do canal, C'_{ox} é a densidade de capacitância do óxido e n é o fator de rampa do transistor. Com o transistor conectado em configuração diodo e em inversão fraca, têm-se $n = n_d$ [43].

A princípio, escolheu-se $V_L = 1$ V e $W = 6 \mu\text{m}$ e $L = 500$ nm, de modo que $I_o = 12,78 \mu\text{A}$. Os capacitores utilizados nos dobradores devem ser escolhidos de tal forma que as capacitâncias parasitas dos transistores possam ser desprezadas, uma vez que haverá troca de carga entre eles e isso não pode acarretar numa redução significativa da tensão de saída do dobrador. O valor escolhido para esses capacitores foi 1 pF. A amplitude V_A é calculada

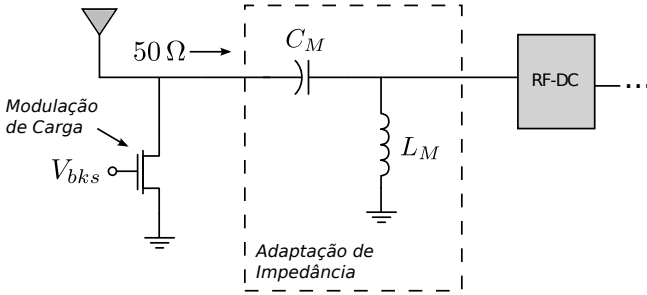


Figura 14: Rede de adaptação de impedância

Tabela 2: Parâmetros dos componentes do retificador e adaptação de impedância

Parâmetro	N	W	L	C	L_M	C_M	C_S
Valor	16	$6 \mu\text{m}$	500 nm	1 pF	12 nH	1,68 pF	200 pF

primeiro encontrando a amplitude V_{ant} do sinal que aparece na entrada do bloco de adaptação de impedância, utilizando:

$$P_{av} = \frac{V_{ant}^2}{2R_{ant}}, \quad (21)$$

que é válido considerando que a impedância de entrada está adaptada com a impedância da antena R_{ant} . Com $P_{av} = -10 \text{ dBm}$, é calculado $V_{ant} = 100 \text{ mV}$. A amplitude V_A não é necessariamente igual a V_{ant} devido à rede de adaptação de impedância. Inicialmente considera-se $V_A = V_{ant}$ para o projeto inicial do retificador e da adaptação de impedância. Depois dessa etapa podem ser realizadas algumas iterações a fim de obter um valor de V_A melhor aproximado.

Com os parâmetros escolhidos e a Equação (19), encontra-se $N = 22,43$ que é arredondado para 23. Partindo desse valor de N e projetando uma rede de adaptação de impedância para esse retificador, foi observado através de simulações que N deve ser reduzido. Isso é necessário pois a rede de adaptação eleva o valor de V_A , o que diminui N. Após algumas iterações, encontrou-se $N = 16$.

Foi projetada uma rede L de adaptação para transformar essa impedância em 50Ω , de modo a utilizar os equipamentos de teste que possuem impedância 50Ω para medir o circuito. O circuito de adaptação é formado por $L_M = 12 \text{ nH}$ e $C_M = 1,68 \text{ pF}$ como apresentado na Figura 14. Os parâmetros do projeto do retificador são resumidos na Tabela 2.

A rede de adaptação de impedância foi desenvolvida levando em con-

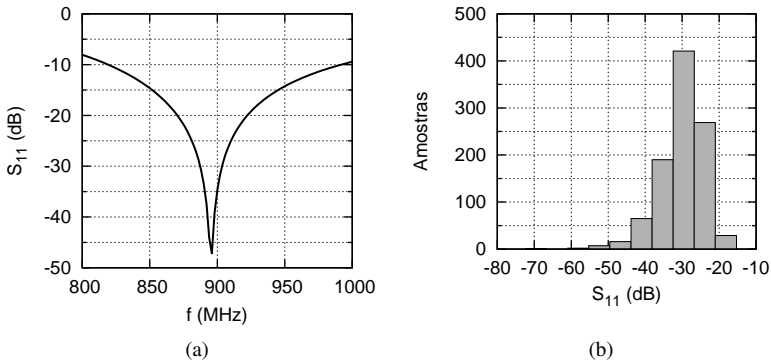


Figura 15: Resultados de simulação da adaptação de impedância: (a) S_{11} vs. frequência do sinal de entrada e (b) variação do S_{11} em simulação Monte Carlo para o sinal de entrada com 900MHz de frequência e -10 dBm de potência

sideração os parasitas extraídos do *layout*, que aparecem devido às trilhas, e os parasitas dos *pads*. Isso foi feito em poucas iterações que continham os seguintes passos: projetar a rede, fazer o *layout* e encontrar a impedância de entrada através de simulação com parasitas extraídos.

A Figura 15 apresenta o S_{11} nas condições de entrada e saída mencionadas anteriormente. Na Figura 15a é apresentado o S_{11} para diferentes frequências de operação para o circuito em seu caso típico, isto é, no caso em que os parâmetros do processo de fabricação estão na média. Foi utilizado um sinal de entrada com potência $P_{av} = -10$ dBm. Através dessa figura é possível observar que, como mencionado anteriormente, a impedância é adaptada apenas em uma banda estreita devido ao tipo de adaptação de impedância utilizado. Na Figura 15b é apresentado o resultado de uma simulação Monte Carlo com 1000 amostras realizada para a avaliar a efetividade da rede de adaptação em eventuais variações do processo de fabricação. Nessa simulação, utilizando um sinal com $f = 900$ MHz e $P_{av} = -10$ dBm, obteve-se média de S_{11} igual a $-27,2$ dB e desvio padrão igual a 6 dB. A rede apresentou $S_{11} = -15$ dBm no pior caso.

A Figura 16 mostra a resposta transiente do retificador com uma carga resistiva $R_L = 100$ k Ω na saída, produzindo $I_L = 10$ μ A e $V_{dc} = 1$ V, com sinal de entrada com potência -10 dBm. Nesse caso, o retificador apresenta $PCE = 10$ %. Na Tabela 3 é feita uma comparação do retificador implementado com retificadores de outros trabalhos semelhantes, que também utilizam a topologia Greinacher. O retificador implementado apresentou desempenho

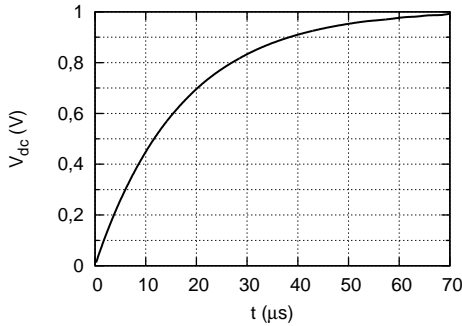


Figura 16: Tensão de saída DC V_{dc} do retificador em simulação transiente no caso típico

competitivo com trabalhos atuais.

Tabela 3: Comparação do retificador implementado com retificadores apresentados em trabalhos recentes

Trabalho	[14] ¹	[14] ²	[44]	Este trabalho
Eficiência (%)	4,1	7,5	15,85	10
Corrente de saída (μ A)	4	4,2	4,72	10
Tensão de saída (V)	1	1	1,2	1
Potência de entrada (dBm)	-10,1	-12,5	-14,47	-10

¹ Caso em que o módulo EPC e sensor estão ligados.

² Caso em que apenas o módulo EPC está ligado.

3.3 LIMITADOR DE TENSÃO

A topologia utilizada neste bloco, proposta em [45], é apresentada na Figura 17 e foi escolhida devido sua simplicidade. Nessa topologia, quando a tensão de alimentação é alta o suficiente para fazer os transistores conectados em configuração diodo M_1 - M_4 conduzirem, a queda de tensão sobre R_1 aumenta. Quando essa queda de tensão é alta o suficiente, M_5 conduz mais corrente que o ramo anterior e a queda de tensão em R_2 aumenta. Com o aumento dessa tensão, M_6 conduz uma corrente ainda maior que os ramos anteriores, de modo a limitar V_{dc} quando ele atinge valores mais elevados, isto é, quando a corrente de saída do retificador é ainda maior.

No entanto, diferente do ideal, em baixas tensões de alimentação o

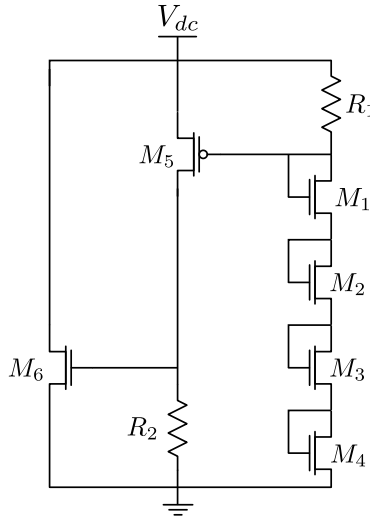


Figura 17: Esquemático do limitador de tensão

consumo não é zero e a tensão V_{lim} depende fortemente do V_t dos transistores e dos valores de R_1 e R_2 , que variam com o processo de fabricação. Logo, seu projeto deve ser cuidadoso para que o consumo e V_{lim} permaneçam dentro das especificações, levando em consideração as variações de parâmetros dos transistores e resistores.

Utilizando transistores com $W = 10 \mu\text{m}$ e $L = 1 \mu\text{m}$ (dimensões mínimas são evitadas para diminuir o efeito do espalhamento do processo), o V_t do transistor NMOS, extraído por simulação, é igual a $0,22 \text{ V}$. Os resistores R_1 e R_2 tem a função de limitar a corrente consumida e foram escolhidos com valores $R_1 = 20 \text{ k}\Omega$ e $R_2 = 400 \text{ k}\Omega$. Os resistores são do tipo *N-well*, um tipo de resistor que suporta correntes maiores ($1 \text{ mA}/\mu\text{m}$) que outros na tecnologia utilizada [31]. Foi observado que com 4 transistores em série obteve-se um V_{lim} próximo a $1,1 \text{ V}$ para corrente de saída do retificador $I_{dc} = 10 \mu\text{A}$, uma tensão de alimentação suficientemente alta para a aplicação.

As Figuras 18a e 18b apresentam o consumo no caso típico em escalas linear e logarítmica, respectivamente. A Figura 19 mostra a tensão de saída V_{dc} do retificador ligado ao limitador e uma corrente de carga igual a $6 \mu\text{A}$, utilizada para emular o consumo dos outros circuitos do sistema. A Figura 19b apresenta o resultado da simulação Monte Carlo com 1000 amostras deste conjunto com a potência de entrada constante $P_{av} = -10 \text{ dBm}$. Nessa simulação a média de V_{dc} é $1,07 \text{ V}$ e o desvio padrão é 74 mV . As simulações

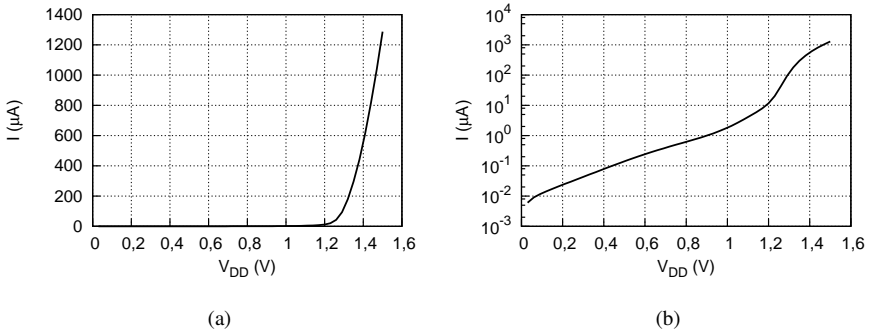


Figura 18: Consumo do limitador em escala (a) linear e (b) logarítmica

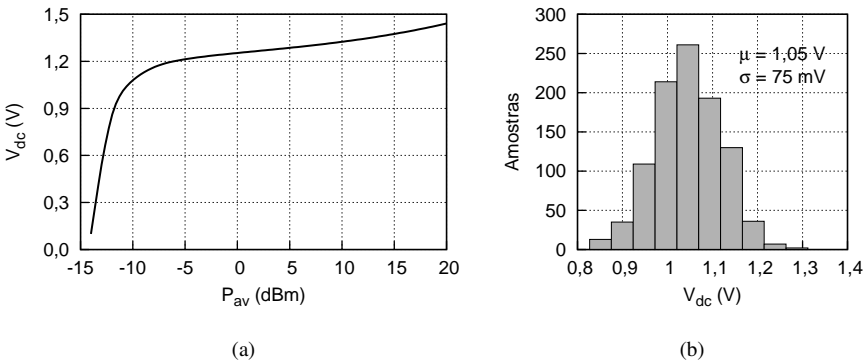


Figura 19: Tensão de saída do retificador ligado ao limitador e uma corrente de carga: (a) variando a potência de entrada e (b) Monte Carlo com $P_{av} = -10$ dBm

foram realizadas com os parasitas extraídos do *layout*. Com essas simulações pode-se observar que o circuito limita a tensão abaixo do valor máximo da tecnologia (1,6 V) e ainda alta o suficiente para o funcionamento dos circuitos (1,05 V, como será visto posteriormente). Um sumário dos parâmetros dos componentes do limitador de tensão é apresentado na Tabela 4.

Tabela 4: Parâmetros dos componentes do limitador de tensão

Parâmetro	W	L	R_1	R_2
Valor	$10 \mu\text{m}$	$1 \mu\text{m}$	$20 \text{k}\Omega$	$400 \text{k}\Omega$

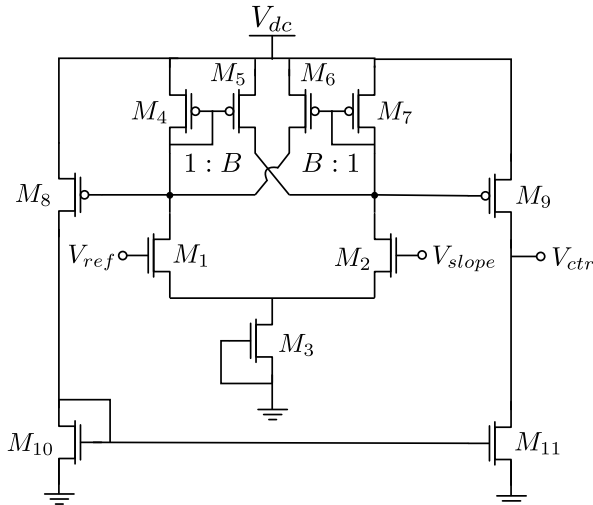


Figura 20: Esquemático do seletor de modo de operação

3.4 SELETOR DE MODO DE OPERAÇÃO

Para executar o comportamento apresentado na Seção 2.5, o comparador com histerese interna [46] apresentado na Figura 20 foi escolhido para este trabalho. O transistor M_3 , polarizado em regime sub-limiar, fornece uma corrente I_T baixa para polarizar o circuito [47]. A histerese é imposta pelos espelhos de corrente M_4 - M_5 e M_6 - M_7 . Os transistores M_8 - M_{11} formam o estágio de saída, permitindo alta excursão da saída, que é necessária para ativar/desativar os circuitos controlados por ela.

Para entender o funcionamento da histerese neste circuito, imagine-se que a tensão de entrada V_{ref} é constante e que varia-se V_{cresc} . Quando V_{cresc} é muito baixo, a maior parte da corrente I_T passa por M_1 ($I_{D1} \simeq I_T$) e a tensão V_{DB2} no dreno de M_2 é alta. Aumentando V_{cresc} , o espelho M_4 - M_5 é ativado e o espelho M_6 - M_7 permanece desligado. Conforme V_{cresc} aumenta, o comparador muda de estado, momento em que $I_{D1} = I_{D2}$, e a tensão V_{DB1} no dreno de M_1 atinge um nível alto, ativando o espelho M_6 - M_7 e desligando M_4 - M_5 . Como $B > 1$, o valor de V_{cresc} no qual $I_{D1} = I_{D2}$ é maior que V_{ref} . No caminho inverso, com $V_{cresc} > V_{ref}$ e V_{cresc} decaindo, a mudança de estado (quando $I_{D1} = I_{D2}$) ocorrerá em um valor de V_{cresc} menor que V_{ref} , pois agora o segundo espelho está ativo. Isso cria a histerese do comparador.

A diferença de tensão nas entradas $V_{cresc} - V_{ref}$ que leva a saída do

nível baixo para o alto, chamada ΔV_{irp}^+ , e a diferença de tensão que leva a saída do nível alto para o baixo, chamada ΔV_{irp}^- , podem ser descritas utilizando a equação dos transistores M_1 e M_2 :

$$\Delta V_{irp}^+ = n\phi_t \left[F \left(\frac{BI_T}{(B+1)I_{S2}} \right) - F \left(\frac{I_T}{(B+1)I_{S1}} \right) \right], \quad (22)$$

$$\Delta V_{irp}^- = n\phi_t \left[F \left(\frac{I_T}{(B+1)I_{S2}} \right) - F \left(\frac{BI_T}{(B+1)I_{S1}} \right) \right]. \quad (23)$$

A função F é definida por [48, 49]:

$$F(x) = \sqrt{x+1} - 2 + \ln(\sqrt{x+1} - 1). \quad (24)$$

O valor de $\Delta V_{irp} = \Delta V_{irp}^+ - \Delta V_{irp}^-$, considerando $I_{S1} = I_{S2} = I_S$, é obtido subtraindo (22) de (23):

$$\Delta V_{irp} = 2n\phi_t \left[F \left(\frac{BI_T}{(B+1)I_S} \right) - F \left(\frac{I_T}{(B+1)I_S} \right) \right]. \quad (25)$$

Como pode ser visto, o valor de ΔV_{irp} pode ser aumentado com o aumento de B .

Como mencionado anteriormente, o valor ΔV_{on-off} tem influência direta na autonomia do sensor. Considerou-se $\Delta V_{on-off} = 300$ mV um valor razoável, pois proporciona uma autonomia de $6 \mu\text{s}$ com $C_S = 200$ pF, tempo suficiente para transmitir a informação da temperatura para o dispositivo leitor. Sabendo o valor de $\partial V_{cresc} / \partial V_{dd}$ em torno do ponto em que V_{ref} e V_{cresc} se cruzam, pode-se obter o valor ΔV_{irp} necessário para produzir esse valor de ΔV_{on-off} :

$$\Delta V_{irp} = \frac{\partial V_{cresc}}{\partial V_{dd}} \Delta V_{on-off}. \quad (26)$$

Assim, obteve-se $\Delta V_{irp} \approx 100$ mV. Através de extração de parâmetros dos transistores, cálculos e simulação, chegou-se aos valores de W , L e B para os transistores M_4 - M_7 : $W = 1 \mu\text{m}$, $L = 5 \mu\text{m}$ e $B = 15$.

Escolheu-se um valor baixo de $I_T = 20$ nA, fornecido por um transistor M_3 com $W_3 = 80 \mu\text{m}$ e $L_3 = 500$ nm. O modo comum da entrada é baixo, pois a tensão de referência é baixa. Portanto, foram utilizados transistores nativos no par diferencial de entrada, pois possuem V_t baixo, possibilitando a geração

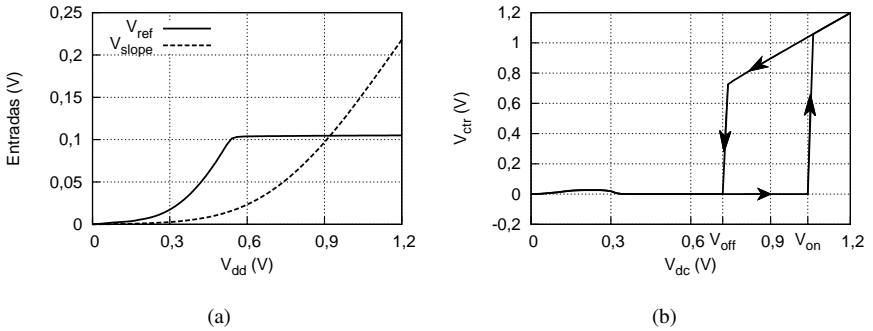


Figura 21: Sinais de (a) entradas e (b) saída do seletor de modo de operação com a alimentação variando do nível baixo para o alto e vice-versa (sentido indicado pelas setas)

de I_T , uma vez que a tensão V_{DS3} deve ser maior que sua tensão de saturação:

$$V_{DS3} > V_{DSsat3} \Rightarrow V_{G1(2)} > V_{t1(2)} + n[V_{DSsat3} + \phi_t F(i_{f1(2)})]. \quad (27)$$

Na qual $i_{f2(3)}$ é a corrente direta normalizada, que é igual a $I_{D2(3)}/I_{S2(3)}$ quando o transistor está saturado [48]. Como I_T é baixo, $i_{f2(3)}$ é baixo, fazendo com que $F(i_{f2(3)}) < 0$. Utilizando $V_t \approx 0V$, é possível obter valores mínimos de $V_{G2(3)}$ que são baixos. Assim, é possível utilizar um valor de V_{ref} em torno de 100mV (como será visto na Seção 3.6). As dimensões dos transistores M_1 e M_2 foram escolhidas evitando áreas pequenas, para obter *offset* reduzido. As dimensões escolhidas foram $W_1 = W_2 = 120\mu m$ e $L_1 = L_2 = 420nm$.

A Figura 21 apresenta resultados de simulação dos circuitos que produzem os sinais V_{ref} e V_{cresc} , que serão analisadas na Seção 3.6, e a saída do seletor de modo de operação em função da variação tensão de alimentação (sentidos de variação indicados pelas setas). No sentido de V_{dc} do baixo para alto, V_{ctr} vai para o alto depois da tensão $V_{dc} = V_{on} = 1,05V$. No sentido contrário, V_{ctr} vai para o nível baixo em $V_{dc} = V_{off} = 0,75V$. Na simulação, obteve-se $\Delta V_{on-off} = 300mV$.

A Figura 22 apresenta os resultados de uma simulação Monte Carlo com 1000 amostras. Observa-se que o ΔV_{on-off} mínimo é em torno de 150mV. Esse valor é utilizado para dimensionar o capacitor C_S , pois tem influência direta no tempo de autonomia do sensor. Outro dado importante apresentado na figura é o $V_{off} - V_{stable}$, ou seja, a diferença entre a mínima tensão de alimentação para a qual o sensor funciona corretamente e a tensão

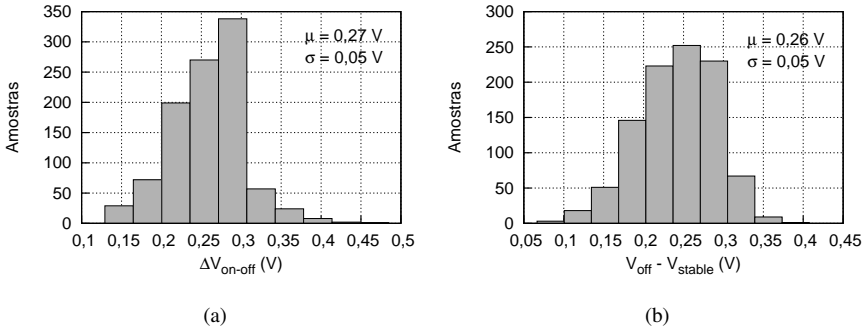


Figura 22: Resultado de simulação Monte Carlo do (a) ΔV_{on-off} e da (b) diferença entre as tensões V_{off} e V_{stable}

Tabela 5: Parâmetros dos componentes do seletor de modo de operação

Transistores	W (μm)	L (μm)
M_1, M_2, M_8, M_9	120	0,42
M_3	80	0,5
M_4, M_7	1	5
M_5, M_6	15	5
M_{10}, M_{11}	2	0,5

de alimentação na qual o seletor de modo de operação desliga o sensor. Na figura, observa-se que esse valor é sempre positivo, isto é, é garantido que o sensor estará ligado apenas quando o gerador de referência estiver operando na região estável. Os parâmetros dos componentes desse circuito são sumarizados na Tabela 5.

3.5 REGULADOR DE TENSÃO

Como a tensão de saída do regulador deve ser relativamente próxima à sua tensão de entrada, dado o caráter de baixa tensão da tecnologia utilizada, o regulador escolhido foi um regulador *Low Drop-Out* (LDO), cuja topologia é apresentada na Figura 23. O regulador LDO é utilizado em diversas aplicações devido à possibilidade da tensão de entrada atingir níveis próximos à tensão de saída (daí o nome LDO), baixo ruído na saída e baixo consumo [50].

Como discutido no início da Seção 2 e ilustrado na Figura 2, V_{dc} é a saída do retificador (tensão não regulada) e V_{dd} é a alimentação da fonte de

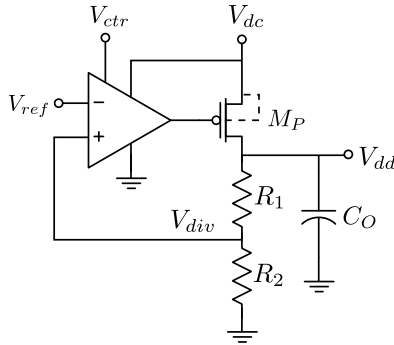


Figura 23: Esquemático simplificado do regulador de tensão

referência e do oscilador (tensão regulada). Uma tensão de referência V_{ref} é ligada à entrada inversora do AmpOp e a saída V_{div} do divisor de tensão, formado por R_1 e R_2 , é ligada à entrada não-inversora. Essa realimentação pode parecer positiva, mas a saída do AmpOp é invertida pelo transistor M_P . Desse modo, quando V_{dd} deve ser elevado ($V_{ref} > V_{div}$), o nível de tensão da saída do AmpOp diminui, e quando V_{dd} deve ser reduzido ($V_{ref} < V_{div}$), a tensão na saída aumenta. Essa tensão de saída controla a corrente do transistor de passagem M_P . Desse modo, V_{div} tende a V_{ref} , ou seja, V_{dd} tende a $V_{ref}(R_1 + R_2)/R_2$. A tensão V_{ref} é extraída do circuito gerador de referências, que será apresentado na próxima seção.

O sinal de saída do seletor de modo de operação V_{ctr} liga e desliga o AmpOp. Quando desligado, a tensão de saída do AmpOp é aproximada à tensão do nó de referência, fazendo com que V_{dd} siga V_{dc} . Quando ligado, V_{dd} deve ser maior que V_{stable} , tensão mínima de operação do sensor, e menor que V_{on} , pois esse será o valor de V_{dc} na qual o regulador será ligado. Para atender essa especificação, os resistores são dimensionados para que V_{dd} seja regulado para $7V_{ref}$, uma vez que $V_{ref} \approx 110\text{ mV}$, $V_{stable} \approx 600\text{ mV}$ e $V_{on} \approx 1\text{ V}$. Assim, escolheu-se $R_1 = 3\text{ M}\Omega$ e $R_2 = 500\text{ k}\Omega$. Esse divisor de tensão consome 230 nA quando $V_{dd} = 0,8\text{ V}$.

O esquemático do AmpOp desenvolvido é apresentado na Figura 24. Nesse circuito, os transistores M_9 - M_{11} são utilizados como chaves controladas por V_{ctr} para ligar e desligar o regulador. Quando o regulador está desligado, ou seja, V_{ctr} é baixo e $\overline{V_{ctr}}$ é alto, os transistores M_9 - M_{11} estão desligados. Assim, a tensão de saída do AmpOp se aproxima à tensão do nó de referência. Caso contrário, V_{ctr} é alto e o AmpOp funciona normalmente. Os transistores M_{12} - M_{13} espelham a corrente do gerador de referência para

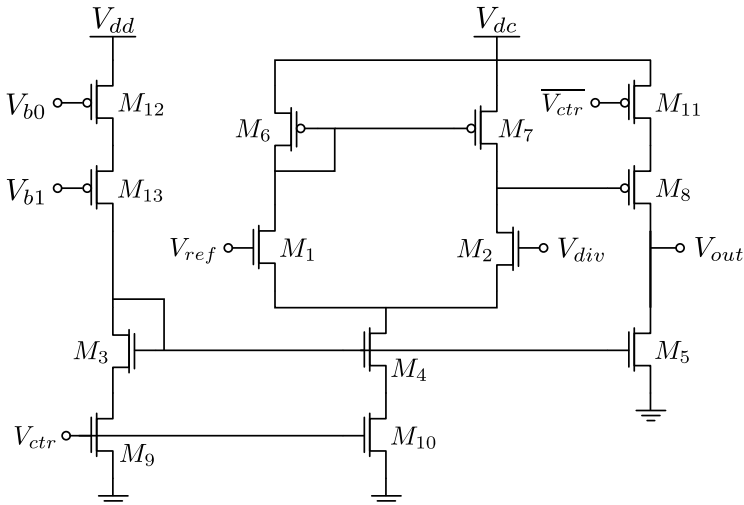


Figura 24: Esquemático do AmpOp utilizado no regulador de tensão

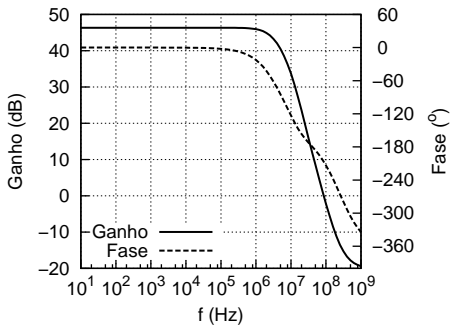


Figura 25: Resposta em frequência do AmpOp

polarizar o AmpOp.

O consumo de corrente do AmpOp, com $V_{dd} = 0,8\text{ V}$ e $T = 38,5^\circ\text{C}$, é $2,3\ \mu\text{A}$. Seu ganho em malha aberta em baixas frequências é $43,3\text{ dB}$. O ganho e margem de fase do AmpOp são apresentados na Figura 25. O circuito simulado contém os parasitas extraídos do *layout*.

Esse AmpOp não possui compensação interna e não será estável se ligado em configuração de ganho unitário, uma vez que o ganho é maior que 0 dB quando a diferença entre a fase do sinal de entrada e saída passa por

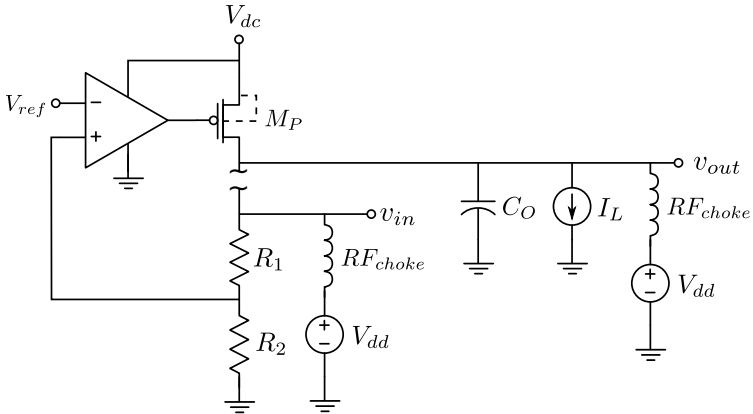


Figura 26: Regulador de tensão com a malha aberta para teste de estabilidade

-180° . No entanto, a malha de realimentação do regulador de tensão o torna estável. Primeiramente, a perda devido a M_P e ao divisor de tensão reduzem o ganho em malha aberta. Também há uma compensação através do capacitor C_O . Esse capacitor cria um polo de baixa frequência, fazendo com que o ganho chegue a 0dB antes dos polos seguintes. Essa técnica é conhecida como compensação por polo dominante ou *narrowbanding* [51], pois ela estreita a banda do amplificador.

Para analisar a estabilidade do regulador basta obter a margem de fase em malha aberta. Para isso, a malha do LDO foi aberta no divisor de tensão, como mostrado na Figura 26. A fonte de corrente $I_L = 3 \mu\text{A}$ modela o consumo de corrente dos circuitos ligados à saída do regulador. Polarizando devidamente a entrada e saída, obteve-se o ganho e a fase da Figura 27. Logo, a margem de fase obtida é igual a 36° , ou seja, o regulador é estável.

Foram realizadas simulações transiente do regulador de tensão. Nessas simulações, foram ligados o gerador de referência e oscilador à saída regulador (apresentados na próxima seção), a tensão de entrada é limitada pelo limitador de tensão e o regulador é ativado pelo seletor de modo de operação. A corrente de entrada gerada pelo retificador foi modelada por uma fonte de corrente ideal I_{in} . Foram considerados os parasitas extraídos do *layout* do regulador e a simulação foi realizada com $T = 38,5^\circ\text{C}$. A Figura 28a apresenta os resultados de simulação para $I_{in} = 10 \mu\text{A}$, que representa a saída do retificador no caso de menor potência do sinal de entrada. Nessa simulação, o regulador é ligado em $t = 50 \mu\text{s}$. A Figura 28b apresenta os resultados para $I_{in} = 1 \text{mA}$, um caso no qual a potência de entrada seria maior que 10 dBm.

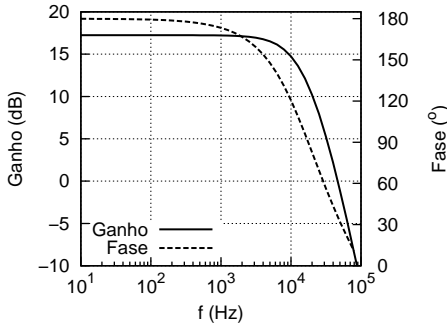


Figura 27: Resposta em frequência do regulador de tensão em malha aberta

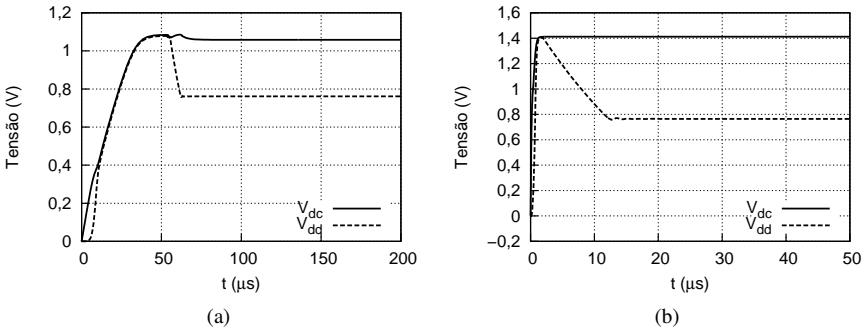


Figura 28: Resultados de simulação transiente do regulador de tensão para: (a) $I_{in} = 10 \mu\text{A}$ e (b) $I_{in} = 1 \text{mA}$

Nessa simulação, o regulador é ligado em $t = 1 \mu\text{s}$, uma vez que a tensão V_{dc} cresce mais rapidamente que o caso anterior. A Figura 29 mostra a tensão de saída do regulador para diferentes correntes de entrada. Através dessa figura pode-se observar que para uma faixa ampla de potências do sinal de entrada (-10dBm a aproximadamente 10dBm) a saída regulada varia poucos mV (menos que 4mV). O consumo total do regulador, com $V_{dc} = 1,06 \text{V}$ e $V_{dd} = 0,76 \text{V}$, é $2,5 \mu\text{A}$. Os parâmetros dos componentes do regulador são apresentados na Tabela 6.

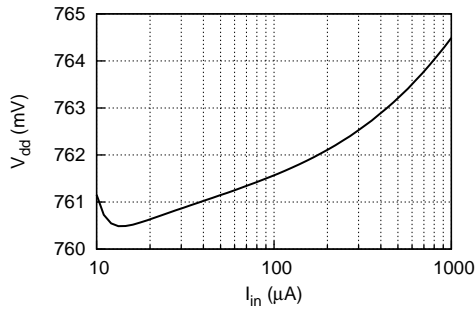


Figura 29: Tensão de saída regulada em função da corrente de entrada

Tabela 6: Parâmetros dos componentes do regulador de tensão

Componente	W (μm)	L (μm)	R ($\text{M}\Omega$)	C (pF)
M_1, M_2	15	0,8	-	-
M_3, M_4, M_5	3	1,2	-	-
M_6, M_7	0,16	3	-	-
M_8	0,32	3	-	-
M_9, M_{10}	6	1,2	-	-
M_{11}	2	0,5	-	-
M_{12}, M_{13}	16	1,2	-	-
M_P	4	0,5	-	-
R_1	-	-	3	-
R_2	-	-	0,5	-
C_O	-	-	-	50

3.6 GERADOR DE REFERÊNCIAS E OSCILADOR

Entre as topologias de fontes de referência estudadas [12, 34, 51, 52], considerando as características mencionadas no capítulo anterior, a topologia escolhida foi a da fonte referenciada por V_t [51], pois com ela se obteve uma melhor relação TC/PSS, mantendo consumo baixo. Essa fonte é utilizada em outros sistemas semelhantes ao apresentado neste trabalho [12, 15]. A topologia escolhida é apresentada na Figura 30, na qual também pode ser visto o circuito de inicialização da fonte.

A corrente de referência I_{ref} gerada por essa fonte passa por R_1 , resistor integrado que pode ser calibrado (discutido na Seção 3.6.1). A fonte também fornece a tensão de referência V_{ref} utilizada no seletor de modo de

Equação (30) na Equação (13), obtém-se o coeficiente de temperatura de I_{ref} :

$$TC_I \simeq \frac{1}{V_{I9}} \frac{\partial V_{I9}}{\partial T} - \frac{1}{R_1} \frac{\partial R_1}{\partial T} = TC_{V_{I9}} - TC_{R_1}. \quad (31)$$

Um valor alto de $|TC_I|$ é desejado, ou seja, deseja-se uma fonte de corrente com alta sensibilidade à temperatura. A princípio, o valor de V_{I9} não pode ser calibrado e deve-se variar R_1 para variar $|TC_I|$. No entanto, há um compromisso entre o valor de $|TC_I|$ e o consumo do circuito, pois conforme R_1 diminui, o valor de $|TC_I|$ aumenta e a corrente I_{ref} também aumenta. Com o aumento de I_{ref} , aumenta-se o consumo.

No projeto desse circuito, foram selecionados transistores com área maior que $100 \mu\text{m}^2$ para reduzir descasamento devido variação no processo de fabricação (as dimensões dos componentes são apresentadas posteriormente na Tabela 7). Primeiramente, foi selecionado o valor nominal $R_1 = 270 \text{k}\Omega$, pois foi obtida uma relação boa entre $|TC_I|$ e consumo com esse resistor. Também foi escolhido utilizar um espelho de corrente *cascode* ao invés de um espelho simples, de modo a atingir um menor PSS às custas de um maior V_{stable} . A partir desse circuito, foi realizado o projeto do circuito de calibração, que será explicado na Seção 3.6.1.

A Figura 31a apresenta o I_{ref} e V_{ref} em função da temperatura, para $V_{dd} = 1 \text{V}$, e a Figura 31b apresenta as referências em função de V_{dd} , para $T = 38,5^\circ\text{C}$. Através dos dados apresentados nesses gráficos, pode-se calcular $TC_I = -1,22\%/^\circ\text{C}$, $V_{stable} = 0,6 \text{V}$ e $PSS_I = 2,16\%/V$. Em $T = 38,5^\circ\text{C}$, a corrente de referência gerada é $I_0 = 613 \text{nA}$. Esses valores de I_0 e TC_I são considerados os valores nominais e a curva definida por esses valores é a curva nominal.

Caso ocorra uma diferença de temperatura ΔT , a corrente de saída (nominal) sofrerá um acréscimo de $I_0 TC_I \Delta T$. É possível avaliar o erro de medida da temperatura devido à fonte de referência através da maior diferença entre a sua corrente de saída e a corrente nominal no intervalo de temperatura desejado. Sendo essa diferença ΔI_{ref} , para obter um erro menor que ε , a curva final deverá ter $\Delta I_{ref} < I_0 TC_I \varepsilon$.

Considerando esse ΔI_{ref} máximo, o PSS_I e a faixa de V_{dd} que o sensor irá operar, pode-se observar que é necessário um regulador de tensão para o sensor operar com $\varepsilon < 0,2^\circ\text{C}$. Como o seletor de modo de operação desliga o sensor em $V_{dc} = 0,75 \text{V}$ e o limitador de tensão limita V_{dc} em torno de $1,2 \text{V}$, o valor de V_{dc} varia em uma faixa de $0,45 \text{V}$. Se a fonte de referência for ligada diretamente a V_{dc} , sem um regulador de tensão, seria obtida uma variação de

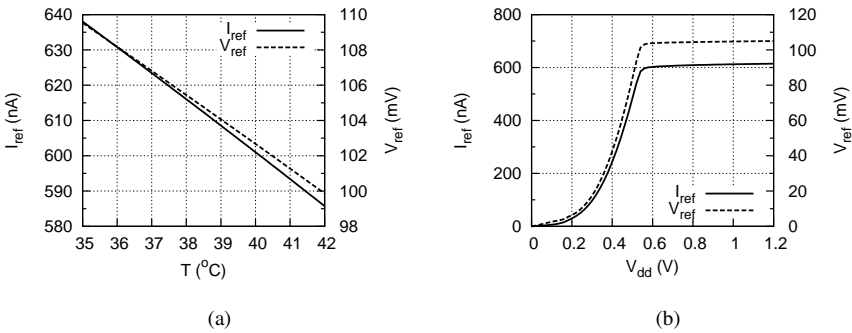


Figura 31: Saídas I_{ref} e V_{ref} da fonte de referência (a) em função da temperatura e (b) em função da tensão de alimentação

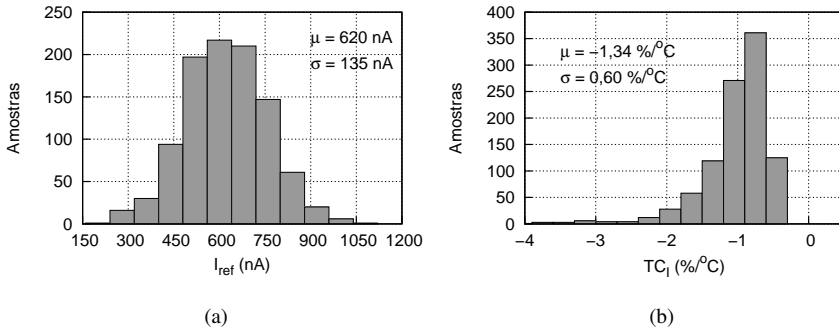


Figura 32: Resultado da simulação Monte Carlo da fonte de referência: (a) valores de I_{ref} e (b) valores de TC_I

I_{ref} de 0,97% ao longo dessa faixa. Isso implica em um erro de aproximadamente 0,8°C na medida da temperatura. Logo, é necessário um regulador de tensão para diminuir a faixa de variação da tensão de alimentação da fonte para menos que 0,11 V.

Também foi realizada uma simulação Monte Carlo com 1000 amostras para avaliar a variação de I_{ref} e TC_I . Os resultados dessa simulação são apresentados na Figura 32.

O circuito que gera o sinal V_{bks} , transmitido para o leitor pelo dispositivo de modulação de carga, é apresentado na Figura 33. O oscilador utilizado é um oscilador em anel de 5 estágios. A corrente de alimentação I_{bias} do oscilador é obtida através do espelho de corrente M_{11} - M_{12} conectado em V_{b0} e

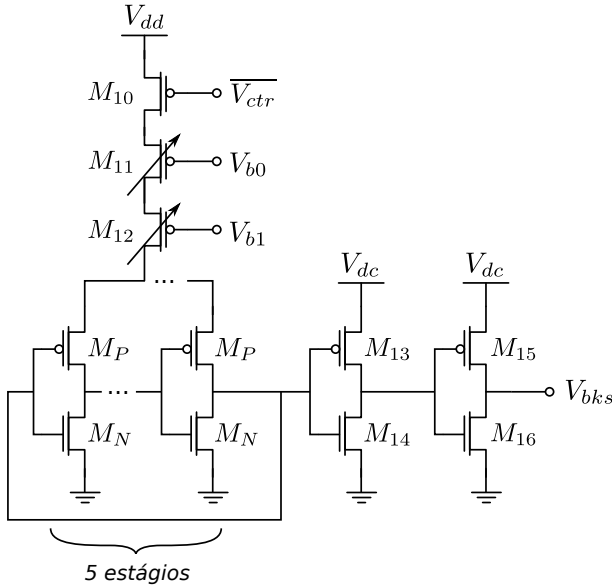


Figura 33: Esquemático do oscilador

V_{b1} de modo que:

$$I_{bias} = MI_{ref}, \quad (32)$$

no qual M é a relação entre a razão de aspecto de M_{11} - M_{12} e M_4 - M_7 . A frequência do sinal de saída depende de I_{bias} , pois o tempo de propagação da saída do inversor do nível lógico baixo para o alto t_{pLH} depende dessa corrente, como é mostrado a seguir.

Para analisar a frequência de oscilação, uma aproximação do tempo de propagação t_p do inversor pode ser feita considerando a capacitância de saída do inversor constante C_L e modelando os transistores como um dispositivo que alterna entre dois estados: um aberto, quando o transistor está cortado, e uma fonte de corrente ideal, quando o transistor está conduzindo. O transistor M_P é modelado como uma fonte de corrente cujo valor é uma fração da corrente polarização KI_{bias} , uma vez que I_{bias} é dividido entre os inversores conectados a ele. O transistor M_N é modelado como uma fonte de corrente com valor I_{Dsat} , corrente de saturação desse transistor. Essa corrente que depende de $(W/L)_N$ e de V_f , que é a tensão pico-a-pico do sinal de saída, isto é, maior valor de V_{DS} nesse transistor. Enquanto M_P conduz, M_N está cortado, de modo que a tensão sobre C_L aumenta, indo do nível lógico baixo para o alto

em um tempo t_{pLH} . Caso contrário, M_P está em corte e M_N conduz, levando a tensão sobre o capacitor para o nível lógico baixo em um tempo t_{pHL} . Assim, pode-se escrever t_p da seguinte maneira:

$$t_p = t_{pLH} + t_{pHL}, \quad (33)$$

no qual t_{pHL} e t_{pLH} , considerando a aproximação apresentada, são dados por:

$$t_{pLH} = \int_0^{V_f} \frac{C_L}{KI_{bias}} dV_o = \frac{C_L}{KI_{bias}} V_f, \quad (34)$$

$$t_{pHL} = \int_{V_f}^0 \frac{C_L}{-I_{Dsat}} dV_o = \frac{C_L}{I_{Dsat}} V_f. \quad (35)$$

Substituindo as Equações (34) e (35) na Equação (33) obtém-se:

$$t_p = C_L V_f \left(\frac{1}{KI_{bias}} + \frac{1}{I_{Dsat}} \right) \simeq \frac{C_L V_f}{KI_{bias}}. \quad (36)$$

Para obter a aproximação da Equação (36), foi considerado $KI_{bias} \ll I_{Dsat}$, uma vez que a primeira é limitada por I_{bias} que deve ser pequena para obter um baixo consumo. Portanto, a frequência do oscilador com N estágios pode ser descrita por:

$$f = \frac{1}{Nt_p} \simeq \frac{KI_{bias}}{NC_L V_f} \quad (37)$$

Desse modo, pode-se considerar que a variação da frequência do sinal de saída com a temperatura ($\partial f / \partial T$) depende principalmente da variação da corrente I_{bias} com a temperatura ($\partial I_{bias} / \partial T$) e, portanto, TC_f dependerá principalmente de TC_I e, pela aproximação apresentada, dependerá pouco da variação de I_{Dsat} com a temperatura.

No circuito de alimentação do oscilador, o transistor M_{10} funciona como uma chave controlada por $\overline{V_{ctr}}$. Sua função é desligar e ligar o oscilador. Os transistores M_{13} - M_{16} formam dois inversores cuja função é elevar a tensão pico-a-pico do sinal de saída do oscilador. É importante observar que esses inversores são alimentados com a tensão V_{dc} e não com V_{dd} , como é o caso do oscilador e seu circuito de alimentação. Desse modo, V_{bks} possui tensão pico-a-pico igual a V_{dc} , possibilitando uma melhor comutação do dispositivo de modulação de carga (pois $V_{dc} > V_f$). São utilizados dois inversores porque o oscilador tem saída baixa quando desligado e deseja-se que a saída do bloco seja baixa nesse caso. Sendo assim, o primeiro inversor produz saída alta e o

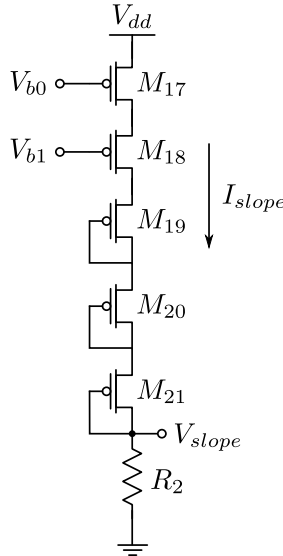


Figura 34: Esquemático do gerador de tensão crescente

segundo inversor produz a saída baixa quando o bloco estiver desligado.

O circuito de geração da tensão crescente, apresentado na Figura 34, também está contido neste bloco. Sua tensão de saída V_{cresc} é utilizada como entrada do seletor de modo de operação (Seção 2.5). Essa tensão deve ser menor que V_{ref} para valores baixos de V_{dd} . Conforme V_{dd} aumenta, V_{cresc} aumenta e ultrapassa V_{ref} quando V_{dd} é maior que um determinado valor. Para isso, utiliza-se a corrente I_{ref} através do espelho M_{17} - M_{18} e mantém-se V_{cresc} inicialmente baixo através dos transistores conectados em configuração diodo M_{19} - M_{21} . Devido ao aumento de V_{dd} , em um determinado instante a tensão sobre esses transistores será alta o suficiente para eles conduzirem. Depois de um certo valor de V_{dd} , esse circuito apresentará $I_{cresc} = I_{ref}$. Nesse momento V_{cresc} será maior que V_{ref} , pois $R_2 > R_1$, sendo que R_1 é o resistor da fonte de referência (Figura 30) e V_{ref} é a tensão sobre ele.

As curvas de V_{cresc} e V_{ref} podem ser vistas na Figura 21a. Como comentado anteriormente, é importante notar que ΔV_{trp} depende da inclinação da curva $V_{cresc} \times V_{dd}$ e, portanto, ela não pode ser muito inclinada, pois forneceria um ΔV_{trp} pequeno.

Os parâmetros dos componentes da fonte de referências, oscilador e gerador de tensão crescente são apresentados na Tabela 7. É importante notar

Tabela 7: Parâmetros dos componentes utilizados na fonte de referências, oscilador e gerador de tensão crescente

Componente	W (μm)	L (μm)	R ($\text{k}\Omega$)	C (pF)
M_1 - M_3	0,5	0,5	-	-
M_4 - M_9 , M_{11} - M_{12} , M_{17} - M_{18}	18	1,2	-	-
M_{10}	0,5	0,12	-	-
M_{13}	1	0,12	-	-
M_{14}	2	0,12	-	-
M_{15}	1,5	0,12	-	-
M_{16}	0,5	0,12	-	-
M_{19} - M_{21}	8	5	-	-
M_P	3	12	-	-
M_N	1	12	-	-
R_1	-	-	270	-
R_2	-	-	512	-
C_1	-	-	-	1

que os parâmetros de R_1 e M_{11} - M_{12} são os parâmetros iniciais, isto é, eles podem ser modificados através dos circuitos de calibração, que serão explicadas a seguir.

3.6.1 Calibração

A temperatura é medida através do valor absoluto da frequência do sinal de saída do oscilador f . Para obter a mesma resposta com a temperatura $f(T)$ nas diversas amostras a serem fabricadas, foi desenvolvido um método de calibração do circuito gerador de referências. Considerando a curva $f(T)$ uma linha reta, ela pode ser descrita da seguinte maneira:

$$f(T) = f_0(1 + TC_f \Delta T), \quad \Delta T = T - T_0, \quad (38)$$

no qual $T_0 = 38,5^\circ\text{C}$ e $f_0 = f(T_0)$. O método de calibração consiste em duas etapas: uma que calibra TC_f , a primeira etapa, e outra que calibra f_0 , a segunda etapa.

Como visto anteriormente, a frequência f é dependente da corrente I_{ref} e, portanto, variando o TC_I , varia-se o TC_f . O TC_I é modificado através do resistor R_1 (ver Equação (31)), na primeira etapa de calibração. Ajusta-se o valor da corrente I_{bias} em $T = 38,5^\circ\text{C}$ e, conseqüentemente, a frequência f_0 ,

através do controle das dimensões dos transistores M_{11} - M_{12} (ver Equação 32), na segunda etapa de calibração. Idealmente, essa etapa não exerce influência sobre o TC .

O resistor R_1 é composto por 8 resistores em série, sendo que 7 deles podem ser curto circuitados por meio de chaves, modificando a resistência equivalente. Esses resistores possuem peso binário, isto é, o primeiro desses resistores que podem ser curto circuitados tem valor R , o resistor seguinte tem valor $2R$, o dobro do anterior, e assim por diante, de modo que o n -ésimo resistor tem valor $R_n = 2R_{n-1}$. O resistor que não pode ser curto circuitado tem valor R_0 . Isso possibilita obter um resistor equivalente cujo valor pode ser variado de R_0 ao somatório de todas as resistências, com um passo R . A Figura 35a apresenta o esquemático de R_1 .

O circuito de M_{11} e M_{12} é apresentado na Figura 35b. Cada um desses transistores é composto de 12 transistores em paralelo, dos quais 11 podem ser ligados ou desligados através de chaves. Com isso, pode-se modificar a razão de aspecto do transistor equivalente e, conseqüentemente, modificar I_{bias} . De modo semelhante como feito em R_1 , são utilizados transistores com peso binário. Assim, a razão de aspecto do transistor equivalente pode variar em uma faixa que vai de S_0 ao somatório das razões de aspecto de todos os transistores em paralelo, com um passo S .

Como o processo de calibração é dividido em dois passos e o erro de cada passo é somado na curva final, é necessário projetar cada um dos passos de calibração para obter um erro de medição de temperatura $\varepsilon < 0,1^\circ\text{C}$. Assim, a resposta final do circuito apresentará $\varepsilon < 0,2^\circ\text{C}$.

Primeiramente, considerando que os transistores M_{11} - M_{12} possam ser calibrados de modo que $I_{bias}(T = T_0) = I_0$, pode-se considerar duas retas $I_{bias}(T)$: a reta nominal r e reta s de uma das amostras na qual M_{11} - M_{12} estão calibrados, assim como apresentado na Figura 36. Nesse caso, há um erro ε entre as retas devido à diferença entre suas inclinações, ou seja, entre seus coeficientes de temperatura. O valor de ε será maior nas extremidades da faixa de temperatura (considerando que ambas as curvas são linhas retas nesse intervalo), pois T_0 está no centro dessa faixa. Além disso, $|\varepsilon|$ é igual nas duas extremidades da faixa.

Selecionando uma das extremidades da faixa de temperatura, pode-se encontrar a expressão para a diferença máxima entre o TC dessas curvas para se obter um erro menor que ε . Então, foi escolhida a extremidade T_1 de maior temperatura. A equação é obtida encontrando a diferença entre as equações de cada curva (similar à Equação (38)), que deve ser menor que a diferença

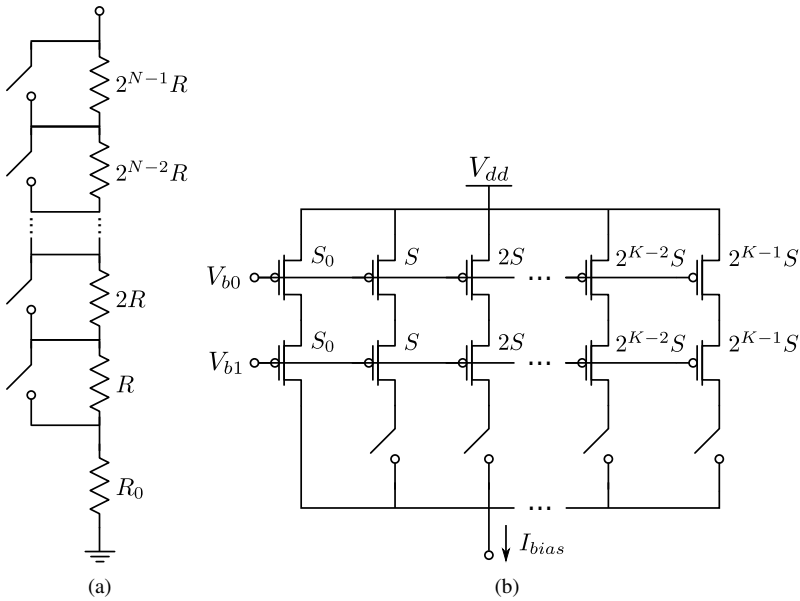


Figura 35: Estruturas de calibração: (a) resistor R_1 e (b) espelho de corrente M_{11} - M_{12}

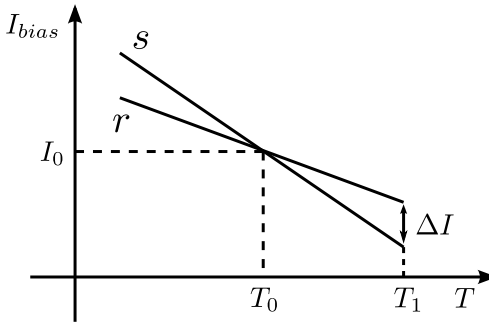


Figura 36: Retas $I_{bias} \times T$: reta nominal r e reta calibrada parcialmente s de corrente que ocorre quando há uma diferença ε de temperatura:

$$|I_r(T_1) - I_s(T_1)| < |I_0 TC_r \varepsilon| \Rightarrow |\Delta TC| < \left| \frac{\varepsilon}{\Delta T} TC_r \right|, \quad (39)$$

no qual TC_r é o TC nominal da corrente. Substituindo $\varepsilon = 0,1^\circ\text{C}$, $\Delta T = 3,5^\circ\text{C}$

e $TC_r = -1,22\%/^{\circ}\text{C}$ em (39), obtém-se $\Delta TC < 0,036\%/^{\circ}\text{C}$. Através desse resultado, pode-se obter o passo R máximo de calibração do resistor R_1 . Por simulação, foi obtido $R < 5,24\text{k}\Omega$. Foi selecionado $R = 4\text{k}\Omega$.

Através dos resultados da simulação Monte Carlo apresentados na Figura 32b, é possível achar o valor máximo e mínimo de R_1 necessários para calibrar o TC . Como se deseja calibrar pelo menos 99,7% das amostras, isto é, 3 vezes o valor do desvio padrão (3σ) acima ou abaixo da média, 3 das 1000 amostras foram removidas do conjunto de resultados. Essas amostras removidas eram casos que possuíam TC muito baixo. Assim, o valor mínimo e máximo de TC_I foram: $TC_{I,max} = -0,68\%/^{\circ}\text{C}$ e $TC_{I,min} = -3,6\%/^{\circ}\text{C}$. Simulando essas amostras, foram obtidos os valores de R_1 que calibravam corretamente o TC : $R_{min} = 71\text{k}\Omega$ e $R_{max} = 450\text{k}\Omega$. Portanto, R_0 (Figura 35a) deve ser menor que R_{min} e, quando todas as chaves estiverem abertas, deve-se ter:

$$R_0 + \sum_{k=0}^{N-1} 2^k R > R_{max}. \quad (40)$$

Logo, foram escolhidos $R_0 = 50\text{k}\Omega$ e, com $N = 7$, obteve-se uma resistência máxima equivalente de $1070\text{k}\Omega$.

A segunda etapa de calibração, a calibração do espelho de corrente, não varia o TC idealmente, pois o espelho apenas multiplica a corrente por um fator que não varia com a temperatura. Com os casos extremos da simulação Monte Carlo, foram obtidos os valores máximo e mínimo de corrente I_{ref} através de simulação ($I_{ref,min} = 280\text{nA}$ e $I_{ref,max} = 1,8\mu\text{A}$). Através desses valores, os valores máximo e mínimo de M foram encontrados ($M_{min} = 0,35$ e $M_{max} = 2,2$), sendo que M é a relação entre a razão de aspecto dos transistores do espelho que produz I_{bias} (ver Equação 32). Através da Equação (39), pode-se obter ΔI máximo e, sabendo o intervalo de I_{ref} a partir das amostras nos casos extremos, o passo máximo S de calibração do espelho de corrente. Foi calculado $|\Delta I| < 0,75\text{nA}$, isto é, o passo de corrente deve ser menor que $1,5\text{nA}$. Assim, foi calculado $S < 8,1 \cdot 10^{-4}$ para o pior caso, isto é, o caso em que a corrente é maior. Foi escolhido $S_0 = 0,3$ e $S = 7 \cdot 10^{-4}$. Com o número de estágios em paralelo $K = 12$, a razão de aspecto máxima equivalente é 3,17.

Esses valores foram escolhidos especificamente para utilizar transistores unitários, que possuem $W = 0,8\mu\text{m}$ e $L = 1,2\mu\text{m}$, para compor os transistores do espelho. Por exemplo, o menor transistor (com razão de aspecto S) é formado por 64 transistores unitários em série e o maior é formado por 32 transistores unitários em paralelo. O espelho M_4 - M_7 também é composto por

esses transistores, de modo a diminuir o descasamento entre os transistores desse espelho e os transistores M_{11} - M_{12} . Utilizando transistores unitários com essas dimensões foi possível obter os valores de W/L necessários para os espelhos através de combinações desses transistores.

As chaves utilizadas na calibração foram projetadas de modo que a configuração possa ser mantida depois que o dispositivo é desligado, ou seja, como uma memória não-volátil. O componente selecionado como célula de memória foi um fusível de polisilício disponível na biblioteca de células da tecnologia, uma vez que não há outra célula de memória não-volátil disponível. Na Figura 37 são apresentados os circuitos utilizados nas chaves. As chaves são programadas através da tensão V_k . Após a programação das chaves, nenhuma tensão é aplicada externamente a V_k . Se o fusível estiver conduzindo, sua resistência será muito menor que a resistência do transistor M_r , e a tensão V_k será próxima à tensão do nó conectado ao fusível. Se o fusível estiver cortado, sua resistência será muito maior que a do transistor M_r , levando V_k a à tensão do nó conectado ao transistor. Dependendo da tensão V_k , o transistor M_k estará conduzindo ou cortado. Esse transistor precisa ser um NMOS no caso das chaves utilizadas no resistor, pois a tensão V_{ref} é baixa e, se fosse um PMOS, sua tensão V_{SB} seria baixa, levando a uma baixa corrente I_{DS} , isto é, o PMOS não conduz bem nesse caso. Nas chaves utilizadas no espelho de corrente, o transistor M_k deve ser um PMOS, pois, de modo complementar ao caso anterior, um NMOS não conduziria suficientemente bem. Foram projetadas 4 chaves, como mostrado na Figura 37, sendo que 2 estão cortadas por padrão e 2 estão conduzindo por padrão, de modo que, sem passar pelo processo de calibração, o resistor e o espelho de corrente possuem seu valor nominal (apresentado na Tabela 7).

São 19 chaves no total e para calibrá-las individualmente seriam necessários 19 *pads*. Para reduzir esse número, foi projetado um *shift register* com com 19 *flip-flops* tipo D. Assim, são necessários apenas 3 *pads* para realizar a calibração: V_{dd} do *shift register*, sinal de *clock* e dados (*bits* da calibração), assim como ilustrado na Figura 38. A tensão de alimentação V_{ddsr} do *shift register* é ligado a um *pad* separado (não é o mesmo que V_{dd} ou V_{dc}) para que, durante a operação do sensor, ele possa ser desconectado, evitando um consumo desnecessário. Durante a entrada de dados no *shift register*, o período do sinal de *clock* deve ser menor que 0,18ms, pois esse é o período mínimo para se cortar o fusível utilizado [31], evitando que os fusíveis errados sejam cortados durante essa fase.

Para validar a efetividade da calibração da corrente na calibração da frequência de saída do oscilador, é demonstrado na Figura 39 a dependência

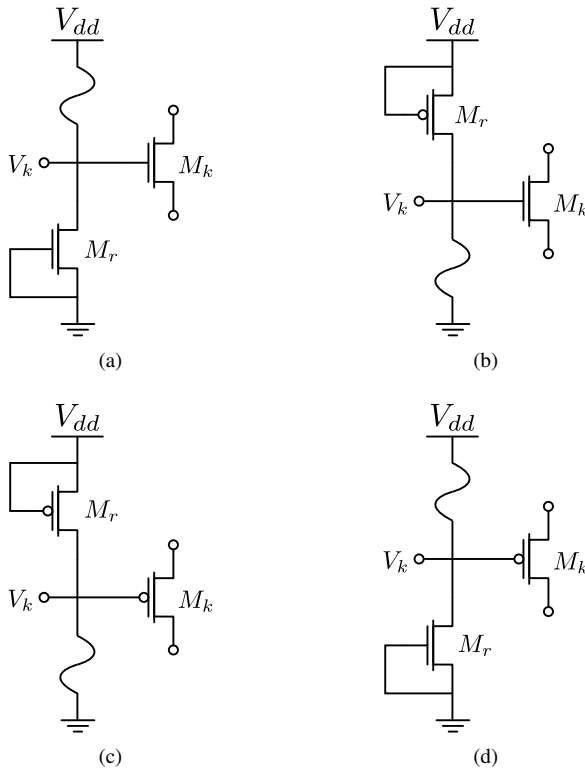


Figura 37: Circuito das chaves utilizadas na calibração do resistor: (a) aberta por padrão e (b) fechada por padrão; e utilizadas no espelho de corrente: (c) aberta por padrão e (d) fechada por padrão

da frequência com a corrente I_{bias} através de simulação.

As curvas de frequência por temperatura para cada passo de calibração são apresentadas na Figura 40. Inicialmente, a resposta do sensor é representada pela curva tracejada de maior frequência, cujo $TC_f = -1,64\%/^{\circ}\text{C}$. Após o primeiro passo de calibração, a frequência absoluta fica abaixo da nominal, mas seu TC_f se aproxima do nominal ($-0,70\%/^{\circ}\text{C}$). Após o segundo passo de calibração, a frequência absoluta atinge a frequência absoluta nominal.

Como comentado anteriormente, o segundo passo não afeta TC_f idealmente. No entanto, ocorre uma variação que afeta o erro de medição. Portanto, deve-se realizar mais iterações de calibração para reduzir o erro. No gráfico apresentado, o erro máximo de medida de temperatura na faixa de

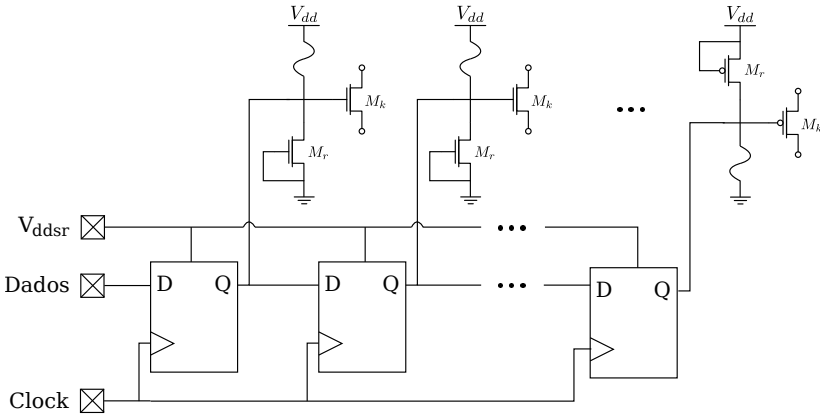


Figura 38: Ilustração do *shift register* ligado às chaves da calibração

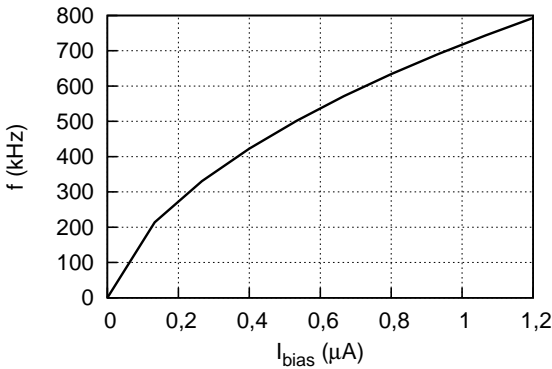


Figura 39: Frequência do oscilador em função da corrente I_{bias}

temperaturas desejada é igual a $0,2^{\circ}C$. Uma parte desse erro é devida à curvatura de $f(T)$, que não é corrigida no método de calibração implementado.

Foi implementado um *script* em OCEAN, linguagem de *scripts* de simulação no ambiente Cadence, para realizar uma simulação Monte Carlo, calibrar cada uma das amostras e calcular o erro da amostra calibrada. Esse processo foi realizado em 100 amostras. O *script* é apresentado no Apêndice B. O erro é calculado a partir da simulação DC da corrente I_{bias} . Foi escolhida a simulação DC ao invés da simulação transiente do oscilador, pois a simulação transiente é muito demorada, o que inviabiliza esse conjunto grande

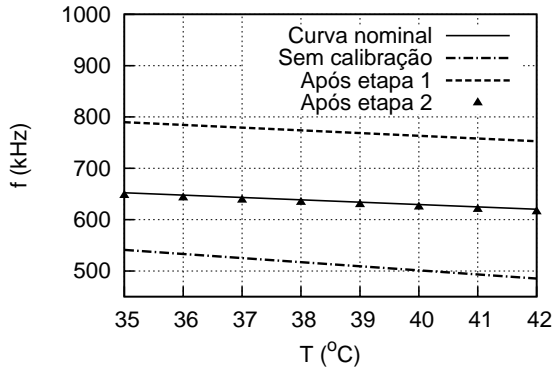


Figura 40: Curvas de frequência por temperatura através da calibração

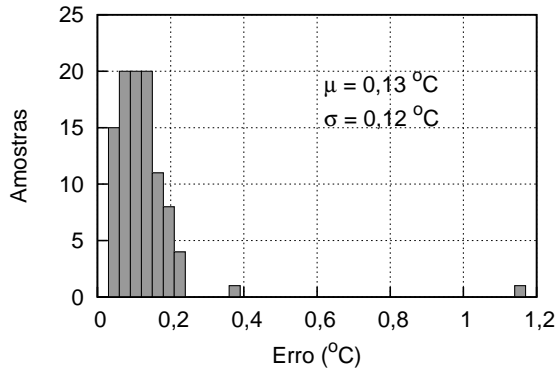


Figura 41: Resultado de simulação Monte Carlo para o erro de medição da temperatura

de simulações. A distribuição dos erros máximos obtidos é apresentada na Figura 41. O erro máximo entre as diferentes amostras foi $1,17^\circ\text{C}$. O erro médio foi $0,13^\circ\text{C}$, o desvio padrão foi $0,12^\circ\text{C}$ e 92% das amostras apresentaram erro máximo abaixo de $0,2^\circ\text{C}$.

4 VALIDAÇÃO POR SIMULAÇÃO E TESTES PARCIAIS

Neste capítulo, são apresentados resultados de simulação dos blocos conectados, formando o sistema completo, de modo a validar o projeto do sistema. Também foram realizados testes parciais do sistema, com alguns blocos que foram fabricados ¹.

4.1 SIMULAÇÃO

Os blocos apresentados no capítulo anterior foram conectados como na Figura 2. Na Figura 42 são apresentados os resultados de simulação em $T = 38,5^{\circ}\text{C}$. Pode-se observar oscilações em V_{dc} após $35\ \mu\text{s}$ devido ao curto no transistor de modulação de carga. Pelo mesmo transistor, passa parte da potência do sinal de entrada, criando uma componente em $900\ \text{MHz}$ no sinal V_{bks} .

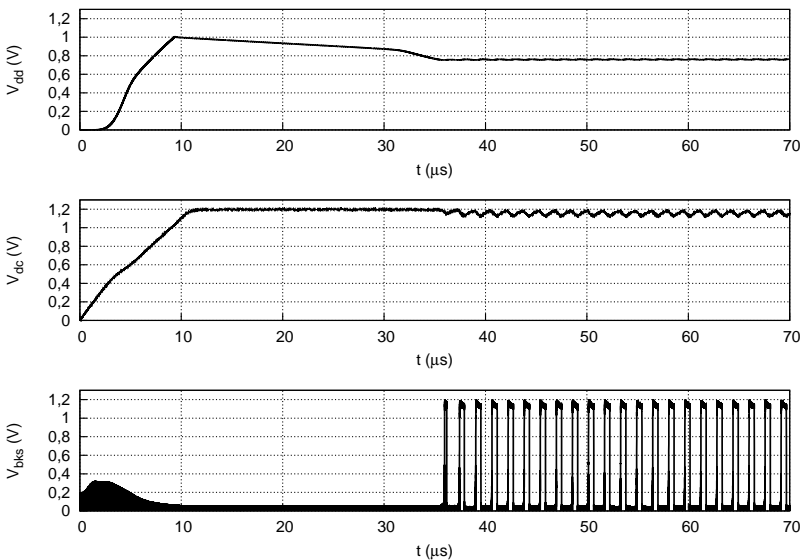


Figura 42: Resultados de simulação transiente com potência de entrada igual a $-8\ \text{dBm}$ e $T = 38,5^{\circ}\text{C}$

¹ Espera-se apresentar mais resultados de testes na defesa

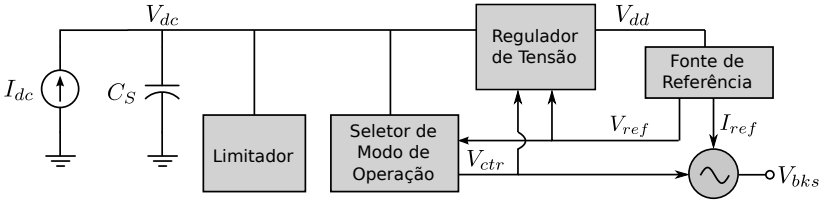


Figura 43: Topologia do sistema substituindo o retificador pela fonte de corrente I_{dc} e desconsiderando o dispositivo de modulação de carga

Tabela 8: Frequência de V_{bks} em kHz para diferentes temperaturas e correntes I_{dc} (com o P_{av} equivalente para cada valor de I_{dc})

I_{dc} (μA)	10	12	50	100	500	1000
P_{av} (dBm)	-10	-9,2	0,5	5,3	18	23
T ($^{\circ}C$)						
35	658,4	652	651,2	651,1	651,5	651,8
38,5	633	627,4	627,6	627,5	627,5	626,9
42	606,1	599,8	599,9	599,8	599,4	599,9

De modo a verificar a variação da frequência com a temperatura e sua independência com a potência de entrada, diversas simulações foram realizadas variando esses parâmetros. Devido ao longo tempo de simulação transiente do retificador, optou-se por modelá-lo por uma fonte de corrente ideal I_{dc} e conectar os blocos como na Figura 43. Na Tabela 8 são apresentadas as frequências de V_{bks} obtidas de cada simulação. O erro é maior no caso de potência mínima de entrada (saída do retificador igual a $10 \mu A$). Isso ocorre pois não há potência suficiente para regular corretamente V_{dd} , que fica abaixo do que deveria, mas V_{dc} não é baixo o suficiente para desligar o sistema. Para $I_{dc} \geq 12 \mu A$, a potência entregue ao sensor é suficiente e o erro de medida de temperatura é menor que $0,1^{\circ}C$ para potências maiores.

4.2 RESULTADOS DE MEDIDAS

Alguns blocos foram enviados para fabricação e testados. Os blocos foram: adaptação de impedância e retificador, limitador de tensão e dispositivo de modulação de carga. Os demais blocos foram enviados para fabricação e serão testados na continuação deste trabalho. A seguir, os resultados de medidas são apresentados.

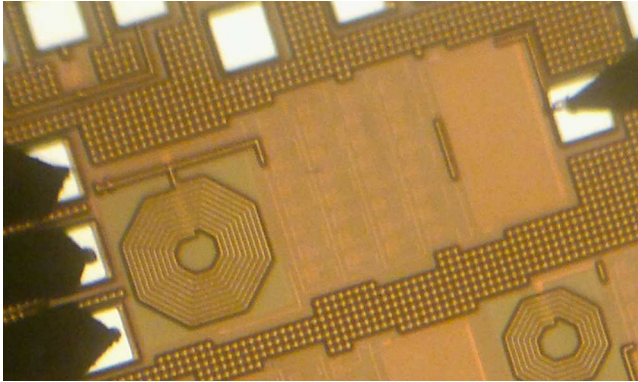
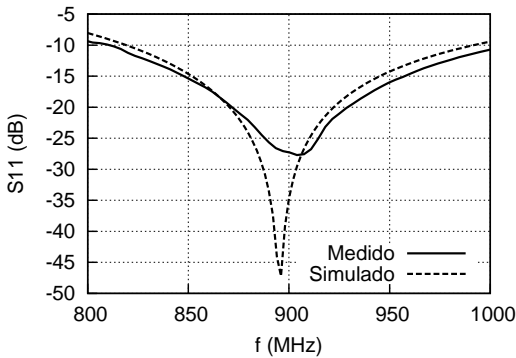


Figura 44: Microfotografia do retificador com ponteiros para medições

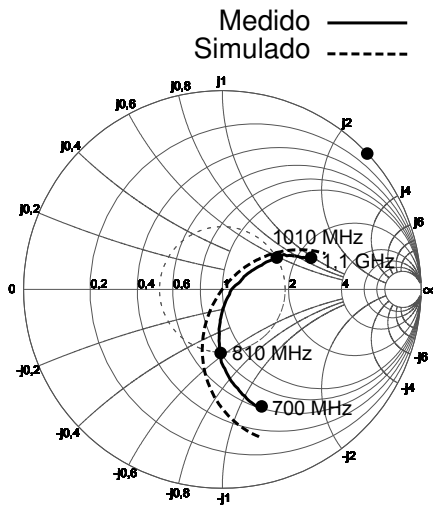
4.2.1 Adaptação de Impedância e Retificador

Na Figura 44, é apresentada uma microfotografia do retificador durante os testes. A ponteira coplanar utilizada para injetar o sinal de RF de entrada está do lado esquerdo da fotografia e a ponteira DC conectada à saída está do lado direito. A ponteira coplanar é ligada por cabos a um analisador de rede (VNA) ZVB-80 da Rhode & Schwartz, que foi calibrado para uma carga de 50Ω . Um resistor de $100k\Omega$ foi ligado à saída do retificador (para consumir $10\mu A$ quando a saída é igual a $1V$) e um multímetro para medir a tensão.

Variando a frequência do sinal de entrada e medindo o S_{11} através do VNA, a Figura 45 foi gerada. Em $900MHz$, o S_{11} é igual a $-27,3dB$. Na Figura 45b, o S_{11} é plotado na carta de Smith. Nessa figura, o círculo de $-10dB$ é plotado em linha tracejada. Considerando $S_{11} < -10dB$ um valor razoável para uma boa adaptação de impedância, o retificador tem sua impedância de entrada adaptada em uma banda de $200MHz$ (de $f = 800MHz$ a $1GHz$). Com potência de entrada igual a $-10dBm$, a tensão de saída é igual a $1V$. Como o resistor na saída tem resistência igual a $100k\Omega$, a potência entregue a ele é $10\mu W$ e a eficiência do retificador é 10% nesse caso.



(a)

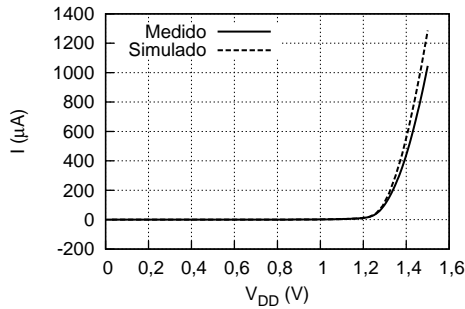


(b)

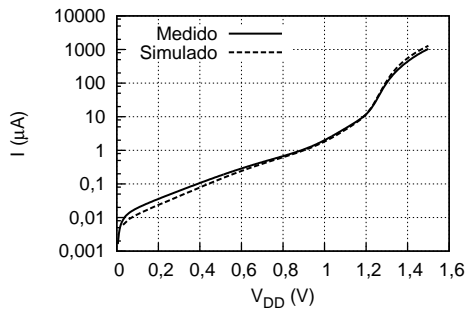
Figura 45: S_{11} do retificador com $P_{rf} = -10$ dBm: (a) em dB e (b) na carta de Smith

4.2.2 Limitador de Tensão

Uma amostra encapsulada do limitador de tensão foi medida utilizando o analisador de parâmetros de semicondutores Agilent 4156C. Sua tensão de alimentação foi variada até 1,5 V e seu consumo de corrente foi



(a)



(b)

Figura 46: Comparação entre teste e simulação do consumo de corrente do limitador de tensão, em (a) escala linear e (b) escala logarítmica

medido. Na Figura 46 está a comparação do consumo de corrente simulado e medido em escala logarítmica e linear. Com $V_{dd} = 1\text{ V}$, o consumo medido foi $2\ \mu\text{A}$ e, com $V_{dd} = 1,2\text{ V}$, foi $11,8\ \mu\text{A}$. O consumo medido foi próximo ao simulado.

4.2.3 Dispositivo de modulação de carga

O dispositivo de modulação de carga foi testado *on-wafer*. Esse dispositivo de teste é composto por um transistor e um resistor de $50\ \Omega$ em paralelo a ele (a fim de emular a impedância de entrada do retificador). Esse resistor é formado por dois resistores de $100\ \Omega$ em paralelo. Como apresen-

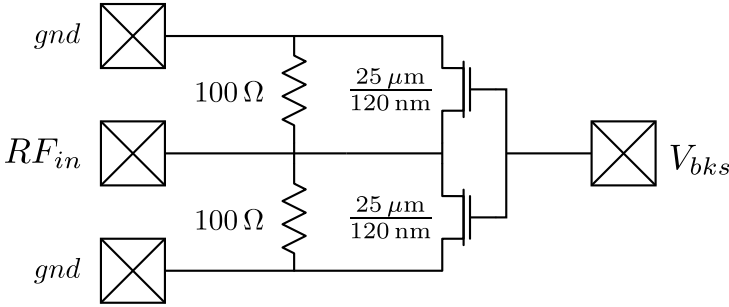
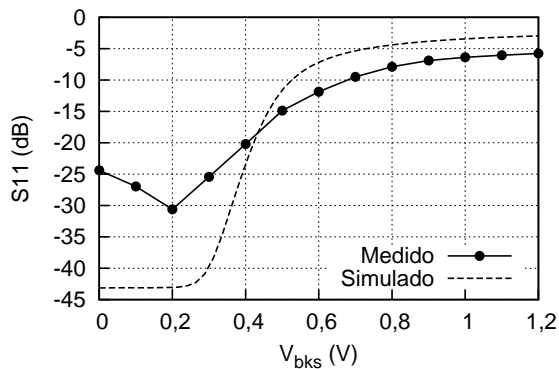


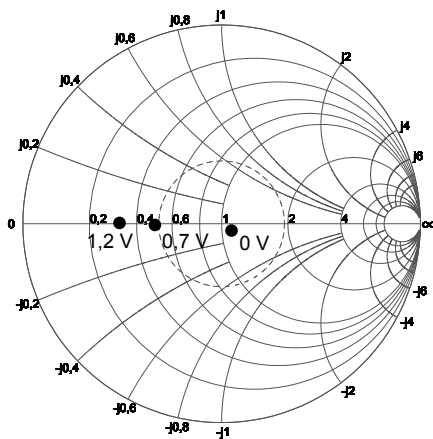
Figura 47: Esquemático do dispositivo de modulação de carga utilizado nas medições

tado anteriormente, o transistor tem $W = 50 \mu\text{m}$. Ele é formado por dois transistores de $W = 25 \mu\text{m}$ em paralelo. O esquemático desse dispositivo é apresentado na Figura 47, na qual os *pads* também são representados. O dispositivo foi projetado dessa maneira para que seu *layout* (apresentado na Figura 55, no Apêndice A) ficasse simétrico em relação ao *pad* do sinal de RF.

Variando V_{bks} e utilizando um sinal RF_{in} de frequência igual 900 MHz, o S_{11} foi medido e é apresentado na Figura 48. Com $V_{bks} = 0 \text{ V}$, caso no qual a chave está cortada e a impedância adaptada. Nesse caso, obteve-se $S_{11} = -24,4 \text{ dB}$. Com $V_{bks} = 1 \text{ V}$, caso no qual a chave está conduzindo e a impedância desadaptada. Nesse caso, obteve-se $S_{11} = -6 \text{ dB}$. A diferença que aparece entre o S_{11} medido e o simulado é devido à diferença da impedância devido variações no processo de fabricação. No entanto, a impedância está bem adaptada ($S_{11} < -10 \text{ dB}$) para V_{bks} baixo e a reflexão é alta ($S_{11} > -10 \text{ dB}$) para V_{bks} alto.



(a)



(b)

Figura 48: Resultados de medida do S_{11} do dispositivo de modulação de carga: (a) em dB e (b) na carta de Smith

5 CONCLUSÃO

Foi desenvolvido um sensor de temperatura alimentado por RF para medir temperaturas na faixa de temperaturas do corpo humano (35 a 42 °C). O dispositivo não possui bateria e a energia necessária para seu funcionamento é armazenada em um capacitor integrado. A frequência do sinal de entrada é 900 MHz e sua potência mínima é -10 dBm.

Diversos circuitos foram projetados no desenvolvimento deste sistema. O dispositivo de modulação de carga permite a transmissão de dados de modo a consumir pouca energia, em comparação com a transmissão ativa que consome boa parte da energia disponível. O seletor de modo de operação permite que o sistema apresente baixo consumo durante a fase inicial de carregamento do capacitor C_S , na qual o sistema não tem energia suficiente para operar. Os circuitos limitador e regulador de tensão, condicionam a tensão de alimentação, permitindo que outros blocos possam ser conectados ao sistema, incrementando sua funcionalidade.

A Tabela 9 apresenta a comparação entre trabalhos recentes em sensores de temperatura alimentados por RF e o sistema desenvolvido neste trabalho. Os trabalhos presentes na tabela foram comentados no Capítulo 1. Apesar de serem trabalhos com complexidade diferentes, pode-se comparar algumas de suas características.

A área ocupada pelos circuitos desenvolvidos ($0,34 \text{ mm}^2$) é menor que a dos demais trabalhos. No entanto, os sistemas de [13, 14] apresentam maior número de funcionalidades. A potência consumida pelo sistema apresentado neste trabalho, tanto potência em modo ativo quanto em modo *standby*, e a potência mínima do sinal de entrada são competitivas com relação aos outros trabalhos. Este trabalho aparentemente apresenta menor eficiência na conversão de energia que os trabalhos [13, 14], no entanto nesses trabalhos não é definido o conceito de eficiência. Como apresentado na Seção 3.2, a eficiência obtida é competitiva com outros retificadores recentes que utilizam topologias comparáveis.

Tabela 9: Comparação de trabalhos recentes em sensores de temperatura alimentados por RF com este trabalho

Referência	[12]	[13]	[14]	[15]	[16]	Este trabalho
Tecnologia (nm)	250	130	130	130	180	130
Frequência (MHz)	450	900	900	868	910	900
Área (mm ²)	1,2	-	0,95	3,96	1,2	0,34
Consumo <i>standby</i> (μ W)	5	6	-	$\approx 0,11$	-	4,9
Consumo ativo (μ W)	1500	9	7,9	-	7	8,5
Eficiência RF-DC (%)	-	30	7,6	35	-	10
Pot. mínima de entrada (dBm)	-12,5	-12	-10,3	-	-5	-10

O sistema desenvolvido contém diversos circuitos necessários para o funcionamento de um dispositivo biomédico básico, como circuitos de transmissão de dados e de gerenciamento e captação de energia, que podem ser utilizados em outros projetos da área, desde que os requisitos de potência sejam cumpridos. Em dispositivos que necessitem de uma potência muito maior, o retificador deverá ser reprojetoado para obter maior eficiência com a potência de entrada maior. Além disso, para esses casos, o tamanho do capacitor C_S e a estabilidade do regulador de tensão deveram ser reavaliados.

Trabalhos futuros consistem em testar os demais blocos enviados para fabricação e testar o sistema completo, com todos os blocos conectados. Será importante desenvolver um dispositivo leitor capaz de energizar o sensor e captar a informação no sinal refletido pelo sensor, assim como desenvolver bobinas ou antenas para transmitir e captar os sinais. Melhorar o desempenho dos circuitos, aumentando a eficiência do retificador e diminuindo o consumo dos demais circuitos, e adicionar compatibilidade com padrões como o EPC Classe 1 Gen2 são outros pontos a serem atacados futuramente. Também seria possível substituir o sensor de temperatura por outro tipo de sensor ou adicionar mais sensores ao dispositivo, de modo a ampliar sua gama de aplicações.

APÊNDICE A – LAYOUTS

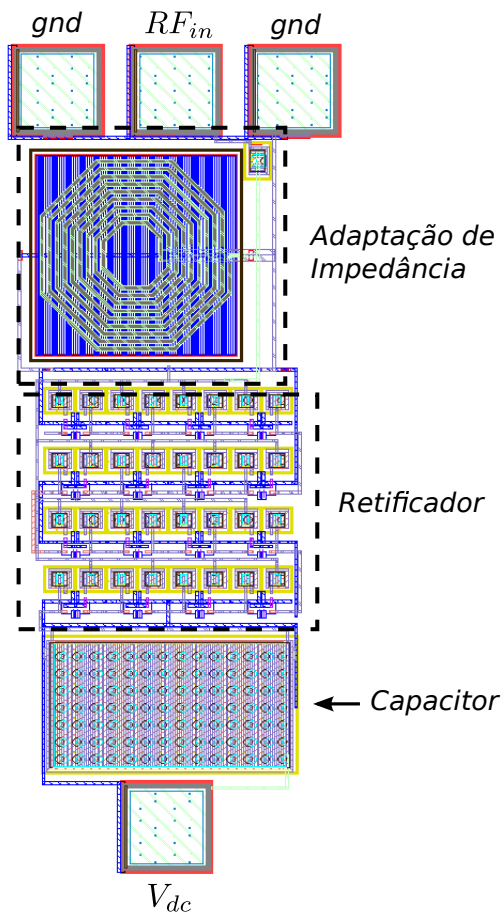


Figura 49: Layout do retificador e da adaptação de impedância com *pads* para medidas *on-wafer* (Área = $361 \mu\text{m} \times 826 \mu\text{m}$)

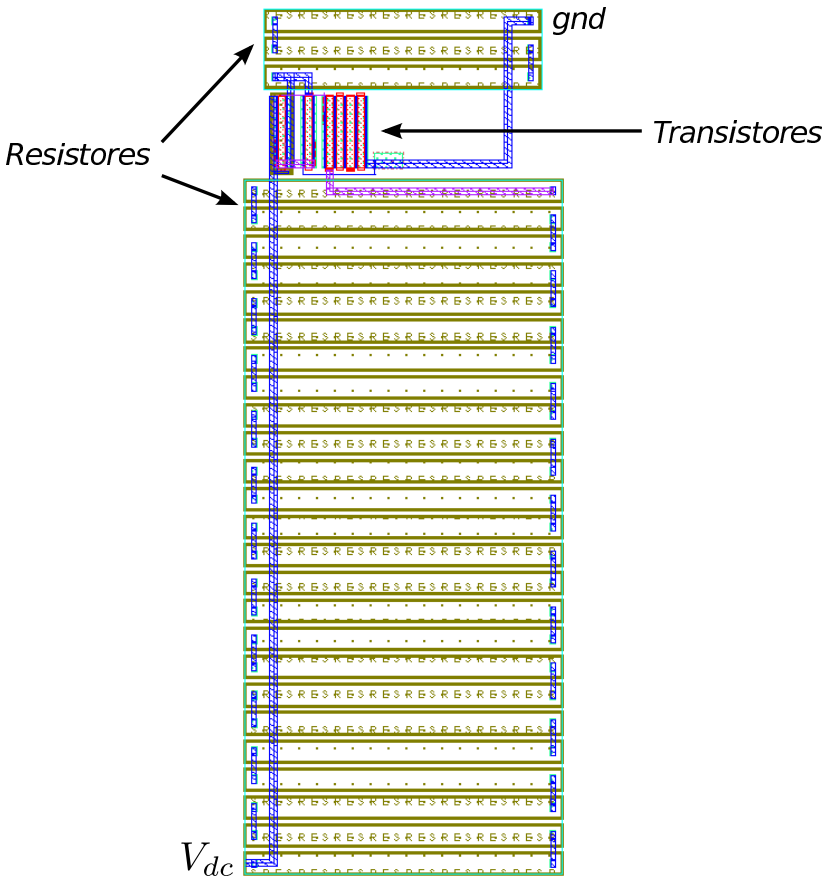


Figura 50: *Layout* do limitador de tensão (Área = $45\ \mu\text{m} \times 121\ \mu\text{m}$)

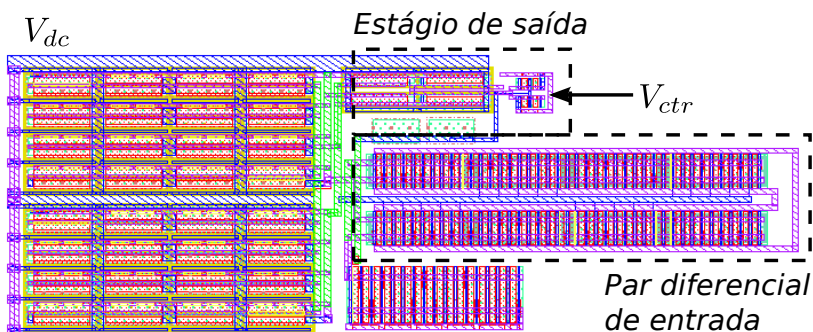


Figura 51: Layout do seletor de modo de operação (Área = $25 \mu\text{m} \times 70 \mu\text{m}$)

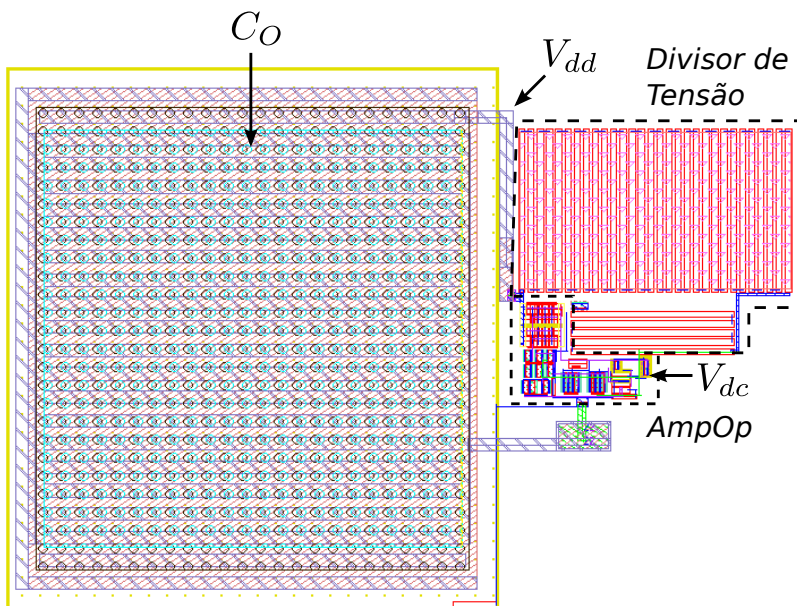


Figura 52: Layout do regulador de tensão (Área = $300 \mu\text{m} \times 137 \mu\text{m}$)

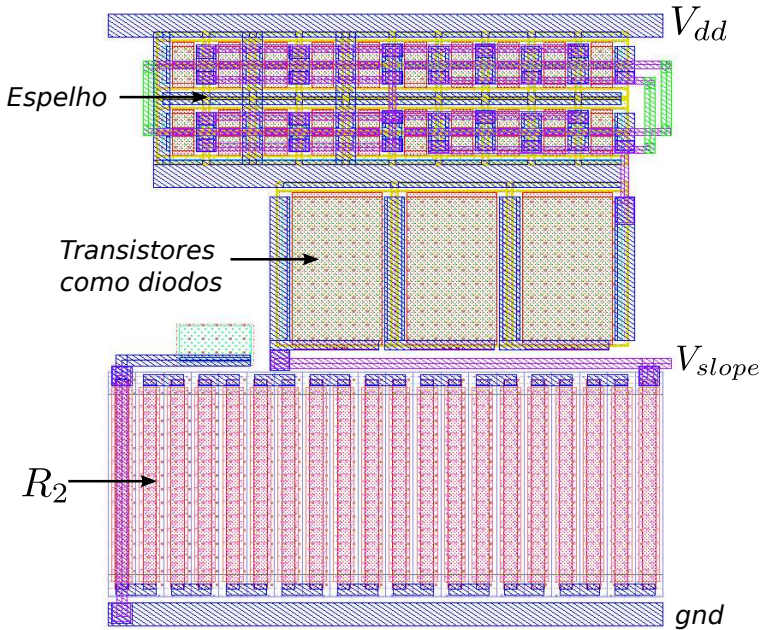


Figura 53: Layout do gerador de tensão crescente com V_{dd} (Área = $31\ \mu\text{m} \times 34\ \mu\text{m}$)

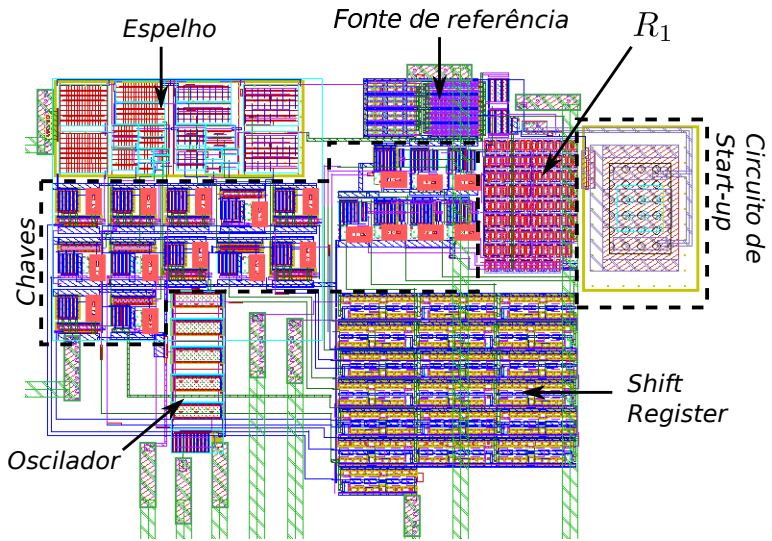


Figura 54: Layout da fonte de referência, oscilador e circuitos de calibração (Área = $171 \mu\text{m} \times 111 \mu\text{m}$)

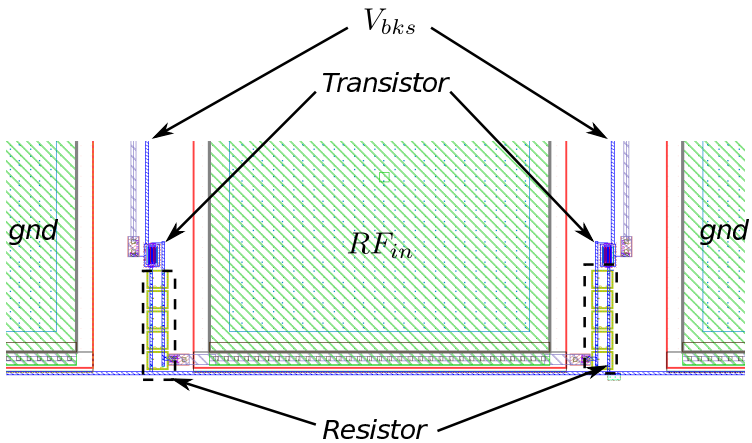


Figura 55: Layout do dispositivo de modulação de carga utilizado nos testes e de parte de seus pads

APÊNDICE B – *SCRIPT* OCEAN PARA OBTER O ERRO DE MEDIDA DE TEMPERATURA

```

;===== Inicialização =====
ocnSetXLMMode()
ocnxlProjectDir( "/sim/simulations" )
ocnxlTargetCellView( "testbenches" "sensor_calib" "adex1" )
ocnxlResultsLocation( "" )
ocnxlSimResultsLocation( "" )

;===== Configuração da Simulação =====
ocnxlBeginTest("teste-dc")
simulator( 'spectre' )
design( "testbenches" "sensor_calib" "schematic" )
path( "/usr/EDATools/dk/ibm/cmrf8sf/reldM/Spectre/models" )
modelFile(
    '/usr/EDATools/dk/ibm/cmrf8sf/reldM/Spectre/models/allModels.scs' "tt"
    '/usr/EDATools/dk/ibm/cmrf8sf/reldM/Spectre/models/design.scs' ""
)
analysis('dc ?saveOppoint t ?param "temp" ?start "35"
    ?stop "42" ?step "1" )
desVar( "vci" 0 )
desVar( "vcr" 0 )
desVar( "vdd" 1 )
envOption(
    'analysisOrder list("dc")
)
option( 'temp "38.5"
)
saveOption( ?simOutputFormat "psfX1" )
save( 'i "/RO/PLUS" )
temp( 38.5 )
ocnxlOutputTerminal( "/RO/PLUS" ?save t )
ocnxlOutputExpr( "IS(\\"/RO/PLUS\\"" ?name "ibias" ?plot t )
ocnxlOutputExpr( "((value(IS(\\"/RO/PLUS\\"" 39))_value(IS(\\"/RO/PLUS\\"" 38.5))_
    value(IS(\\"/RO/PLUS\\"" 38.5))_0.5) ?name "tcibias" ?plot t )
ocnxlEndTest( ; "teste-dc"

ocnxlJobSetup( '(
    "blockemail" "1"
    "configuretimeout" "300"
    "distributionmethod" "Local"
    "lingertimeout" "300"
    "maxjobs" "2"
    "name" "ADEXL_Default"
    "preemptivestart" "1"
    "reconfigureimmediately" "1"
    "runtimeout" "-1"
    "showerrorwhenretrying" "1"
    "showoutputlogerror" "0"
    "startmaxjobsimmed" "1"
    "starttimeout" "300"
) )

;===== Configuração das Variáveis =====

ocnxlSweepVar("vdd" "1")
ocnxlSweepVar("vci" "0")
ocnxlSweepVar("vcr" "0")

;===== CALIBRAÇÃO =====
;=====
runcount = 1

;Inicio do loop principal
while( runcount<=100

```

96Apêndice B – Script OCEAN para obter o erro de medida de temperatura

```
;Inicia arquivo de saída com os erros
sprintf(numberout "%d" runcount)
filename = strcat("./errlogs/error", numberout, ".log")
out = outfile(filename "w")

;Configura simulação Monte Carlo
sprintf(number "%d" runcount)
ocnx1MonteCarloOptions( ?mcMethod "all" ?mcNumPoints "1" ?mcNumBins "" ?samplingMode "random"
?mcStopEarly "0" ?mcYieldTarget "99.73" ?mcYieldAlphaLimit "0.05" ?saveAllPlots "1"
?useReference "0" ?donominal "1" ?monteCarloSeed "" ?mcStartingRunNumber number
?saveProcess "1" ?saveMismatch "0" ?ignoreFlag "0" ?dutSummary "w" )

;Inicia arquivo de mensagens
filename = strcat("./errlogs/messages", number, ".log")
outmsgs = outfile(filename "w")
fprintf(out "%d\_" runcount)

;Definição e inicialização das variáveis
tcnom = -0.0122 ;TC nominal
ibnom = 612e-9 ;Corrente nominal
tc = 0.0
ib = 0.0
vcr = 0.5 ;Controla a calibração do resistor
vci = 0.5 ;Controla a calibração do espelho de corrente
;vci e vcr são entradas de conversores 1D ideais que geram os bits de calibração
global_key = 1
old_vcr = 0.0
old_vci = 0.0
diftc = 3.4e-4 ;1e-4
difib = 0.75e-9
count = 0

;Loop de calibração
while( (abs(tc-tcnom) > diftc) || (abs(ib-ibnom) > difib) && (global_key == 1)

;Configuração inicial para calibração do TC
if( vcr>=0.5 delta = 1-vcr )
if( vcr<0.5 delta = vcr )
key=1
first=1

;Calibração do TC
while( abs(tc-tcnom) > diftc) && (key==1)
fprintf(outmsgs "CALIBRACAO_D0_TC\n\n")

sprintf(vcrstr "%f" vcr)
ocnx1SweepVar("vcr" vcrstr)

;Executa a simulação DC
ocnx1Run( ?mode 'monteCarlo' ?nominalCornerEnabled t ?allCornersEnabled t ?allSweepsEnabled
t)

tc = calcVal("tcbias" "teste-dc")
tc = value(tc 1)
ib = calcVal("ibias" "teste-dc")
ib0 = value(value(ib 38.5) 1)
ib1 = value(value(ib 39) 1)

if( delta==0.5 then
;Grava o TC inicial
fprintf(out "%f\_" tc)
)

;Variação de VCR
delta = 0.5*delta
fprintf(outmsgs "current_vcr=%f\_" vcr)

if( abs(tc-tcnom) > diftc) && (tc > tcnom)
vcr = vcr - delta
)
if( abs(tc-tcnom) > diftc) && (tc < tcnom)
vcr = vcr + delta
)

;Se não conseguiu calibrar com precisão suficiente, sai do loop
if( delta < 1.0/127.0)
```



```

    key=0
)

; Mensagens de Debug
fprintf(outmsgs "ib38.5=%f\_\n" ib0*1e9)
fprintf(outmsgs "ib39=%f\_\n" ib1*1e9)
fprintf(outmsgs "TC=%f\_\n" tc)
fprintf(outmsgs "tc=%f\_\n" tc)
fprintf(outmsgs "proximo_vcr=%f\_\n" vcr)
fprintf(outmsgs "delta=%f\_\n" delta)

first = 0
ib = calcVal("ibias" "teste-dc")
ib = value(value(ib 38.5) 1)
)

; Configuração inicial para calibração do Ibias
if( vci >= 0.5 delta = 1 - vci )
if( vci < 0.5 delta = vci )
key=1
first=1

; Loop de calibração do Ibias
while( (abs(ib-ibnom) > difib) && (key==1)
fprintf(outmsgs "CALIBRACAO_D0_D0_IB\_\n\_\n")

sprintf(vcistr "%f" vci)
ocnxlSweepVar("vci" vcistr)

if( (first==0) || (vci==0.5) then
; Evita executar a simulação durante a primeira iteração, pois já foi executada
ocnxlRun( ?mode 'monteCarlo ?nominalCornerEnabled t ?allCornersEnabled t
?allSweepsEnabled t )
ib = calcVal("ibias" "teste-dc")
ib = value(value(ib 38.5) 1)
)

delta = 0.5*delta
fprintf(outmsgs "current_vci=%f\_\n" vci)

if( (abs(ib-ibnom) > difib) && (ib > ibnom)
vci = vci + delta
)
if( (abs(ib-ibnom) > difib) && (ib < ibnom)
vci = vci - delta
)

; Se não conseguiu calibrar com precisão suficiente, sai do loop
if( delta < 1.0/4097.0 )
key=0
)

; Debugging
fprintf(outmsgs "ib=%f\_\n" ib*1e9)
fprintf(outmsgs "next_vci=%f\_\n" vci)
fprintf(outmsgs "delta=%f\_\n" delta)

first=0
)

; Recalcula o valor de TC
tc = calcVal("tcibias" "teste-dc")
tc = value(tc 1)
fprintf(outmsgs "tc=%f\_\n" tc)

; Check if we hit a dead-end (5 iterations is considered dead-end:)
if( (count >= 4) global_key=0 )
count = count + 1
)

; Calcula o erro
ib = calcVal("ibias" "teste-dc")
ibc = ibnom
m = tcnom*ibnom
for( i 35 42
ib_sim = value(value(ib i) 1)
ib_nom = ibc + m*(i-38.5)
)

```

98Apêndice B – Script OCEAN para obter o erro de medida de temperatura

```
    err = (ib_sim - ib_nom)/m
    fprintf(outmsgs "ib_nom=%f \n"; \ib_sim=%f \n"; \err=%f \n" ib_nom*1e9 ib_sim*1e9 err)
    fprintf(out "%f \n" err ib_sim*1e9)
)
fprintf(out "\n")

close(outmsgs)
close(out)

runcount = runcount + 1
)

ocnxlEndXLMode()
```

REFERÊNCIAS

- [1] Society for Neuroscience. *Brain facts: a primer on the brain and nervous system*. [S.l.]: Society for Neuroscience, 2012.
- [2] MEDTRONIC. *Pacemakers | Pacemakers for Bradyarrhythmia Management*. Disponível em: <<http://www.medtronic.com/for-healthcare-professionals/products-therapies/cardiac-rhythm-/pacemakers/index.htm>>. Acesso em: 25 fev. 2013.
- [3] BIONICS, A. *Products | Advanced Bionics*. Disponível em: <<http://www.advancedbionics.com/com/en/products.html>>. Acesso em: 25 fev. 2013.
- [4] YEAGER, D. et al. A fully-integrated 10.5 μW miniaturized (0.125 mm^2) wireless neural sensor. In: *2012 Symposium on VLSI Circuits (VLSIC)*. [S.l.]: IEEE, 2012. p. 72–73. ISBN 978-1-4673-0849-6.
- [5] O'DRISCOLL, S.; SHENOY, K. V.; MENG, T. H. Adaptive Resolution ADC Array for an Implantable Neural Sensor. *IEEE Transactions on Biomedical Circuits and Systems*, v. 5, n. 2, p. 120–130, abr. 2011. ISSN 1932-4545.
- [6] TABBAKH, S. K. et al. Environmental taxonomy of power scavenging techniques for autonomous self powered wireless sensors. In: *Circuits and Systems (APCCAS), 2010 IEEE Asia Pacific Conference on*. [S.l.: s.n.], 2010. p. 1031–1034.
- [7] VULLERS, R. et al. Energy harvesting for autonomous wireless sensor networks. *Solid-State Circuits Magazine, IEEE*, v. 2, n. 2, p. 29–38, spring 2010. ISSN 1943-0582.
- [8] IEEE Standard for Safety Levels with Respect to Human Exposure to Radio Frequency Electromagnetic Fields, 3 kHz to 300 GHz. *IEEE Standard for Safety Levels with Respect to Human Exposure to Radio Frequency Electromagnetic Fields, 3 kHz to 300 GHz*, p. –.
- [9] KIM, S. et al. Wireless power transfer to a cardiac implant. *Applied Physics Letters*, v. 101, n. 7, p. 073701–073701–4, 2012. ISSN 00036951.

- [10] LIAO, Y.-T. et al. A 3 μ W CMOS Glucose Sensor for Wireless Contact-Lens Tear Glucose Monitoring. *IEEE Journal of Solid-State Circuits*, v. 47, n. 1, p. 335–344, jan. 2012. ISSN 0018-9200.
- [11] CHEN, W.-M. et al. A Fully Integrated 8-Channel Closed-Loop Neural-Prosthetic SoC for Real-Time Epileptic Seizure Control. In: *ISSCC*. [S.l.: s.n.], 2013.
- [12] KOCER, F.; FLYNN, M. An rf-powered, wireless cmos temperature sensor. *Sensors Journal, IEEE*, v. 6, n. 3, p. 557–564, june 2006. ISSN 1530-437X.
- [13] YEAGER, D. et al. A 9 μ A, Addressable Gen2 Sensor Tag for Biosignal Acquisition. *Solid-State Circuits, IEEE Journal of*, v. 45, n. 10, p. 2198–2209, oct. 2010. ISSN 0018-9200.
- [14] REINISCH, H. et al. A multifrequency passive sensing tag with on-chip temperature sensor and off-chip sensor interface using epc hf and uhf rfid technology. *Solid-State Circuits, IEEE Journal of*, v. 46, n. 12, p. 3075–3088, dec. 2011. ISSN 0018-9200.
- [15] VAZ, A. et al. Full passive uhf tag with a temperature sensor suitable for human body temperature monitoring. *Circuits and Systems II: Express Briefs, IEEE Transactions on*, v. 57, n. 2, p. 95–99, feb. 2010. ISSN 1549-7747.
- [16] QIAN, J. et al. A passive UHF tag for RFID-based train axle temperature measurement system. In: *Custom Integrated Circuits Conference (CICC), 2011 IEEE*. [S.l.: s.n.], 2011. p. 1–4. ISSN 0886-5930.
- [17] MAYORDOMO, I. et al. Design and implementation of a long-range rfid reader for passive transponders. *Microwave Theory and Techniques, IEEE Transactions on*, v. 57, n. 5, p. 1283–1290, 2009. ISSN 0018-9480.
- [18] STOCKMAN, H. Communication by means of reflected power. *Proceedings of the IRE, IEEE*, v. 36, n. 10, p. 1196–1204, 1948.
- [19] FINKENZELLER, K. *RFID handbook: fundamentals and applications in contactless smart cards, radio frequency identification and near-field communication*. [S.l.]: Wiley, 2010.

- [20] KUROKAWA, K. Power waves and the scattering matrix. *Microwave Theory and Techniques, IEEE Transactions on*, IEEE, v. 13, n. 2, p. 194–202, 1965.
- [21] ROGERS, J. W.; PLETT, C. *Radio frequency integrated circuit design*. [S.l.]: Artech House, 2010.
- [22] LEE, T. H. *The design of CMOS radio-frequency integrated circuits*. [S.l.]: Cambridge university press, 2003.
- [23] POZAR, D. M. *Microwave engineering*. [S.l.]: Wiley. com, 2009.
- [24] HASHEMI, S.; SAWAN, M.; SAVARIA, Y. A novel low-drop cmos active rectifier for rf-powered devices: Experimental results. *Microelectronics Journal*, Elsevier, v. 40, n. 11, p. 1547–1554, 2009.
- [25] LEE, H.-M.; GHOVANLOO, M. An integrated power-efficient active rectifier with offset-controlled high speed comparators for inductively powered applications. *Circuits and Systems I: Regular Papers, IEEE Transactions on*, IEEE, v. 58, n. 8, p. 1749–1760, 2011.
- [26] LE, T. T. *Efficient power conversion interface circuits for energy harvesting applications*. [S.l.]: ProQuest, 2008.
- [27] LE, T.; MAYARAM, K.; FIEZ, T. Efficient far-field radio frequency energy harvesting for passively powered sensor networks. *Solid-State Circuits, IEEE Journal of*, IEEE, v. 43, n. 5, p. 1287–1302, 2008.
- [28] PAPOTTO, G.; CARRARA, F.; PALMISANO, G. A 90-nm cmos threshold-compensated rf energy harvester. *Solid-State Circuits, IEEE Journal of*, IEEE, v. 46, n. 9, p. 1985–1997, 2011.
- [29] CARDOSO, A. J. et al. Analysis of the rectifier circuit valid down to its low-voltage limit. *Circuits and Systems I: Regular Papers, IEEE Transactions on*, IEEE, v. 59, n. 1, p. 106–112, 2012.
- [30] NAKAMOTO, H. et al. A passive uhf rfid tag lsi with 36.6rectifier and current-mode demodulator in 0.35/spl mu/m feram technology. In: *Solid-State Circuits Conference, 2006. ISSCC 2006. Digest of Technical Papers. IEEE International*. [S.l.: s.n.], 2006. p. 1201–1210. ISSN 0193-6530.

- [31] IBM Foundry and Manufacturing Services Education. *Design Kit and Technology Training CMOS8RF (CMRF8SF)*. [S.l.]: IBM Microelectronics, 2010.
- [32] RAZAVI, B. *Design Of Analog Cmos Integrated Circuits*. [S.l.]: Tata McGraw-Hill Education, 2002.
- [33] RINCON-MORA, G. A. *Voltage references: from diodes to precision high-order bandgap circuits*. [S.l.]: Wiley-IEEE press, 2002.
- [34] AITA, A. L. et al. A CMOS smart temperature sensor with a batch-calibrated inaccuracy of ± 0.25 c (3σ) from -70 c to 130 c. In: IEEE. *Solid-State Circuits Conference-Digest of Technical Papers, 2009. ISSCC 2009. IEEE International*. [S.l.], 2009. p. 342–343.
- [35] MOSIS. *IBM 8RF-DM CMOS Process*. Disponível em: <<https://www.mosis.com/vendors/view/ibm/8rf-dm>>. Acesso em: 25 fev. 2013.
- [36] FRIIS, H. T. A note on a simple transmission formula. *proc. IRE*, v. 34, n. 5, p. 254–256, 1946.
- [37] CURTY, J.-P. et al. A model for μ -power rectifier analysis and design. *Circuits and Systems I: Regular Papers, IEEE Transactions on*, IEEE, v. 52, n. 12, p. 2771–2779, 2005.
- [38] GREINACHER, H. The ionometer and its application to the measurement of radium and röntgen rays. *Physikal. Zeitsch*, v. 15, p. 410–415, 1914.
- [39] GREINACHER, H. Über eine methode, wechselstrom mittels elektrischer ventile und kondensatoren in hochgespannten gleichstrom umzuwandeln. *Zeitschrift für Physik*, Springer, v. 4, n. 2, p. 195–205, 1921.
- [40] COCKCROFT, J.; WALTON, E. Experiments with high velocity positive ions. *Proceedings of the Royal Society of London. Series A*, The Royal Society, v. 129, n. 811, p. 477–489, 1930.
- [41] BARNETT, R.; LIU, J.; LAZAR, S. A rf to dc voltage conversion model for multi-stage rectifiers in uhf rfid transponders. *Solid-State Circuits, IEEE Journal of*, v. 44, n. 2, p. 354–370, 2009. ISSN 0018-9200.

- [42] DICKSON, J. On-chip high-voltage generation in mnos integrated circuits using an improved voltage multiplier technique. *Solid-State Circuits, IEEE Journal of*, v. 11, n. 3, p. 374–378, 1976. ISSN 0018-9200.
- [43] CARDOSO, A. J. *Modelagem e Projeto de Conversores AC/DC de Ultraabaixa Tensão de Operação*. Tese (Doutorado) — UFSC, 2012.
- [44] WILAS, J.; JIRASEREEAMORNKUL, K.; KUMHOM, P. Power harvester design for semi-passive uhf rfid tag using a tunable impedance transformation. In: *Communications and Information Technology, 2009. ISIT 2009. 9th International Symposium on*. [S.l.: s.n.], 2009. p. 1441–1445.
- [45] KAISER, U.; STEINHAGEN, W. A low-power transponder ic for high-performance identification systems. *Solid-State Circuits, IEEE Journal of, IEEE*, v. 30, n. 3, p. 306–310, 1995.
- [46] ALLEN, P. E.; HOLBERG, D. R. *CMOS analog circuit design*. [S.l.]: Holt, Rinehart and Winston New York, 1987.
- [47] ROOVER, C. D.; STEYAERT, M. Energy supply and ulp detection circuits for an rfid localization system in 130 nm cmos. *Solid-State Circuits, IEEE Journal of, IEEE*, v. 45, n. 7, p. 1273–1285, 2010.
- [48] SCHNEIDER, M. C.; GALUP-MONTORO, C. *CMOS analog design using all-region MOSFET modeling*. [S.l.]: Cambridge University Press, 2010.
- [49] ENZ, C. C.; VITTOZ, E. A. *Charge-based MOS transistor modeling: the EKV model for low-power and RF IC design*. [S.l.]: John Wiley & Sons, 2006.
- [50] RINCON-MORA, G. A.; ALLEN, P. E. A low-voltage, low quiescent current, low drop-out regulator. *Solid-State Circuits, IEEE Journal of, IEEE*, v. 33, n. 1, p. 36–44, 1998.
- [51] GRAY, P. R. et al. *Analysis and design of analog integrated circuits*. [S.l.]: John Wiley & Sons, 2008.
- [52] PIOVANI, D. E. S.; SCHNEIDER, M. C. Design of a temperature-compensated voltage reference based on the mosfet threshold voltage. In: *ACM. Proceedings of the 24th symposium on Integrated circuits and systems design*. [S.l.], 2011. p. 39–44.