

①⑨ RÉPUBLIQUE FRANÇAISE  
—  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
—  
PARIS  
—

①① N° de publication :

**2 842 369**

(à n'utiliser que pour les  
commandes de reproduction)

②① N° d'enregistrement national :

**02 08605**

⑤① Int Cl<sup>7</sup> : H 03 L 7/085, H 03 L 7/091

①②

## BREVET D'INVENTION

**B1**

⑤④ SYNTHETISEUR DE SIGNAUX HYPERFREQUENCES.

②② Date de dépôt : 09.07.02.

③③ Priorité :

④③ Date de mise à la disposition du public  
de la demande : 16.01.04 Bulletin 04/03.

④⑤ Date de la mise à disposition du public du  
brevet d'invention : 08.07.05 Bulletin 05/27.

⑤⑥ Liste des documents cités dans le rapport de  
recherche :

*Se reporter à la fin du présent fascicule*

⑥① Références à d'autres documents nationaux  
apparentés :

⑦① Demandeur(s) : *GRUPE DES ECOLES DES  
TELECOMMUNICATIONS Etablissement public à  
caractère administratif — FR.*

⑦② Inventeur(s) : RANGEL DE SOUSA FERNANDO et  
HUYART BERNARD.

⑦③ Titulaire(s) :

⑦④ Mandataire(s) : CABINET HIRSCH.

**FR 2 842 369 - B1**



## SYNTHETISEUR DE SIGNAUX HYPERFREQUENCES

La présente invention concerne un dispositif hybride pour la synthèse cohérente indirecte de signaux hyperfréquences à partir d'une source stable de fréquence . Un tel dispositif est réalisé à partir d'une boucle à verrouillage de phase comprenant un oscillateur de référence, un discriminateur de phase, un filtre correcteur et un oscillateur contrôlé par tension. L'invention est autrement caractérisée par l'utilisation d'un dispositif de mesure vectorielle comme discriminateur de phase du type jonction interférométrique avec détecteurs de puissance, circuits échantillonneurs-bloqueurs, convertisseurs analogique-numérique, circuit de traitement numérique et convertisseur numérique-analogique.

Des dispositifs pour la synthèse de fréquence de type cohérente indirecte sont décrits dans les références bibliographiques suivantes:

- (1) Une thèse de doctorat de M. Pascal Lefevre, intitulé « Conception et réalisation d'une source stable programmable en intégration monolithique en bande K », (Université des sciences et technologies de Lille, France, 2000)
- (2) Un article de M. Zoltán Szabo et M. Géza Molumbán, intitulé « How to avoid False Lock in SPLL Frequency Synthesizers », (Actes de la conférence IMTC2001, mai 2001)
- (3) Un livre de M. W. Egan, intitulé « Frequency Synthesis by phase lock, pp. : 21-25, 98-102, 108-115, 206-236 »
- (4) Un brevet US-A-6 028 460 de M. Robert L. McCollum et M. James W. Taylor, intitulé « Hybrid analog-digital phase lock loop multi-frequency synthesizer»

Des dispositifs pour la mesure vectorielle sont décrits dans les références bibliographiques suivantes :

- (5) Un article de M. Glenn F. Engen, intitulé « The six-port Reflectometer: An Alternative Network Analyzer », (IEEE Transactions on Microwave Theory and Techniques);
- (6) Un article de M. C.A. Hoer, intitulé « The six-port coupler: A new approach to measuring voltage, current, power, impedance and phase », (IEEE Transactions on Measurement and Instrumentation)
- (7) Un brevet FR-A-2 707 398 de M. Bernard Huyart et M. Frank Weidmann, intitulé « Dispositif de mesure vectorielle de signaux hyperfréquences de même pulsation, de type jonction a six accès »;
- (8) Un article de M. C. Potter et A. Bullock, intitulé « Nonlinearity Correction of Microwave Diode Detectors Using a Repeatable Attenuation Step », (Microwave Journal, Mai 1993)

Dans la référence (1), un dispositif synthétiseur de fréquence cohérent indirecte utilisant un discriminateur de phase par échantillonnage (SPLL, de l'anglais sampled phase-lock loop) est présenté. Ce circuit a été conçu pour générer des signaux de fréquences entre 24 et 28 GHz par pas de 100 MHz. Pour éviter un mauvais accrochage de la boucle en fréquence et atteindre les valeurs requises de bruit de phase, il a été ajouté une boucle de verrouillage de fréquence.

Dans la référence (2) le phénomène de mauvais verrouillage en fréquence des SPLLs est étudié et modélisé phénoménologiquement. Les causes de mauvais verrouillage en fréquence sont attribuées aux conditions initiales et à une large constante de temps du filtre correcteur qui rend lent l'accrochage de fréquence de la boucle. Une solution pour éviter le mauvais verrouillage en fréquence est présentée en changeant les paramètres du filtre correcteur lorsque le système n'est pas verrouillé.

Dans la référence (3) les boucles à verrouillage de phase sont amplement expliquées. Des analyses précises sont réalisées en considérant les aspects linéaires et non-linéaires.

Le brevet décrit en (4) présente un dispositif synthétiseur hybride composé par deux boucles de verrouillage de phase, l'un étant numérique et l'autre analogique, et un circuit moniteur de l'accrochage en fréquence. La boucle numérique est mise en place quand le système est déverrouillé. Cela permet d'obtenir une bonne précision de réglage multi-fréquentiel dans une large bande de fréquence. Lorsque l'acquisition de la fréquence est achevée, le circuit moniteur commute la boucle numérique avec la boucle analogique qui assure un niveau faible de bruit de phase du signal synthétisé.

Dans d'autres applications, les articles (5), (6) et (7) décrivent des dispositifs interférométriques pour la mesure vectorielle des signaux hyperfréquences. L'article (5) décrit la technique « six-ports », avec laquelle le rapport complexe entre deux signaux hyperfréquences est déterminé. L'article (6) propose l'application d'un dispositif du type « six-ports » pour la mesure de la phase entre deux. La référence (7) présente a réalisation d'une jonction interférométrique en technologie intégré, ce qui démontre la faisabilité de la technique « six-ports » en systèmes de communication grand public où le haut niveau d'intégration est prépondérant.

L'article (8) présente la technique employée pour rendre linéaire la relation entre la tension de sortie des détecteurs mesurée et la puissance des signaux détectés.

Il existe donc un besoin d'un dispositif synthétiseur de signaux hyperfréquences, comprenant une boucle à verrouillage de phase, qui permette de fournir de façon fiable un signal à une fréquence de référence.

L'invention propose en conséquence un dispositif synthétiseur de signaux hyperfréquences comprenant une boucle de verrouillage de phase avec

- un accès d'entrée pour l'application d'un signal de référence;
  - un détecteur de phase;
  - 5 - un filtre correcteur filtrant le signal fourni par le détecteur de phase;
  - un oscillateur contrôlé en tension commandé par le signal filtré;
- dans lequel le détecteur de phase comprend
- un circuit interférométrique qui reçoit le signal de référence et le signal de l'oscillateur contrôlé en tension et
  - 10 - un circuit de calcul de la différence de phase à partir des puissances aux ports de sortie du circuit interférométrique.

Dans un mode de réalisation, le circuit interférométrique comprend 2, 3 ou 4 ports de sortie.

- Dans un autre mode de réalisation, le circuit de calcul de la différence de phase
- 15 comprend
- au moins un détecteur de puissance,
  - au moins un échantillonneur-bloqueur recevant le signal fourni par le détecteur de puissance,
  - au moins un convertisseur analogique-numérique et
  - 20 - un circuit numérique de calcul de la différence de phase.

Dans ces différents modes de réalisation, le filtre correcteur peut être un filtre numérique.

- On peut encore prévoir un circuit de traitement numérique réalisant le calcul de la différence de phase et le filtrage numérique de la différence de phase. Dans ce cas,
- 25 le circuit de traitement numérique est par exemple choisi parmi : un microprocesseur, un processeur numérique de signaux, des circuits numériques en logique discrète, des circuits numériques en logique intégrée, des circuits numériques en logique reconfigurable.

- On peut encore prévoir un circuit moniteur d'accrochage en fréquence. Il est
- 30 alors avantageux que le filtre correcteur soit reconfigurable selon le signal de sortie du circuit moniteur d'accrochage en fréquence.

- L'invention proposée permet aussi, au moins dans certains modes de mise en œuvre, la réalisation hybride de ces composants, ce qui permet avec le même circuit de réaliser le pré-accordage de fréquence, de changer les paramètres du filtre
- 35 correcteur pour éviter le mauvais accrochage de la boucle en fréquence et aussi d'utiliser les processeurs numériques de signaux pour réaliser les fonctions numériques.

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description qui suit de modes de réalisation de l'invention, donnés à titre d'exemple et en référence aux dessins annexés. Sur les dessins :

- la Figure 1 illustre le schéma synoptique du dispositif synthétiseur de fréquence de l'invention;
- la Figure 2 illustre un exemple de réalisation du dispositif synthétiseur de fréquence de l'invention;
- la Figure 3 illustre le spectre mesuré en sortie du dispositif de l'invention;
- la Figure 4 est un graphe du bruit de phase en sortie du dispositif de l'invention.

Dans le mode de réalisation préféré décrit ci-dessous à titre d'exemple, le dispositif est hybride et utilise des convertisseurs analogique-numérique, un circuit de traitement numérique et un convertisseur numérique-analogique. Ce système présente des caractéristiques similaires au système appelé dans la bibliographie comme échantillonné (SPLL, de l'anglais *sampled phase locked loop*) telles que le rapport entre la plage de capture en fréquence et la fréquence d'échantillonnage. Par rapport aux SPLLs connues, la réalisation hybride permet d'ajouter des circuits de pré-accord de fréquence, de changer les paramètres du filtre correcteur pour éviter le mauvais accrochage de la boucle en fréquence et aussi d'utiliser les processeurs numériques de signaux pour réaliser des fonctions numériques.

La figure 1 illustre un schéma synoptique du dispositif synthétiseur de fréquence de l'invention. Les accès d'entrée et de sortie du dispositif sont référencés 1 et 2 sur la figure. Une source de tension de référence 14 fournissant un signal de référence périodique est appliquée à l'accès d'entrée 1. Cette source est une source hyperfréquence. Le signal de référence est appliqué à une entrée d'une jonction interférométrique 15, qui présente deux accès d'entrée référencés 3 et 4 et trois accès de sortie référencés 5, 6 et 7 sur la figure. La structure et la fonction de cette jonction interférométrique sont détaillés plus bas. Chaque accès de sortie 5, 6 ou 7 de la jonction 15 est relié à une chaîne formée d'un détecteur de puissance 16, 17 ou 18, d'un circuit échantillonneur-bloqueur 19, 20 ou 21 et d'un convertisseur analogique numérique 22, 23 ou 24.

Les signaux convertis par les convertisseurs analogiques numériques 22, 23 ou 24 sont appliqués à un circuit de traitement numérique 13. Celui-ci comprend un circuit de calcul de l'erreur de phase 26 et un filtre numérique 27. En sortie du circuit de traitement numérique, le signal numérique filtré est appliqué à un convertisseur analogique numérique 28.

Sur la figure 1, l'ensemble de la jonction 15, des chaînes de traitement, du circuit de traitement numérique 13 et du convertisseur analogique numérique est

référéncé 11. Cette référence est représentative du détecteur de phase et fréquence, qui dans ce mode de réalisation hybride assure aussi le filtrage du signal.

Le signal analogique filtré fourni par le convertisseur numérique analogique 28 est appliqué à l'entrée de commande d'un oscillateur commandé en tension. Le signal de sortie de l'oscillateur commandé en tension constitue le signal de sortie du dispositif 10 et est donc appliqué au accès de sortie 2 du dispositif 10. Le signal de sortie de l'oscillateur est aussi appliqué au accès d'entrée 4 de la jonction interférométrique 15, de sorte à fermer la boucle à verrouillage de phase.

Le fonctionnement du dispositif 10 de la figure est le suivant.

La jonction interférométrique 15 réalise la somme vectorielle des signaux incidents en ses deux entrées 3 et 4 – le signal de référence fourni par la source 14 et le signal de sortie de l'oscillateur commandé en tension. Les ondes incidentes et réfléchies aux accès se relient par les paramètres de dispersion de la jonction,  $S_{ij}$ , comme l'équation suivante:

$$b_i = \sum_{j=3}^7 S_{ij} a_j \quad \text{pour } i \text{ variant de } 3 \text{ à } 7$$

où  $a_i$  et  $b_i$  sont les ondes de puissance incidentes et réfléchies aux accès de la jonction. Ses paramètres sont déterminés par un procédé d'étalonnage bien connu dans la littérature des réflectomètres. Les coefficients de réflexion des détecteurs de puissance reliés aux accès de sortie de la jonction sont donnés par l'équation :

$$\Gamma_n = \frac{a_n}{b_n} \quad \text{pour } n \text{ variant de } 5 \text{ à } 7$$

Ces dernières 8 équations avec 10 variables ( $a_{3..7}, b_{3..7}$ ) permettent la résolution d'un système linéaire sous-déterminé où 8 variables sont écrites en fonction des deux autres. Notamment :

$$b_i = A_i a_1 + B_i a_2 \quad \text{pour } i \text{ variant de } 5 \text{ à } 7$$

A partir des mesures des valeurs de puissance aux accès de sortie de la jonction interférométrique données par  $P_i = |b_i|^2 - |a_i|^2$  ( $i$  variant de 5 à 7) et des équations précédentes, les équations suivantes sont déterminées :

$$|\rho - q_i|^2 = K_i P_i \quad \text{pour } i \text{ variant de } 5 \text{ à } 7$$

Pour cette dernière équation,  $K_i$  et  $q_i$  sont des constantes de l'interféromètre et  $\rho$  représente le rapport complexe entre les ondes incidentes aux accès d'entrée de la jonction ( $a_3$  et  $a_4$ ). Il est remarquable de noter que les trois dernières expressions représentent trois cercles dont les rayons sont donnés par  $\sqrt{K_i P_i}$ , centrés en  $q_i$ . L'intersection de ces cercles donne le vecteur  $\rho$ .

Quelques manipulations des équations précédentes permettent exprimer  $\rho$  comme une combinaison linéaire des valeurs de puissance des ondes aux accès de sortie de la jonction comme suit :

$$\rho = aP_3 + bP_4 + cP_5 + d$$

5 où les constantes complexes  $a$ ,  $b$ ,  $c$  et  $d$  sont déterminées par calibrage.

La jonction peut être réalisée à partir de composants discrets passifs ou repartis en technologie micro-ruban, intégrée micro-onde ou hybride intégrée micro-onde. Les références bibliographiques [5-7] décrivent des applications des jonctions interférométriques à la mesure vectorielle de signaux hyperfréquences et sa  
10 réalisation possible en technologie intégrée

Dans l'exemple de la figure, la jonction présente deux accès d'entrée et trois accès de sortie. Au moins deux accès d'entrée sont nécessaires pour recevoir le signal de référence et le signal de sortie de l'oscillateur commandé en tension – et ainsi fermer la boucle à verrouillage de phase. La méthode de calcul du rapport complexe  
15 entre les signaux incidents implique de disposer d'au moins deux accès de sortie. On pourrait donc utiliser une jonction à quatre accès à la place d'une jonction à cinq accès. Ceci constitue une limitation à la détection de l'erreur de phase possible qui serait alors limitée à une plage de  $\pi$ .

Le fait d'utiliser comme à la figure 1 une jonction interférométrique à cinq  
20 accès permet de disposer, pour le calcul de la différence de phase, d'une équation supplémentaire. On peut alors accepter des variations de phase possible de l'oscillateur sur une plage de  $2\pi$ , ce qui atténue l'importance de caractéristiques non-linéaires du système telles que l'acquisition de fréquence.

On pourrait aussi augmenter encore le nombre de ports de la jonction  
25 interférométrique. Le fait d'utiliser un sixième port fournit encore une équation et permet de s'affranchir des variations éventuelles de l'amplitude du signal de référence fourni par la source 14 et appliqué au accès d'entrée 1 du dispositif.

En fonction des besoins, on pourrait aussi utiliser une jonction à cinq accès et s'affranchir des variations d'amplitude du signal d'entrée, au lieu d'utiliser, comme  
30 proposé ci-dessus, le cinquième accès pour lever l'ambiguïté sur la phase du signal de l'oscillateur commandé en tension.

On décrit maintenant les chaînes de traitement des signaux de sortie de la jonction. Comme expliqué plus haut, le rapport complexe entre les signaux appliqués aux ports d'entrée 3, 4 est calculé à partir de la puissance des signaux aux ports de  
35 sortie 5, 6, 7 de la jonction 15. Chaque chaîne présente donc un détecteur de puissance 16, 17 et 18, qui fournit en sortie un signal représentatif de la puissance instantanée sur le port de sortie correspondant de la jonction.

Les détecteurs de puissance sont réalisés à partir des composants actifs non-linéaires tels que les diodes ou transistors et des filtres passe-bas. Leur principe de fonctionnement s'appuie sur la loi quadratique entre la tension et le courant pour les niveaux faibles de puissance, ce qui garantit la linéarité entre tension mesurée et puissance. Un exemple est proposé en référence à la figure 2 – tout autre solution connue de l'homme du métier pouvant convenir.

Cette linéarité peut s'avérer insuffisante pour les jonctions interférométriques dans la mesure où les valeurs de puissance peuvent dépasser la limite qui assure la loi de variation quadratique. Dans ce cas on utilise une loi polynomial [8] qui associe une valeur de tension ( $v$ ) à une valeur de puissance ( $P$ ) correspondante :

$$P(v) = v e^{\sum_{n=1}^N b_n v^n}$$

où  $b_n$  sont les coefficients du polynôme. A fin de déterminer les valeurs de  $b_n$ , on utilise un atténuateur programmable relié entre l'accès de référence du réflectomètre et un générateur. A partir des valeurs de tension mesurées à la sortie du détecteur obtenues pour différents niveaux d'atténuation, un système linéaire d'équations donné par l'expression ci-dessous est résolu, permettant déterminer les coefficients  $b_n$  du polynôme correcteur.

$$\sum_{n=1}^N b_n (v_m^n - v_{m+1}^n) = \log(v_{m+1}) - \log(v_m) - \log L \quad \text{pour } m \text{ variant de } 1 \text{ à } N_p$$

où  $N$  est le degré du polynome correcteur,  $v_m$  sont des valeurs de tension mesurées à la sortie du détecteur,  $N_p+1$  est le nombre de valeurs de tension mesurés et  $L$  est le pas d'atténuation entre les mesures qui doit être forcément constant.

Les circuits échantillonneurs-bloqueurs 19, 20, 21 ont la fonction de maintenir les valeurs de tension pendant la période d'échantillonnage des convertisseurs analogiques numériques 22, 23, 24. Ils présentent une bande passante minimale égale à la différence de fréquence entre le signal de référence et le signal synthétisé. A l'inverse des circuits SPLL actuel, il n'est pas nécessaire que la fréquence d'échantillonnage des circuits 19, 20 et 21 soit égale à la fréquence du signal de référence – puisque l'échantillonnage permet simplement de disposer des puissances pour calculer la différence de phase.

Les convertisseurs analogique-numériques 22, 23 et 24 transforment les signaux de tension en donnés numériques. Ils sont choisis pour suivre la fréquence d'échantillonnage avec une résolution suffisamment haute pour permettre la détection précise de l'erreur de phase.

Le circuit de traitement numérique 13 a pour fonction, comme expliqué plus haut, de calculer l'erreur de phase et de filtrer le signal. Ces deux fonctions étant réalisées numériquement, il est avantageux d'utiliser un circuit unique. La première

fonction consiste à déterminer la valeur de l'erreur de phase entre les signaux de référence et de sortie de l'oscillateur contrôlé par tension à partir des valeurs à la sortie des convertisseurs analogique-numérique. Cela est fait en quelques étapes: D'abord les valeurs de puissance sont déterminées à partir des valeurs de tension; si  
5 l'on utilise une procédure de linéarisation, on peut aussi prendre en compte les constantes de linéarisation. Ensuite les parties réelle et imaginaire du vecteur qui représente le rapport complexe des signaux appliqués aux accès d'entrée 3, 4 sont déterminées à partir des valeurs de puissance et des constantes de calibrage de la jonction. Finalement l'argument du vecteur est calculé, ce qui donne la différence de  
10 phase entre les signaux d'entrée du réflectomètre 15. On pourrait donc considérer que le détecteur de phase comprend un circuit interférométrique, référencé 15 sur la figure et un circuit de calcul de la différence de phase à partir des puissances aux accès de sortie du circuit interférométrique; sur la figure, ce circuit de calcul comprendrait les chaînes 16-24 et le circuit 26.

15 Le circuit de traitement numérique 13 réalise aussi la fonction du filtre correcteur de la boucle, comme symbolisé par la référence 27 sur la figure. Le filtre est calculé suivant les procédés classiques connus pour les boucles à verrouillage de phase.

Le circuit 13 peut-être un microprocesseur, un processeur numérique de  
20 signaux, un circuit numérique particulier en logique discrète, un circuit numérique particulier en logique intégré ou un circuit numérique particulier en logique configurable. Quand ces circuits sont programmables par logiciel, qui est le cas des deux premiers, le système peut se reconfigurer facilement sans augmentation de la complexité. Néanmoins le mode d'exécution en série d'un logiciel implique des  
25 performances inférieures par rapport aux circuits numériques, car dans ces derniers, les calculs peuvent être effectués de façon parallèle.

Le convertisseur numérique-analogique 28 transforme en tension le mot binaire proportionnel à la différence de phase filtrée des signaux appliqués aux accès d'entrée du circuit interférométrique 15. Cette valeur de tension représente le signal de  
30 commande de l'oscillateur commandé en tension 25. Il est choisi pour que sa plage dynamique corresponde à la plage d'accrochage de l'oscillateur. Sa résolution doit être aussi compatible avec la résolution souhaitée de phase et fréquence.

Le dispositif de la figure 1 fonctionne, dans le principe, comme une boucle à verrouillage de phase classique et fournit donc en sortie de l'oscillateur un signal à  
35 une fréquence égale à celle du signal de référence. Par rapport aux solutions de l'état de la technique, l'utilisation d'un circuit interférométrique pour la détection de phase a l'avantage de fournir un signal linéairement proportionnel à l'erreur de phase dans une plage de  $2\pi$  et de reporter la complexité des circuits analogiques aux circuits

numériques. Dans le mode de réalisation de la figure 1, le dispositif présente en outre l'avantage d'être facilement reconfigurable.

A un dispositif tel que celui de l'invention, il peut être nécessaire d'ajouter une boucle de verrouillage de fréquence pour garantir l'accrochage en fréquence selon les signaux de référence. Ces signaux peuvent provenir d'une source commune ou de deux sources indépendantes.

Un circuit moniteur d'accrochage en fréquence peut être additionné au dispositif, fournissant ainsi, une valeur de mesure de l'accrochage de la boucle qui servira au choix des paramètres du filtre correcteur. Ce circuit peut être aussi utile pour un réglage approximatif de la fréquence (pré-syntonie) lorsqu'il n'est pas verrouillé en fréquence. Ce réglage approximatif de pré-sintonisation est faite en balayant le signal à l'entrée du VCO jusqu'à ce que la boucle se trouve dans sa plage de capture en fréquence.

Un dispositif comme celui proposé peut résoudre les problèmes de mauvais accrochage en fréquence, optimiser la bande passante des boucles et permettre de choisir le meilleur compromis entre bruit de phase et temps de capture en reconfigurant dynamiquement les paramètres du filtre correcteur.

Un tel dispositif peut être appliqué à la démodulation cohérente et à la synchronisation des circuits de communication sans fils.

Le schéma électrique de la Figure 2 représente une réalisation du dispositif de l'invention.

La jonction interférométrique J1 a été réalisée en technologie micro-ruban. Chacun des détecteurs de puissance 16, 17 et 18 est constitué d'une diode D1, D2 ou D3, en série avec un circuit RC parallèle, relié à la masse. On note R1, R2 et R3 et C1, C2 et C3 les diverses résistances et capacité.

Le module d'évaluation THS1206 fournie par Texas Instruments©, référencé sur la figure 2, est composé par des circuits échantillonneurs-bloqueurs, des convertisseurs analogique-numériques et des circuits amplificateurs. Ce module a été employé pour réaliser les fonctions des dispositifs 19, 20, 21, 22, 23 et 24 de la Figure 1.

Le module DSK TMS320C6711 fournie par Texas Instruments©, référencé sur la figure 2, est composé par un processeur numérique des signaux TMS320C6711 aussi fournie par Texas Instruments© et par des circuits d'interface avec les matériels périphériques tels que mémoire et convertisseurs A/N et N/A. Ce module réalise les fonctions des dispositifs 26 et 27 de la Figure 1.

Le circuit intégré TLV5619 fournie par Texas Instruments© est un circuit convertisseur numérique-analogique qui réalise la fonction du dispositif 28 du schéma synoptique de la Figure 1. Il est aussi référencé 28 sur la figure 2.

Le circuit PS-2000A fourni par Mini-circuits® est un oscillateur contrôlé en tension dont la plage d'accord est 1370-2050 MHz. Ce circuit réalise la fonction du dispositif 25 représenté sur la Figure 1. Il est aussi référencé 25 sur la figure 2.

5 Dans l'exemple de la figure 2, la fréquence d'échantillonnage choisie était égale à 700 kHz.

Le filtre correcteur a été dimensionné afin que la bande passante de la boucle de verrouillage de phase soit égale à 70 kHz.

Il a été utilisé une source de référence dont le bruit de phase mesuré à 50 Hz de la porteuse était égale à -33,7 dBc/Hz et à 100 kHz était égale à -117 dBc/Hz.

10 Nous avons mesuré le bruit de phase de la sortie de la boucle à 50 Hz et à 100 kHz de la porteuse et les résultats ont été respectivement -36,8 dBc/Hz et -103,1 dBc/Hz.

Le spectre mesuré à la sortie de la boucle est présenté dans la Figure 3. On constate que dans la bande de bande de la boucle, le bruit de phase du VCO suit celui  
15 de la référence.

La figure 4 est une représentation graphique du bruit de phase du même signal. On a porté à la figure 3 en abscisse la fréquence, autour de la fréquence centrale de 2 GHz, sur une plage de 100 KHz. On a porté en ordonnées la puissance en dBm.

20 La figure 4 montre le bruit de phase; sur l'axe des abscisses est portée la fréquence, entre 10 Hz et 1 MHz. Sur l'axe des ordonnées est indiqué le bruit de phase, en dBc/Hz. On remarque la performance à 100 kHz, qui est de -100 dBc/Hz.

Bien entendu, la présente invention n'est pas limitée aux exemples et modes de réalisation décrits et représentés, mais elle est susceptible de nombreuses variantes accessibles à l'homme de l'art. Ainsi, le mode de réalisation des figures 1 et 2 montre  
25 une réalisation hybride; on pourrait aussi utiliser un filtrage analogique des signaux fournis par le ou les circuits échantillonneur-bloqueur. On perd alors les avantages d'un filtrage numérique – gestion de l'accrochage en fréquence, reconfiguration dynamique des paramètres du filtre. On pourrait aussi utiliser une réalisation analogique pour calculer la différence en phase à partir des puissances détectées; on  
30 perd alors la capacité d'adapter facilement le circuit 26 aux caractéristiques de la jonction ou, le cas échéant, aux constantes de linéarisation. L'une seulement de ces deux fonctions de calcul et de filtrage pourrait être numérique.

## REVENDICATIONS

1. Dispositif synthétiseur de signaux hyperfréquences comprenant une boucle de verrouillage de phase avec
  - 5 - un accès d'entrée (2) pour l'application d'un signal de référence;
  - un détecteur de phase;
  - un filtre correcteur (27) filtrant le signal fourni par le détecteur de phase;
  - un oscillateur contrôlé en tension (25) commandé par le signal filtré;
 dans lequel le détecteur de phase comprend
  - 10 - un circuit interférométrique (15) qui reçoit le signal de référence et le signal de l'oscillateur contrôlé en tension et
  - un circuit (16-26) de calcul de la différence de phase à partir des puissances aux ports de sortie (5, 6, 7) du circuit interférométrique.
2. Le dispositif de la revendication 1, caractérisé en ce que le circuit
  - 15 interférométrique comprend 2, 3 ou 4 accès de sortie.
3. Le dispositif de la revendication 1 ou 2, caractérisé en ce que le circuit de calcul de la différence de phase comprend
  - au moins un détecteur de puissance (16, 17, 18),
  - au moins un échantillonneur-bloqueur (19, 20, 21) recevant le signal fourni par le
    - 20 détecteur de puissance,
    - au moins un convertisseur analogique-numérique (22, 23, 24) et
    - un circuit numérique (26) de calcul de la différence de phase.
4. Le dispositif de l'une des revendications 1 à 3, caractérisé en ce que le filtre correcteur (27) est un filtre numérique.
- 25 5. Le dispositif de l'une des revendications 1 à 4, caractérisé en ce qu'il comprend un circuit de traitement numérique (13) réalisant le calcul de la différence de phase et le filtrage numérique de la différence de phase.
6. Le dispositif de la revendication 5, caractérisé en ce que le circuit de traitement numérique est choisi parmi : un microprocesseur, un processeur numérique de
  - 30 signaux, des circuits numériques en logique discrète, des circuits numériques en logique intégrée, des circuits numériques en logique reconfigurable.
7. Le dispositif de l'une des revendications 1 à 6, caractérisé par un circuit moniteur d'accrochage en fréquence.
8. Le dispositif de la revendications 7, caractérisé en ce que le filtre correcteur est
  - 35 reconfigurable selon le signal de sortie du circuit moniteur d'accrochage en fréquence.

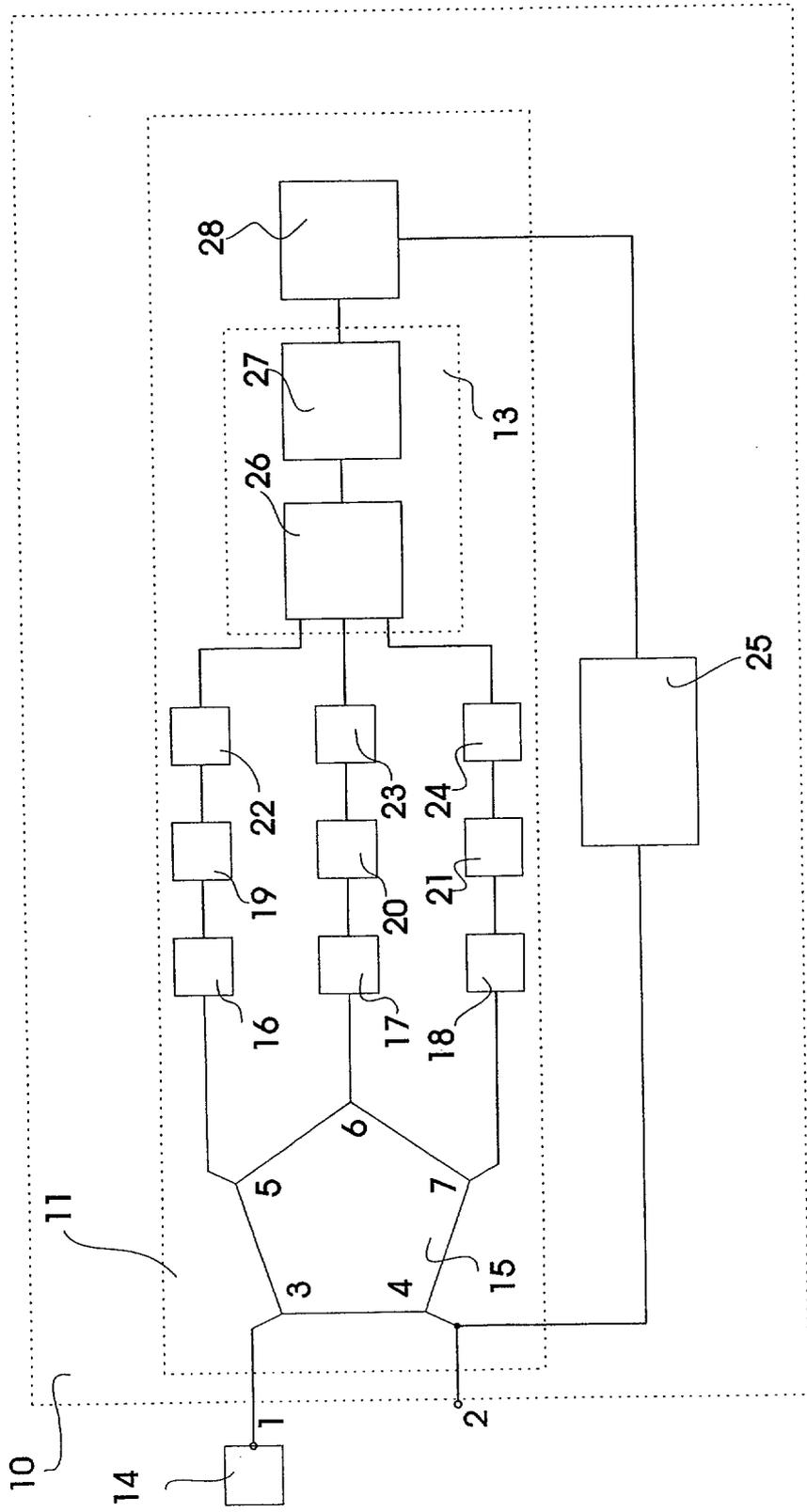


Fig. 1

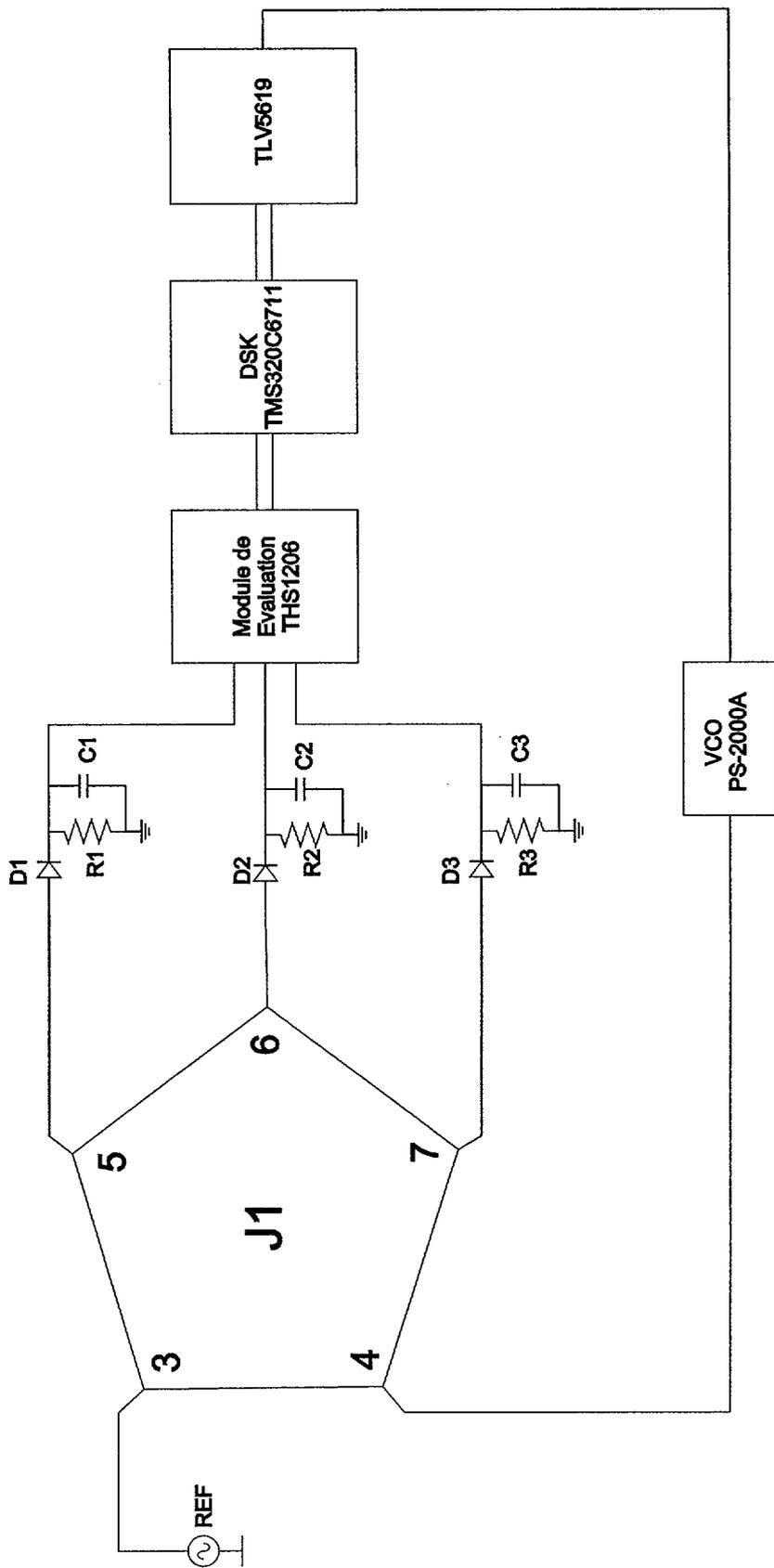


Fig. 2

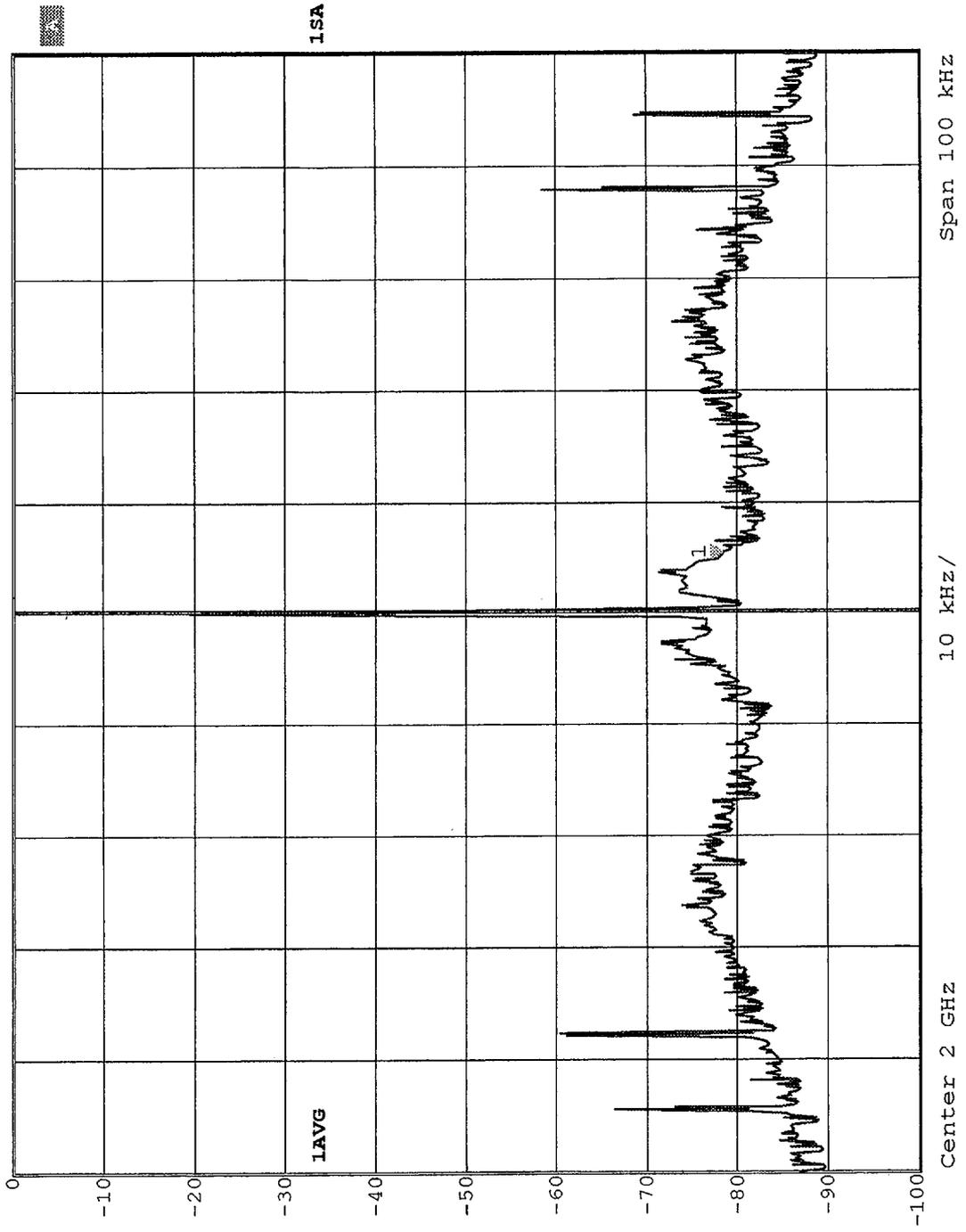


Fig. 3

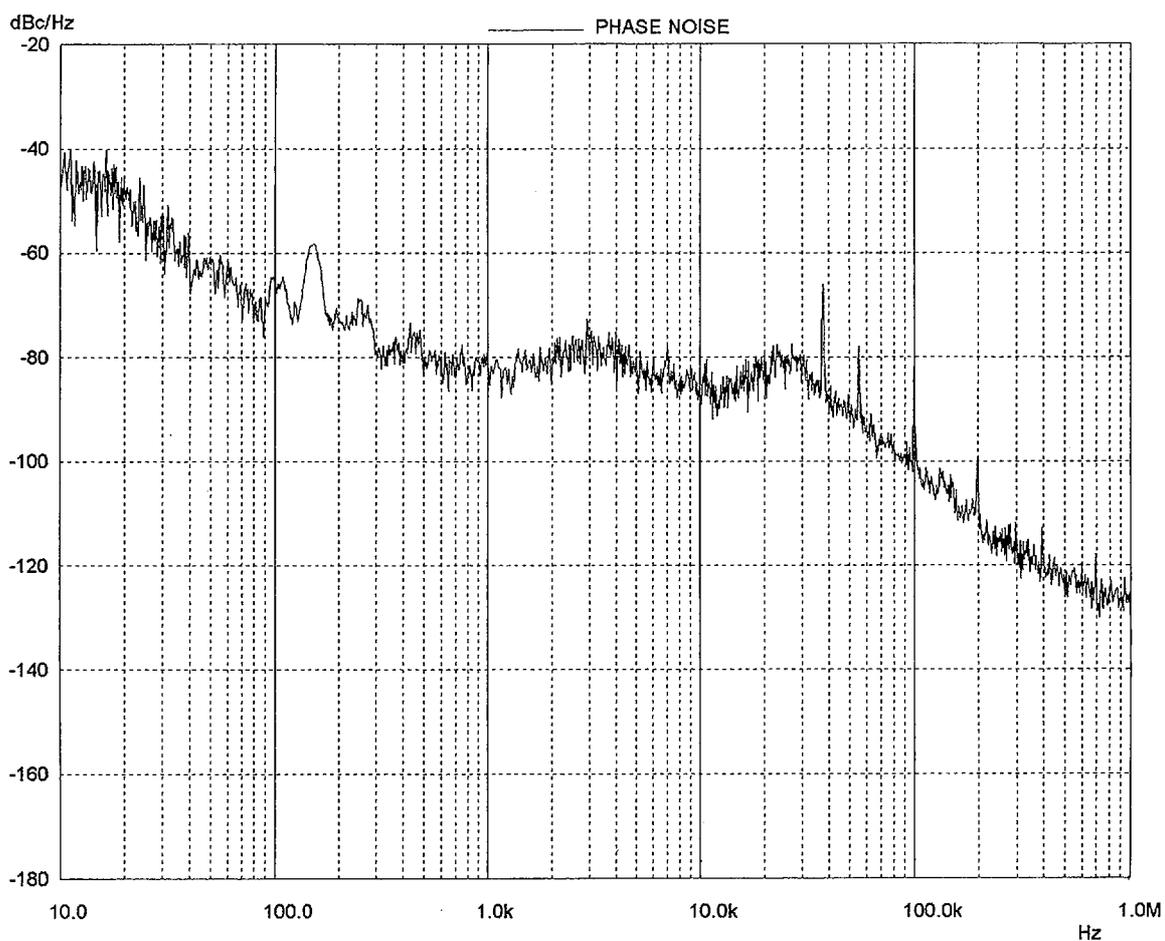


Fig. 4

# RAPPORT DE RECHERCHE

articles L.612-14, L.612-17 et R.612-53 à 69 du code de la propriété intellectuelle

## OBJET DU RAPPORT DE RECHERCHE

---

Après l'accomplissement de la procédure prévue par les textes rappelés ci-dessus, le brevet est délivré. L'Institut National de la Propriété Industrielle n'est pas habilité, sauf dans le cas d'absence **manifeste** de nouveauté, à en refuser la délivrance. La validité d'un brevet relève exclusivement de l'appréciation des tribunaux.

L'I.N.P.I. doit toutefois annexer à chaque brevet un "RAPPORT DE RECHERCHE" citant les éléments de l'état de la technique qui peuvent être pris en considération pour apprécier la brevetabilité de l'invention. Ce rapport porte sur les revendications figurant au brevet qui définissent l'objet de l'invention et délimitent l'étendue de la protection.

Après délivrance, l'I.N.P.I. peut, à la requête de toute personne intéressée, formuler un "AVIS DOCUMENTAIRE" sur la base des documents cités dans ce rapport de recherche et de tout autre document que le requérant souhaite voir prendre en considération.

## CONDITIONS D'ÉTABLISSEMENT DU PRÉSENT RAPPORT DE RECHERCHE

---

- Le demandeur a présenté des observations en réponse au rapport de recherche préliminaire.
- Le demandeur a maintenu les revendications.
- Le demandeur a modifié les revendications.
- Le demandeur a modifié la description pour en éliminer les éléments qui n' étaient plus en concordance avec les nouvelles revendications.
- Les tiers ont présenté des observations après publication du rapport de recherche préliminaire.
- Un rapport de recherche préliminaire complémentaire a été établi.

## DOCUMENTS CITÉS DANS LE PRÉSENT RAPPORT DE RECHERCHE

---

La répartition des documents entre les rubriques 1, 2 et 3 tient compte, le cas échéant, des revendications déposées en dernier lieu et/ou des observations présentées.

- Les documents énumérés à la rubrique 1 ci-après sont susceptibles d'être pris en considération pour apprécier la brevetabilité de l'invention.
- Les documents énumérés à la rubrique 2 ci-après illustrent l'arrière-plan technologique général.
- Les documents énumérés à la rubrique 3 ci-après ont été cités en cours de procédure, mais leur pertinence dépend de la validité des priorités revendiquées.
- Aucun document n'a été cité en cours de procédure.

<b>1.ELEMENTS DE L'ETAT DE LA TECHNIQUE SUSCEPTIBLES D'ETRE PRIS EN CONSIDERATION POUR APPRECIER LA BREVETABILITE DE L'INVENTION</b>	
<b>Référence des documents</b> (avec indication, le cas échéant, des parties pertinentes)	<b>Revendications du brevet concernées</b>
<p>US 3 281 710 A (HOOVER JOSEPH R ET AL) 25 octobre 1966 (1966-10-25) * colonne 2, ligne 39 - colonne 5, ligne 46; figures 2,5 *</p> <p>FLOYD M. GARDNER: "Phaselock Techniques" 1979 , WILEY-INTERSCIENCE PUBLICATION; JOHN WILEY &amp; SONS , NEW YORK XP002238448 * page 89, ligne 1 - ligne 28; figure 5.15</p> <p>CLETUS A. HOER: "The Six-Port Coupler: A New Approach to Measuring Voltage, Current, Power, Impedance, and Phase" IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT, vol. IM-21, no. 4, décembre 1972 (1972-12), pages 466-470, XP001148866 IEEE INC. NEW YORK, US ISSN: 0018-9456 * le document en entier *</p> <p>FR 2 707 398 A (FRANCE TELECOM) 13 janvier 1995 (1995-01-13) * page 2, ligne 20 - ligne 23 * * page 4, ligne 24 - page 6, ligne 35 * * page 8, ligne 2 - ligne 26 * * figures *</p> <p>GLENN F. ENGEN: "The Six-Port Reflectometer: An Alternative Network Analyzer" IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, IEEE, NEW YORK, vol. mtt-25, no. 12, décembre 1977 (1977-12), pages 1075-1080, XP002238447 le document en entier</p>	<p>1,2,7,8</p> <p>7,8</p> <p>1,2</p> <p>1,2</p> <p>1,2</p>
<b>2.ELEMENTS DE L'ETAT DE LA TECHNIQUE ILLUSTRANT L'ARRIERE-PLAN TECHNOLOGIQUE GENERAL</b>	
NEANT	
<b>3. ELEMENTS DE L'ETAT DE LA TECHNIQUE DONT LA PERTINENCE DEPEND DE LA VALIDITE DES PRIORITES</b>	
<b>Référence des documents</b> (avec indication, le cas échéant, des parties pertinentes)	<b>Revendications du brevet concernées</b>
NEANT	