



Projeto e Caracterização de Amplificadores de Baixo Ruído em 2,4 GHz.

Centro Tecnológico (CTC)

Programa de Pós-Graduação em Engenharia Elétrica

Grupo de Pesquisas em RF

Paulo Márcio Moreira

p.marcio.moreira@gmail.com



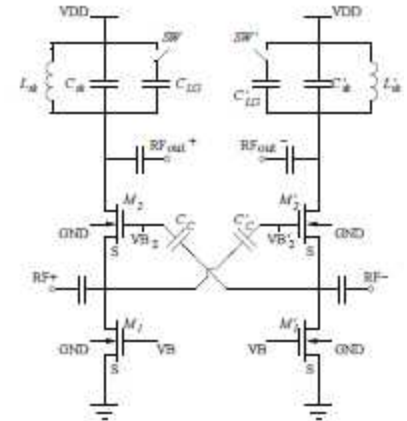
Objetivo do Trabalho



Enviar os circuitos para fabricação



Desenvolver IPs
de RF



Caracterizar
os dispositivos



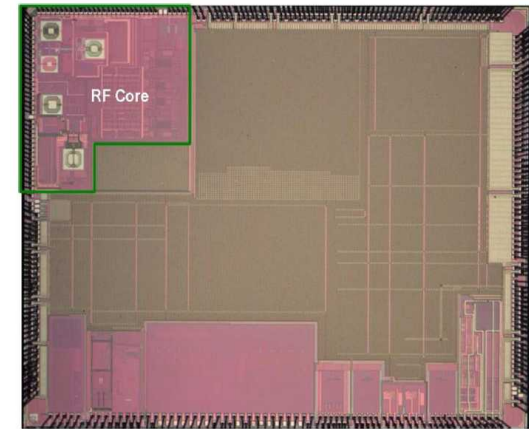


Motivação

- 2013: **1,2 bilhões** de celulares (com valor **20 bilhões** de dólares)¹.

**CAGR 18 %
(2006-2014)**

58 %

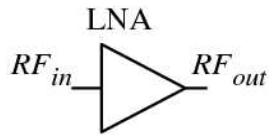


SAMSUNG S5230 Star
 2G Network: GSM 850 / 900 / 1800 / 1900
 Status: Released 2009, May
 Dimensions: 104 x 53 x 11.9 mm
 Weight: 93.5 g
 Sensitivity* : -110 dBm
 *Source: A Quad-Band GSM/GPRS/EDGE SoC in 65 nm CMOS. *IEEE Journal of Solid-State Circuits*, abr. 2011

1 – Dados do 2º quadrimestre de 2010



Amplificadores de baixo ruído (LNA)



Principais características

Ganho

Figura de ruído

Frequência de operação

Adaptação de impedâncias

Isolação

Linearidade





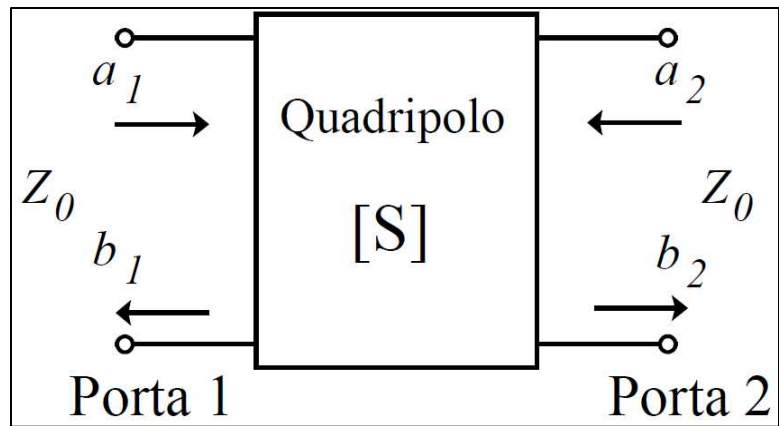
Agenda:

- 1- Revisão:
 - Parâmetros S
 - Ganhos de Potência
 - Figura de ruído
- 2- Medida da figura de ruído e extração de parâmetros de um transistor.
- 3- Projeto de amplificadores de baixo ruído (baixa tensão, baixo consumo e outro voltado para aplicação *ZigBee*).



1-Representação por Quadripolos

Parâmetros S:



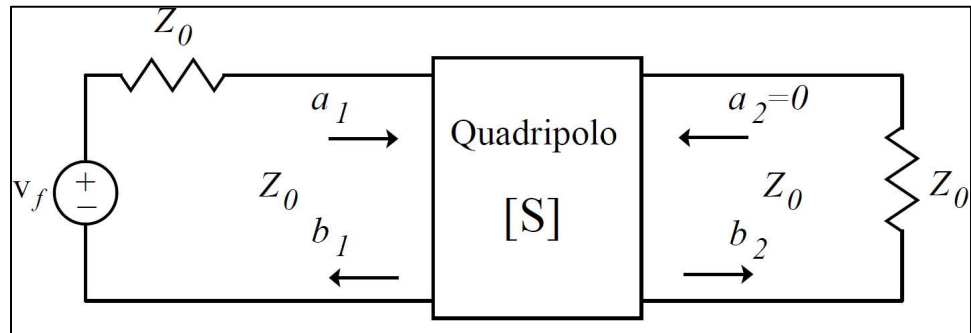
$$a_x = \frac{V_x^+}{\sqrt{Z_0}} \quad b_x = \frac{V_x^-}{\sqrt{Z_0}}$$

Os parâmetros S são definidos como:

$$\begin{aligned} b_1 &= S_{11}a_1 + S_{12}a_2 \\ b_2 &= S_{21}a_1 + S_{22}a_2 \end{aligned}$$

$$\begin{vmatrix} b_1 \\ b_2 \end{vmatrix} = \begin{vmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{vmatrix} \begin{vmatrix} a_1 \\ a_2 \end{vmatrix}$$

Para obter S_{11} ou S_{21} :

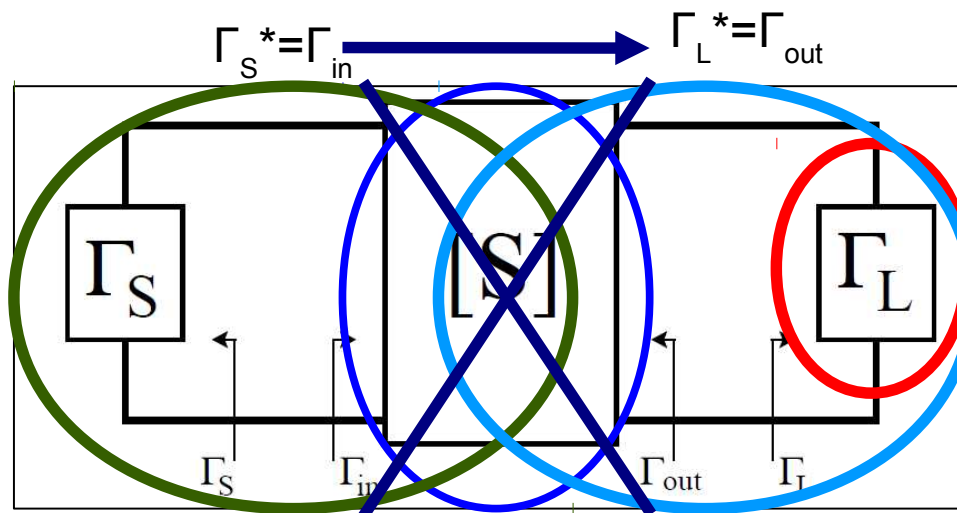


Com:

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} \quad S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0}$$



1-Ganhos de Potência



Ganho de Potência:

$$G = \frac{P_L}{P_{in}}$$

Ganho de Potência Disponível:

$$G_A = \frac{P_{avn}}{P_{avs}}$$

Ganho de Potência de Transdução:

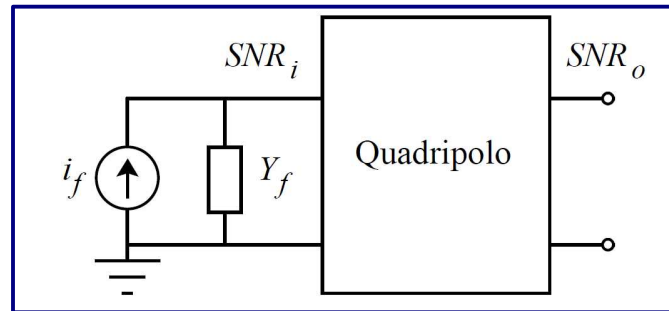
$$G_T = \frac{P_L}{P_{avs}}$$

Ganho de Inserção:

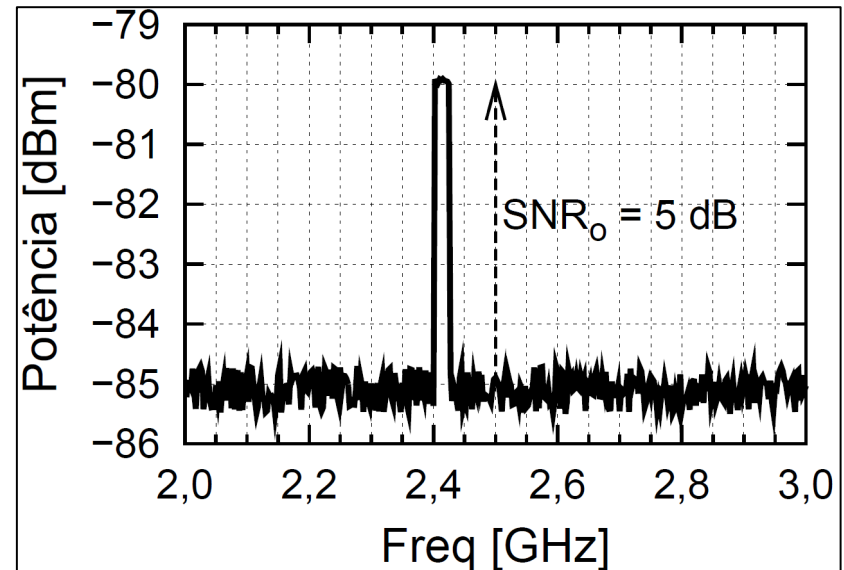
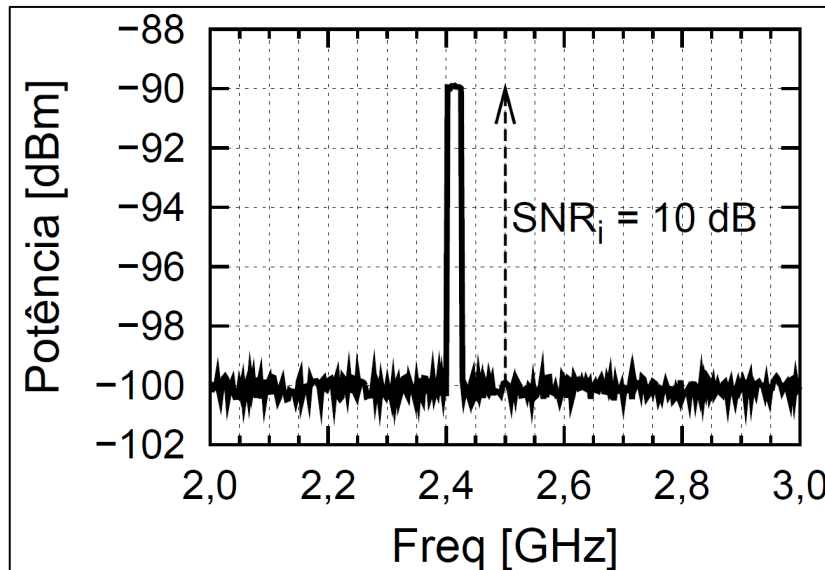
$$G_{ins} = \frac{P_L}{P'_L}$$



1-Figura de ruído



$$F = \frac{SNR_i}{SNR_o} = \frac{S_i/N_i}{S_o/N_o} = \frac{S_i/N_i}{GS_i/(GN_i + N_a)} = \frac{N_a + GN_i}{GN_i} = \frac{N_o(total)}{N_o(fonte)}$$

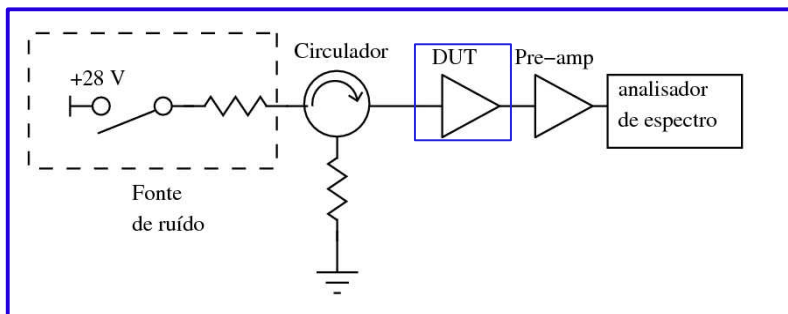


Equação de Friis para figura de ruído de componentes em cascata:

$$F_T = F_1 + \frac{F_2 - 1}{G_1} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}}$$



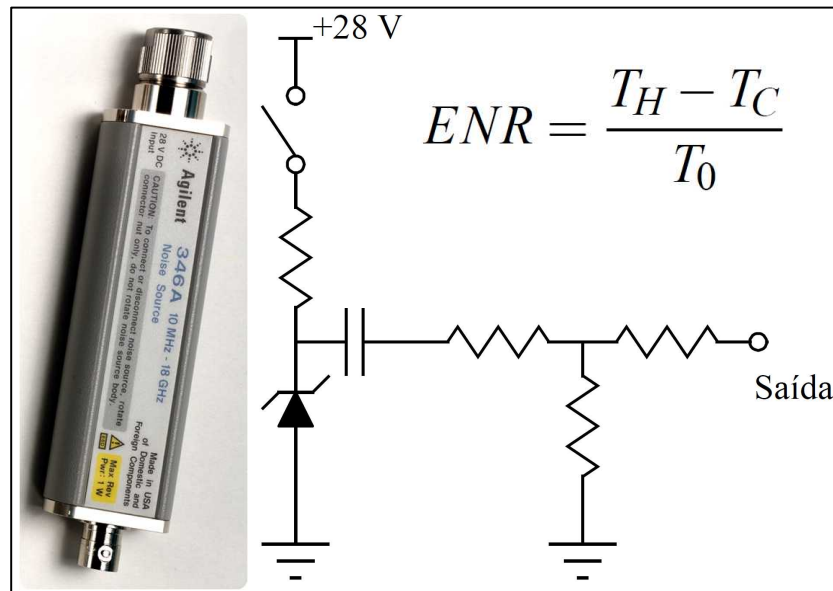
2-Método do Fator Y



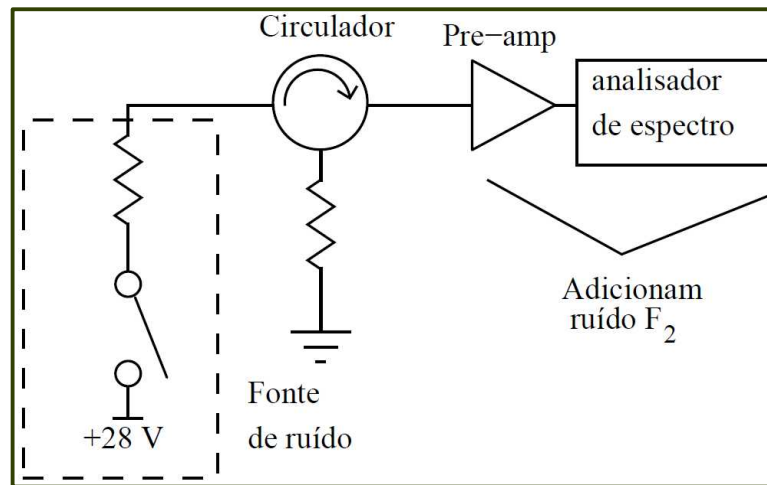
Configuração para medida da figura de ruído do DUT

Se a detecção é linear:

$$F_T = \frac{ENR}{Y - 1} \text{ com } Y = \frac{N_2}{N_1}$$



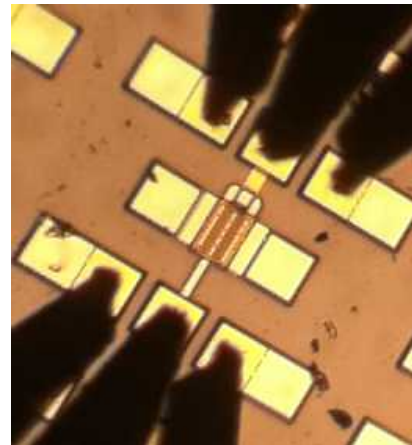
Esquemático simplificado da fonte de ruído



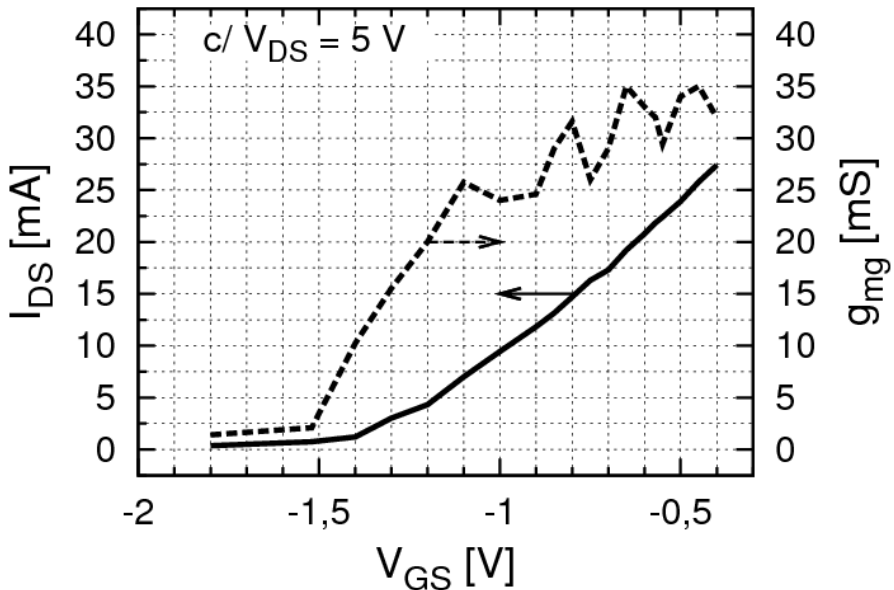
Etapa de calibração



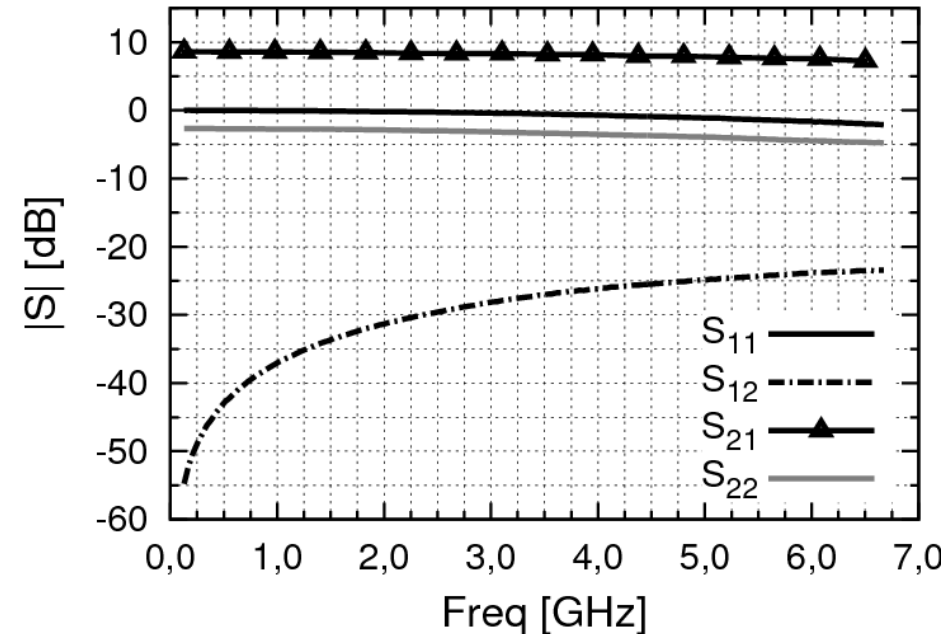
2-Medida da Figura de Ruído de um Transistor



Transistor MESFET de GaAs em teste



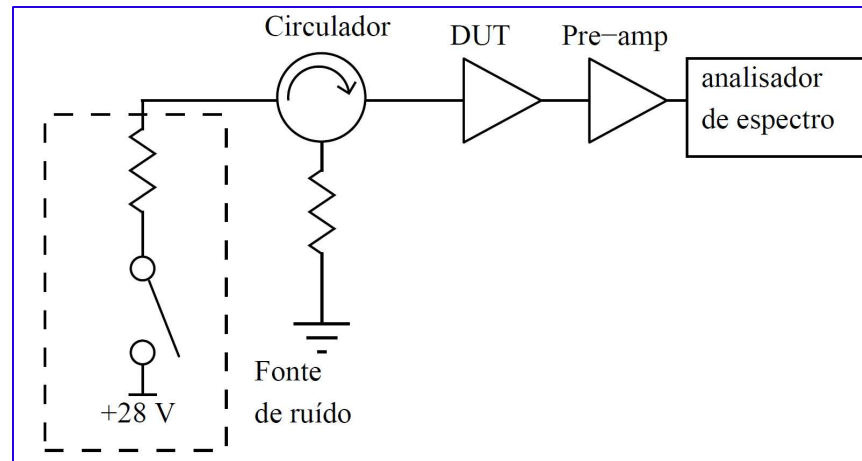
Resposta DC do transistor



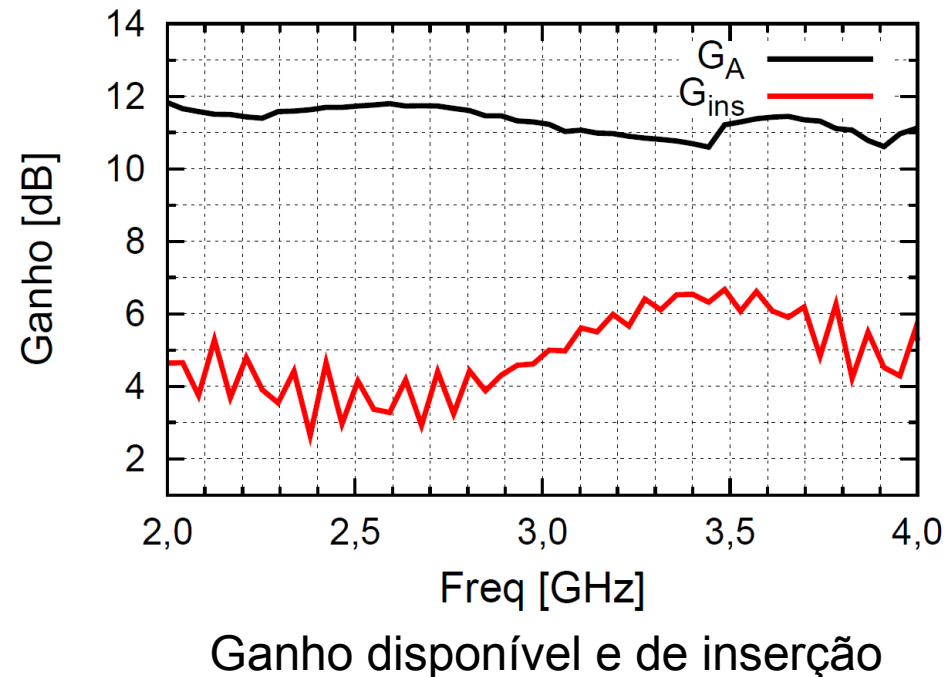
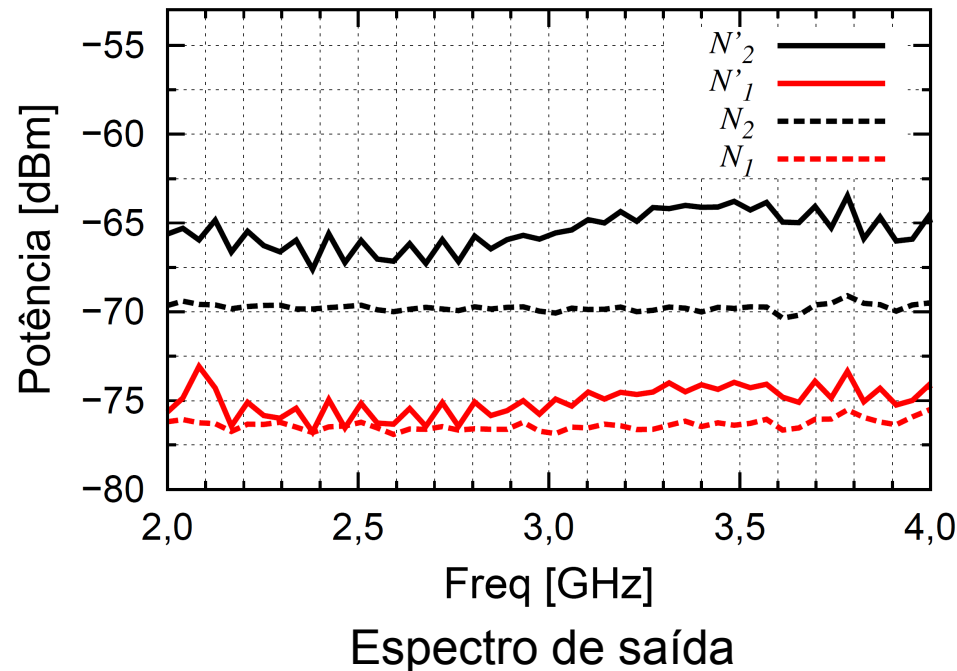
Parâmetros S para $V_{GS} = -0,5 V$ e $V_{DS} = 5 V$



2-Medida da Figura de Ruído de um Transistor

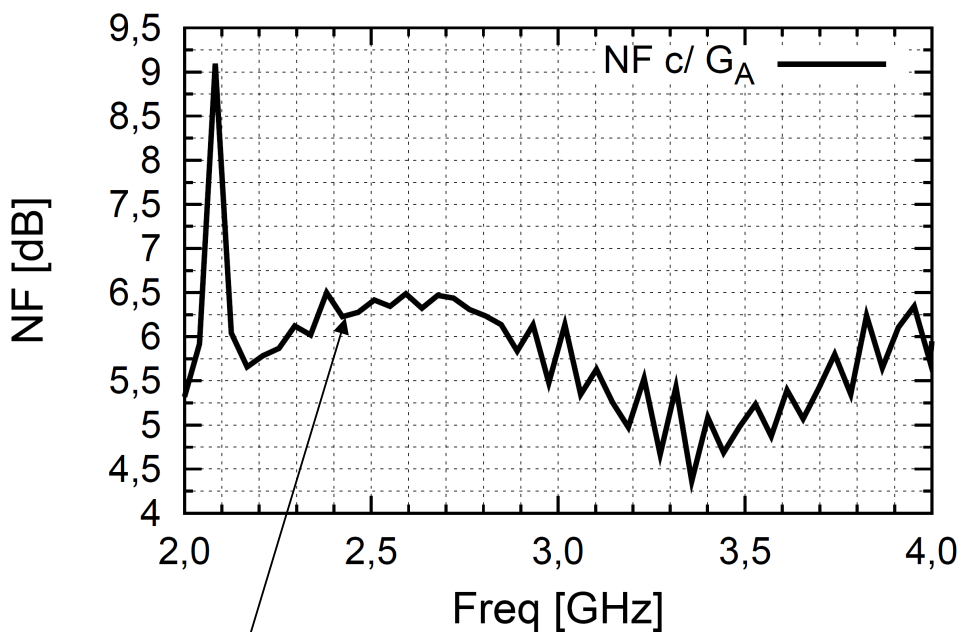


Configuração para extrair a figura de ruído do transistor

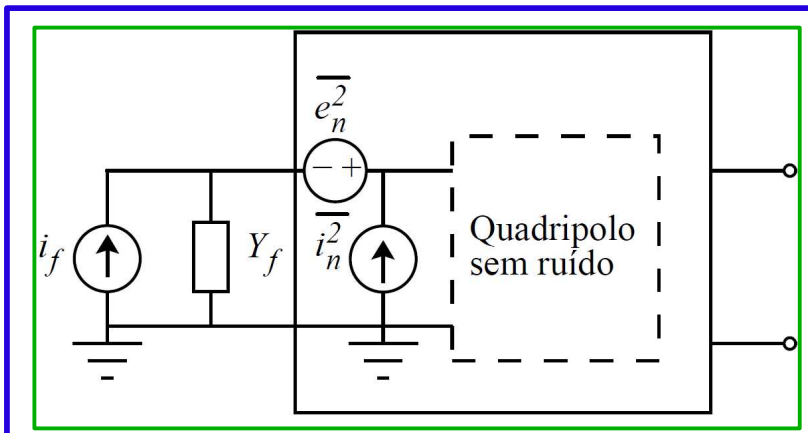




2-Medida da Figura de Ruído de um Transistor



A figura de ruído medida do transistor contém erros de medição devido aos fatores externos e à incerteza dos equipamentos



$$F = \frac{N_o(total)}{N_o(fonte)} = \frac{|i_f|^2 + |e_n Y_f + i_n|^2}{|i_f|^2}$$

Supondo uma correlação de e_n e i_n e a partir do mínimo da última equação com relação à Y_f tem-se que:

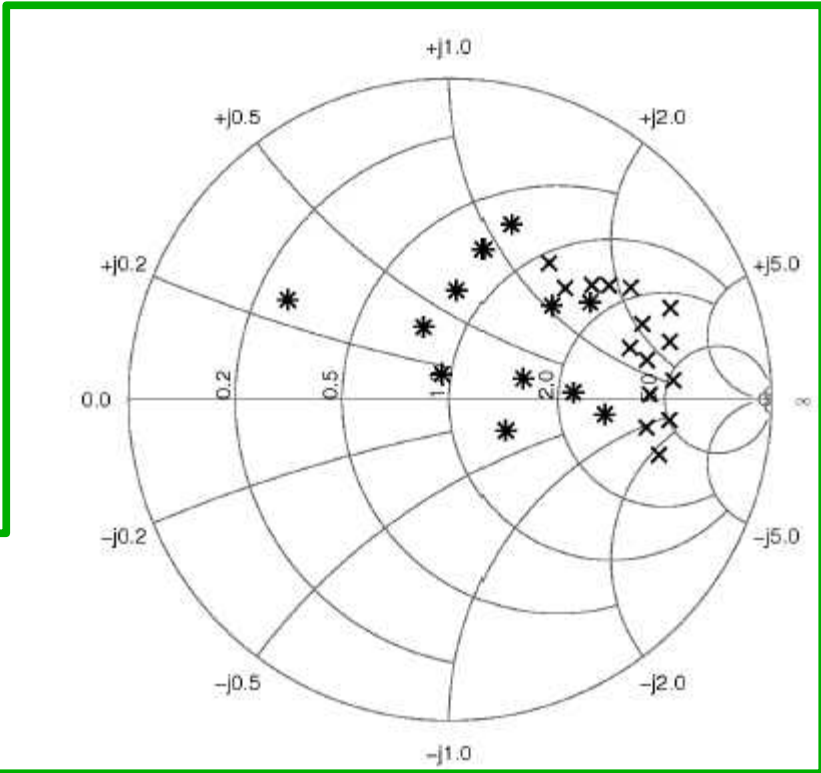
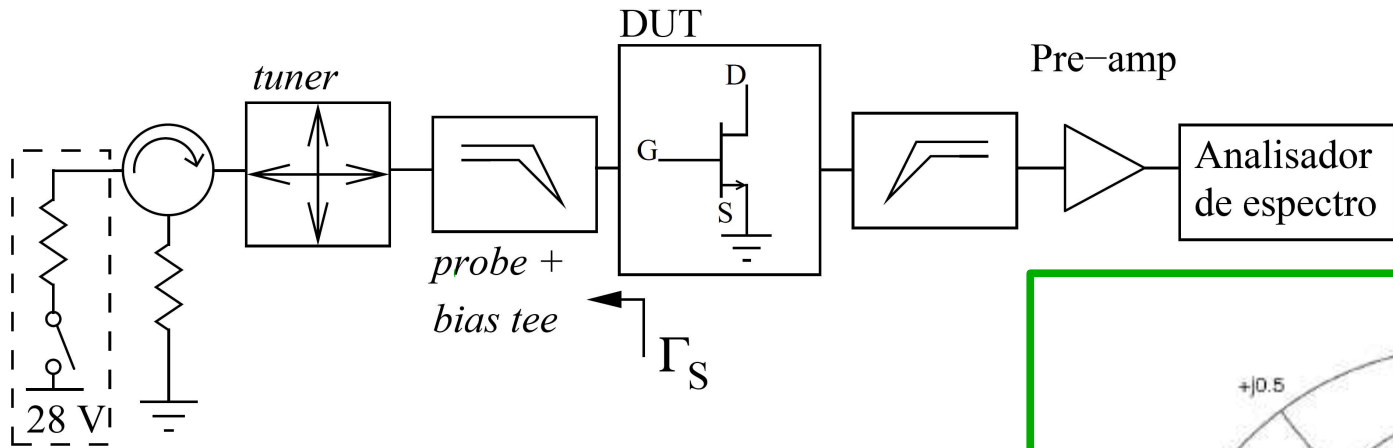
$$F_{min} = 1 + 2R_n(G_{opt} + G_{cor})$$

$$F = F_{min} + \frac{R_n}{G_f} |Y_f - Y_{opt}|^2$$



2-Extração dos parâmetros de ruído 8

Para variar Y_f e usar $F = F_{\min} + \frac{R_n}{G_f} |Y_f - Y_{\text{opt}}|^2$ monta-se o seguinte:



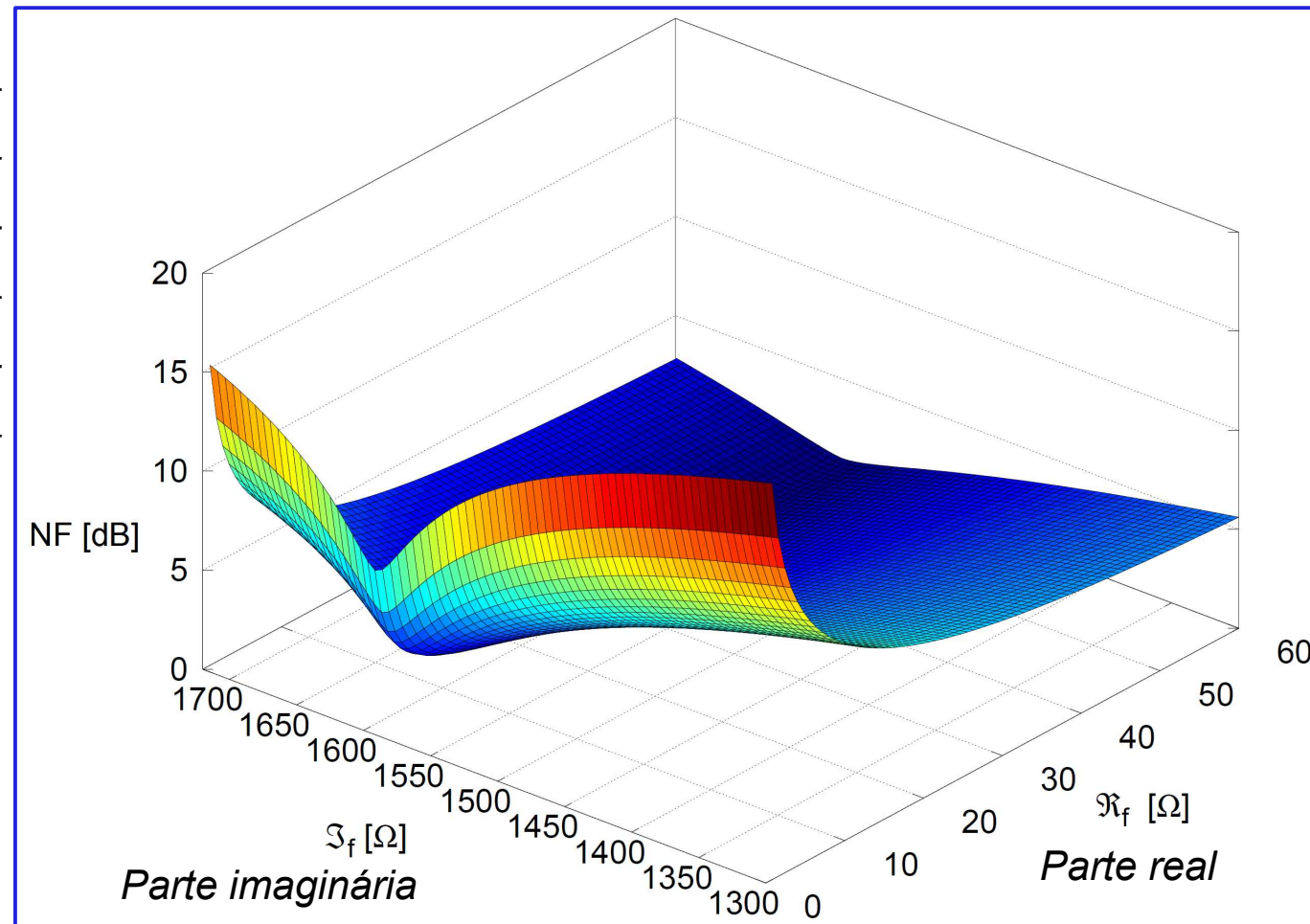
Pontos medidos de Γ_S em 2,42 GHz



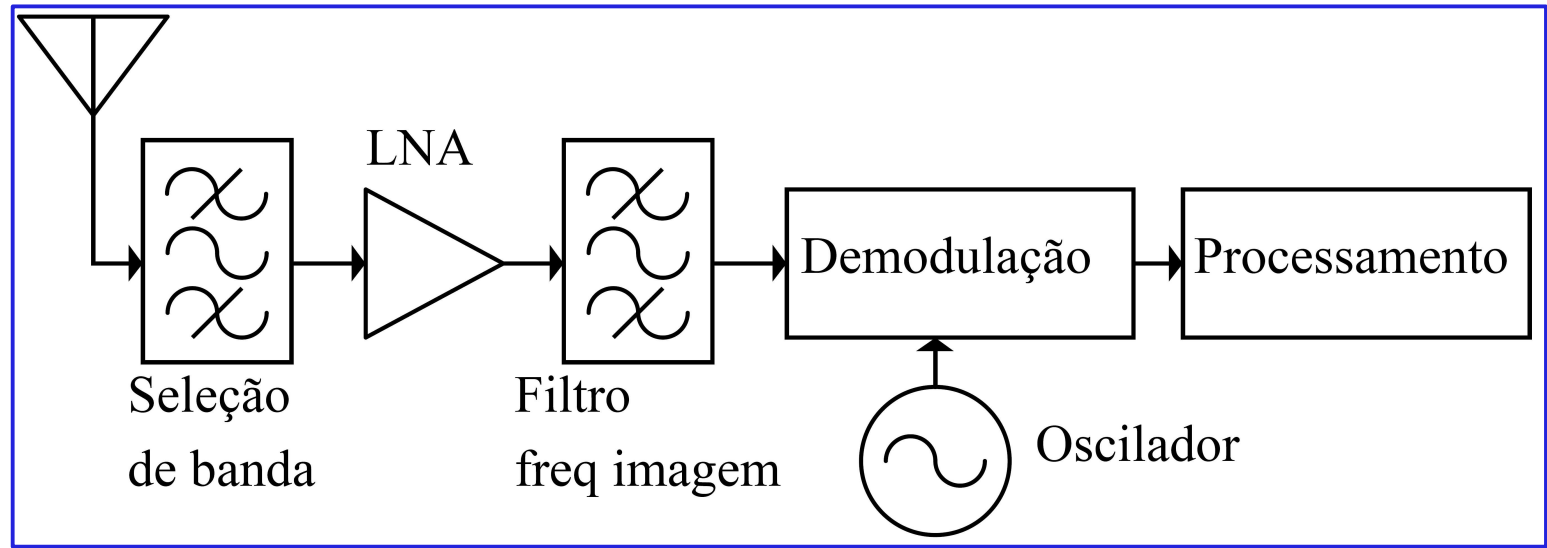
2-Extração dos parâmetros de ruído 9

Comportamento da figura de ruído do transistor *versus* a impedância de fonte

Parâmetro	valor
NF_{\min} [dB]	0,45
$R_n/50$	1,57
$ \Gamma_{\text{opt}} $	0,99
$\angle\Gamma_{\text{opt}}$ [°]	3,58



Se $Z_f = 50$ Ω,
 $NF = 4,3$ dB
em 2,42 GHz



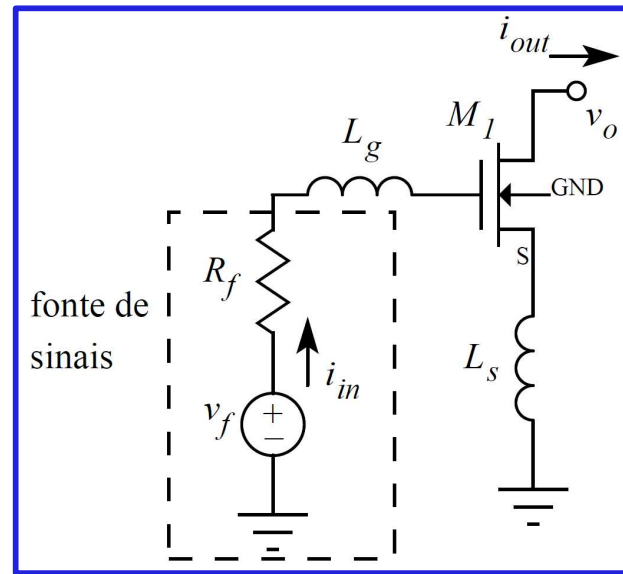
Circuito receptor simplificado

$$\text{Sensibilidade} = P_{\text{fonte}} \Delta f F_a SNR_{\text{min}}$$

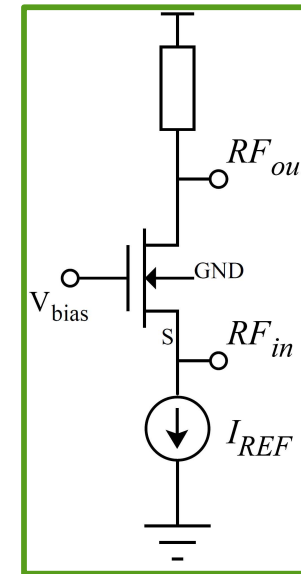
$$SFDR_{[\text{dB}]} = \frac{2(P_{IIP3} - F_T)}{3} - SNR_{\text{min}}$$



3-Núcleos de LNAs



Fonte comum



Porta comum

Parâm.	Fonte Comum	Porta Comum
Z_{in}	$\omega_T L_s + j\omega \left(L_g + L_s - \frac{1}{\omega^2 C_{gs}} \right)$	$\frac{\frac{1}{g_{ms}} \left(1 - j \frac{\omega}{n\omega_T} \right)}{\left(\frac{\omega}{n\omega_T} \right)^2 + 1}$
G_T	$\frac{R_L}{4R_f} \left(\frac{\omega_T}{\omega_0} \right)^2$	$\frac{R_L}{4R_f}$
F	$F_{\min} + \frac{\gamma n}{g_{mg}} \frac{1}{G_f} \left Y_f - \frac{\omega_0 C_{gs}}{n} \left[\sqrt{\frac{1- c ^2}{5}} \frac{\delta}{\gamma} - j \left(n - c \sqrt{\frac{\delta}{5\gamma}} \right) \right] \right ^2$	$1 + \frac{\gamma}{g_{ms}} \frac{ Y_f + j\omega C_{gs} ^2}{G_f}$



Projetos de LNAs

LNAs de baixo consumo:

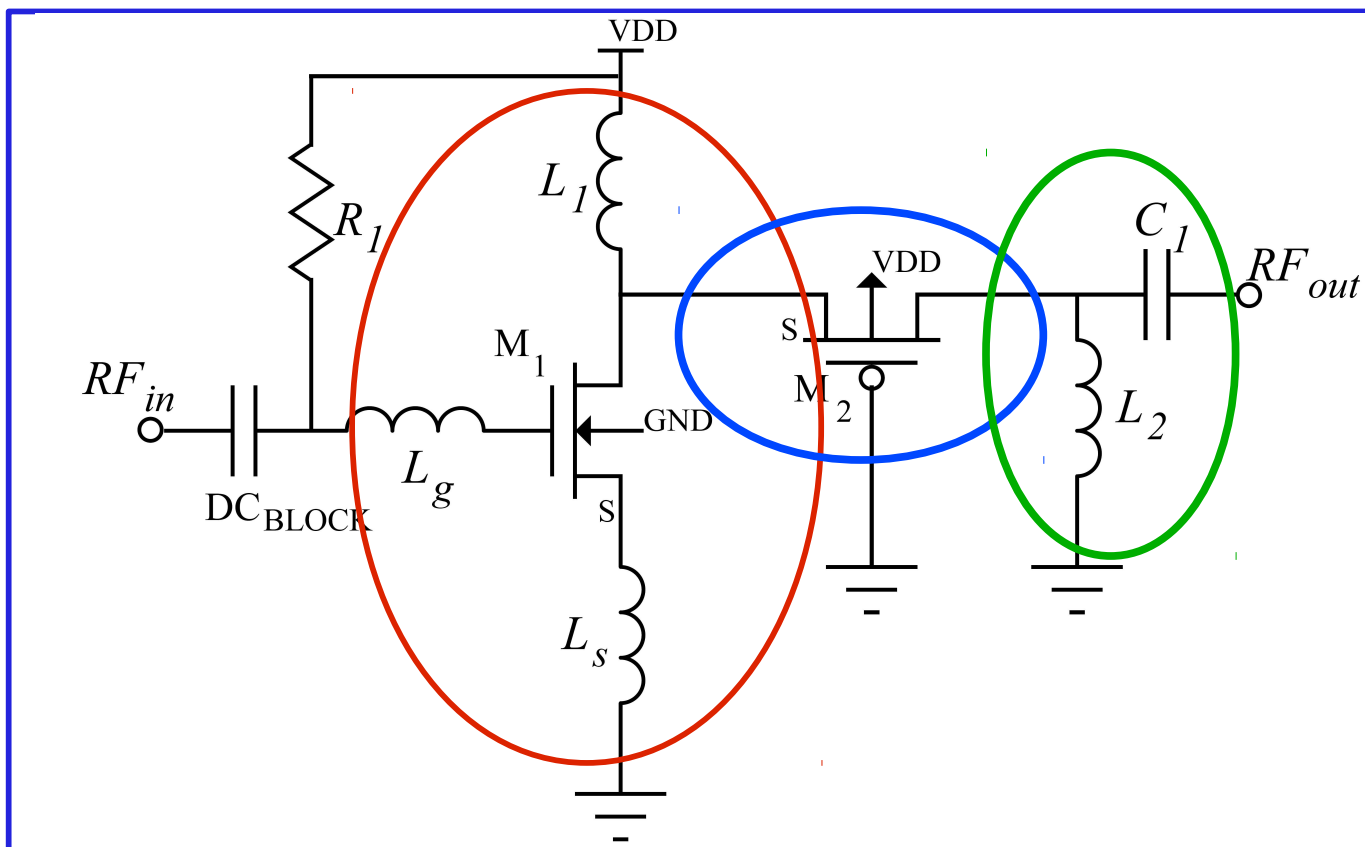
- LNA de baixa tensão
- LNA com reuso de corrente

LNA com ganho variável



3-LNA de Baixa Tensão

12



Esquemático do LNA de baixa tensão



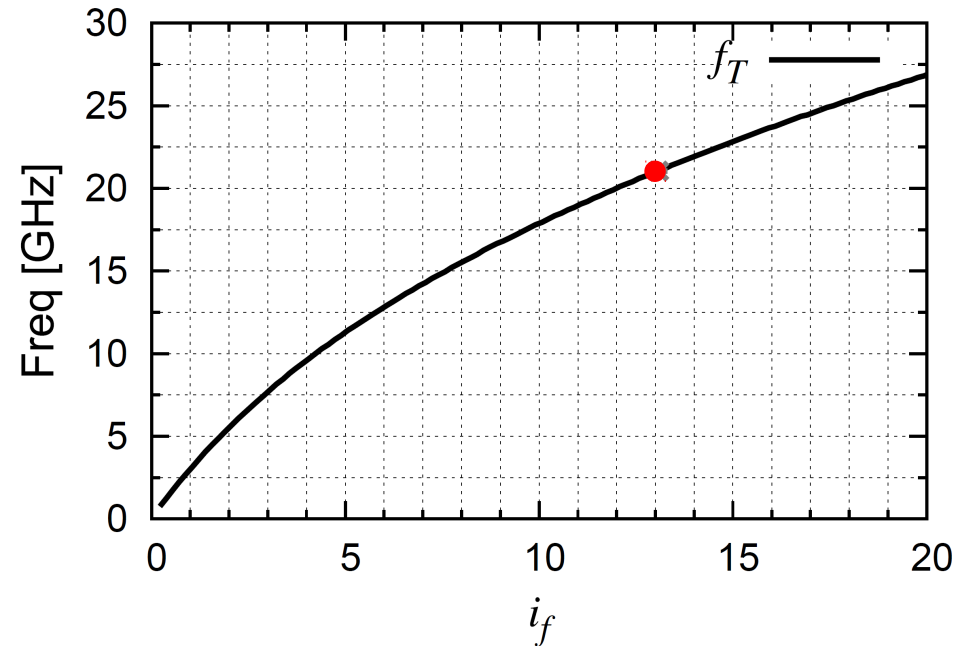
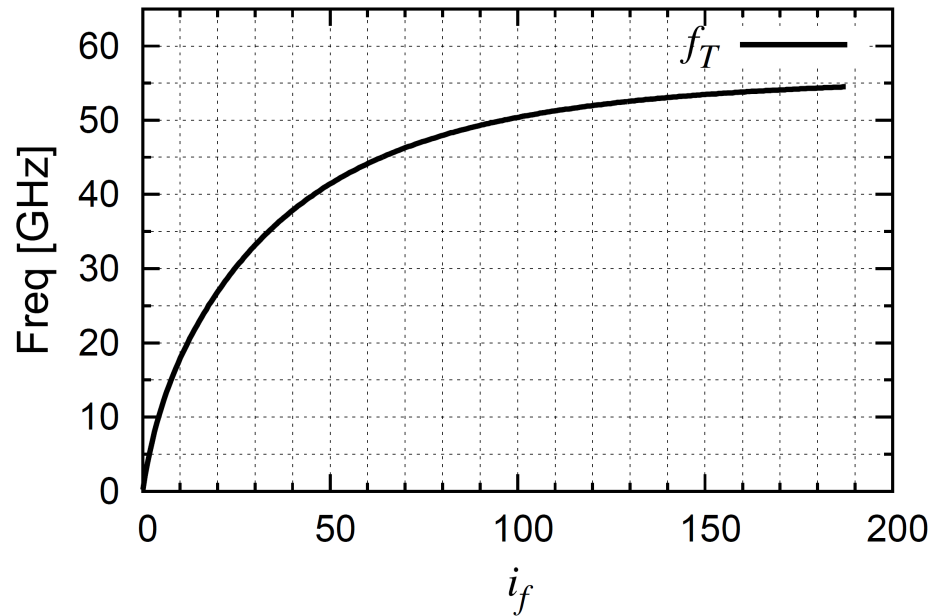
Espec.	Valor
Tecnologia	ibm $0,18 \mu\text{m}$
Ganho de potência	$> 10 \text{ dB}$
Banda	80 MHz centro em 2,44 GHz
$ S_{11} $	$< -10 \text{ dB}$
$ S_{12} $	$< -20 \text{ dB}$
$ S_{22} $	$< -10 \text{ dB}$
NF	$< 2 \text{ dB}$

Especificações do LNA



3-LNA de Baixa Tensão

14



Simulação da frequência de transição do transistor nMOS

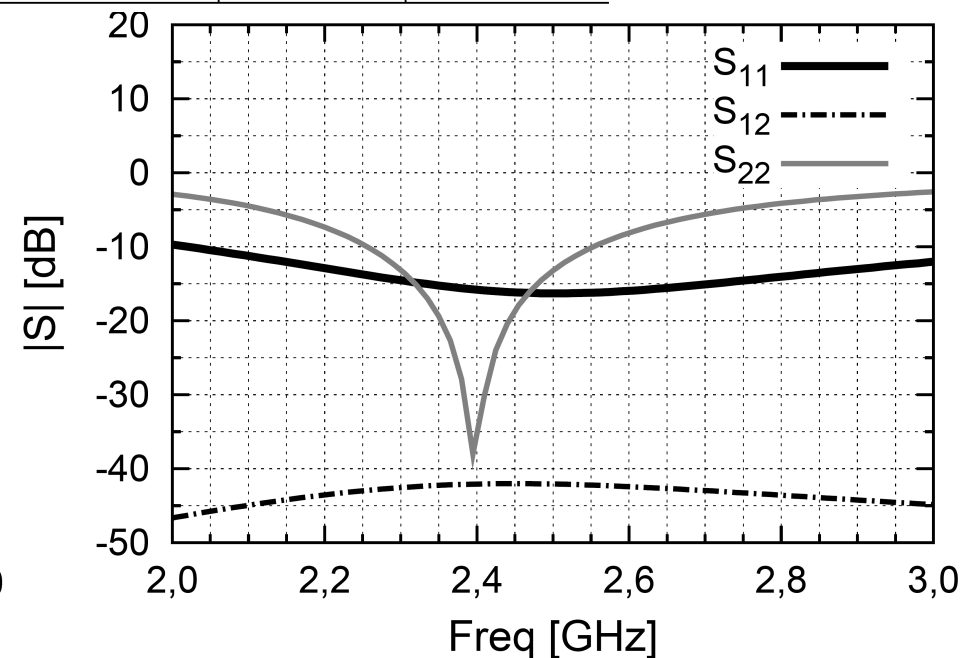
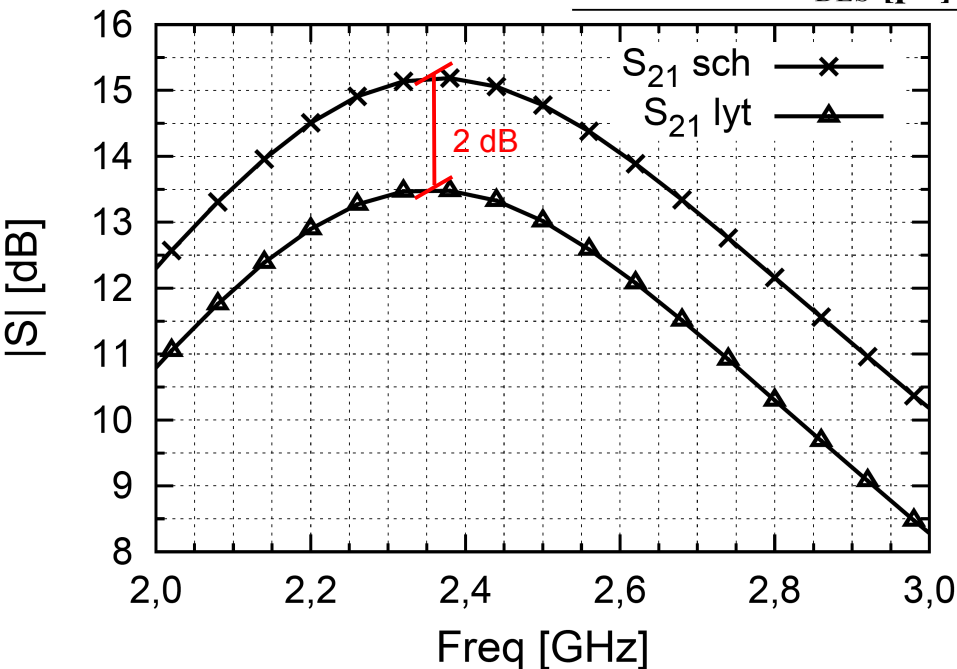
Onde i_f é o nível de inversão direto e f_T a frequência de transição do transistor



3-LNA de Baixa Tensão

15

Parâmetro	Estimado	Valor final
W_1 (W_2) [μm]	17 (9,6)	7,5 (9,6)
<i>fingers</i> de W_1 (W_2)	64	32
Transistores múltiplos de M_1 (M_2)	0 (0)	1 (1)
Corrente M_1 (M_2) [mA]	11	7,8 (2,1)
i_f M_1 (M_2)	13 (30)	20 (25)
L_g (L_s) [nH]	4 (0,3)	4,2 (0,45)
L_1 (L_2) [nH]	8 (x)	6,1 (3,7)
C_1 (DC_{Block}) [pF]	x	0,58 (22)
C_{DES} [pF]	x	100 e 30



Parâmetros S do LNA de baixa tensão

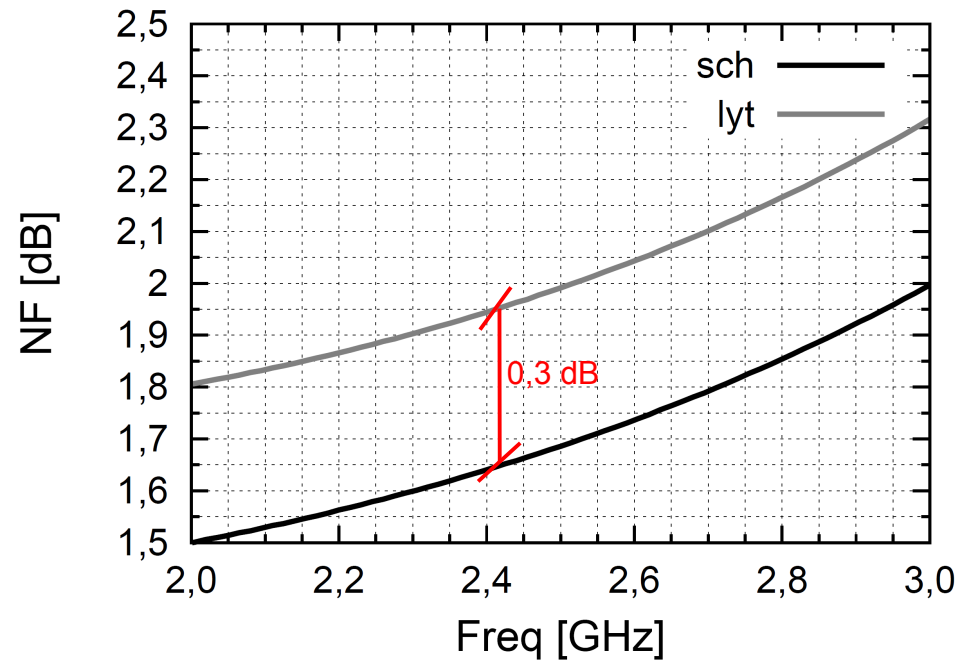
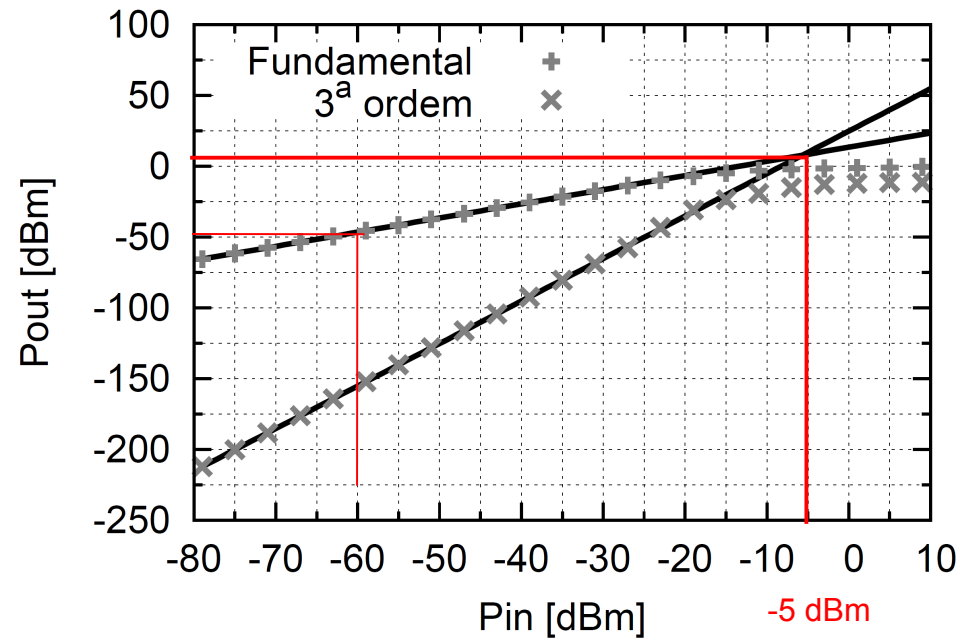


Figura de ruído do LNA



Teste de linearidade em 2,4 GHz



Espec.	[1]	[2]	[3]	Este Trabalho
Tecnologia	90 nm	0,18 μm	0,18 μm	0,18 μm
Tensão [V]	0,6	0,5	0,6	0,6
Consumo [mW]	1,8	2,5	7,1	6
Frequência [GHz]	1,5	1,5	20,5	2,4
S11 [dB]	-53	-9,5	$\cong -10$	-15,7
S12 [dB]	-44	x	x	-42
S21 [dB]	17	22	13,5	13,4
S22 [dB]	-42	-9,5	$\cong -12$	-38
NF[dB]	1,9	1,9	4,1	1,9
P_{IIP3} [dBm]	-13	-12,5	-6,2	-5,67
Área [mm ²]	0,33 (sem pads)	x	0,55	0,61
FOM ^a	2,3	x	5,7	2,63
Dados experimentais	Não	Não	Sim	Não

^aFigura de mérito para auxiliar na comparação dos LNAs. Pode ser calculada

como:
$$\text{FOM} = \frac{S_{21[\text{dB}]} P_{IIP3[\text{mW}]}}{\text{Consumo}_{[\text{mW}]} (NF_{[\text{dB}]} - 1)} \frac{\text{Freq}_{[\text{GHz}]}}{\text{Área}_{[\text{mm}^2]}}$$

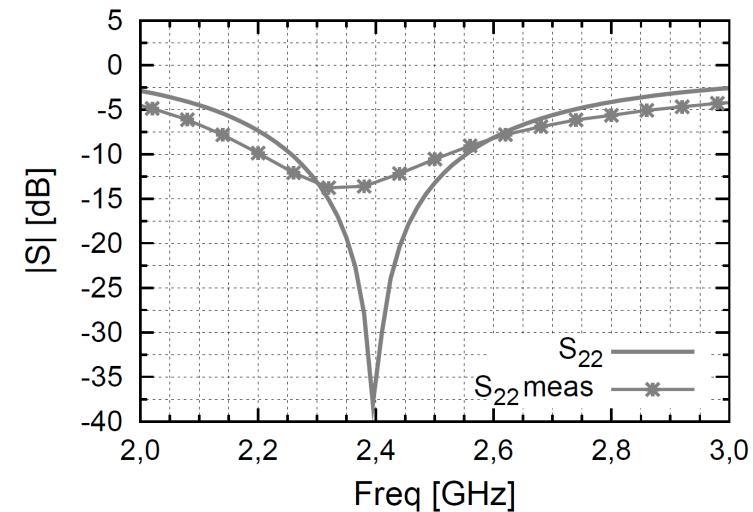
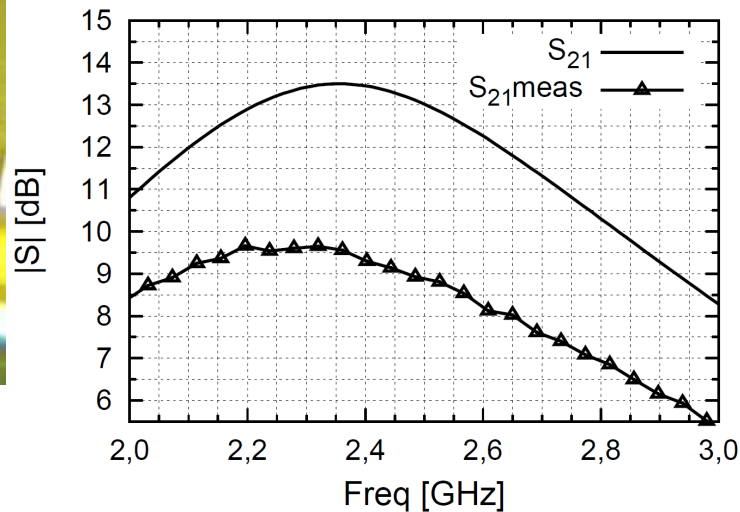
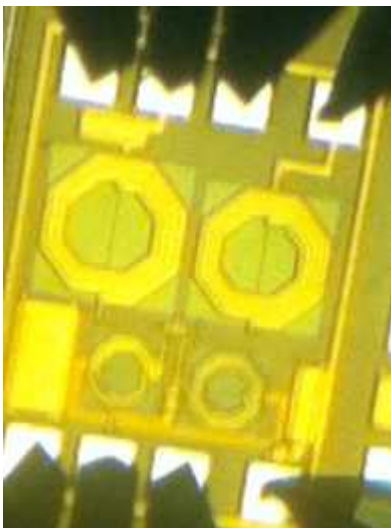
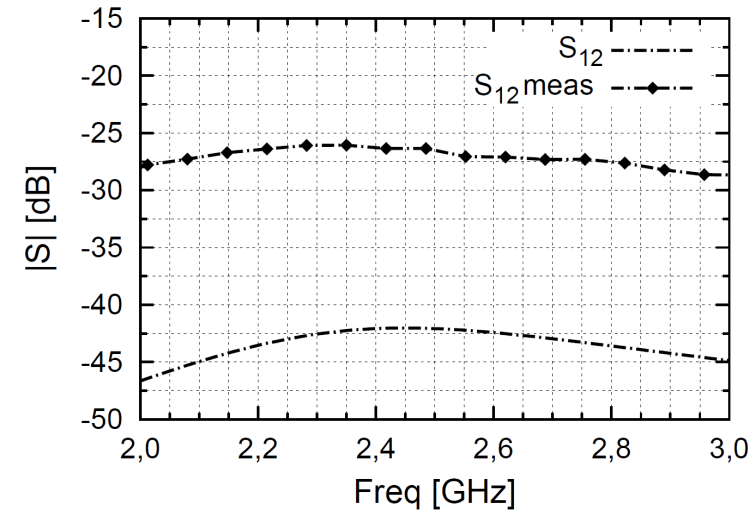
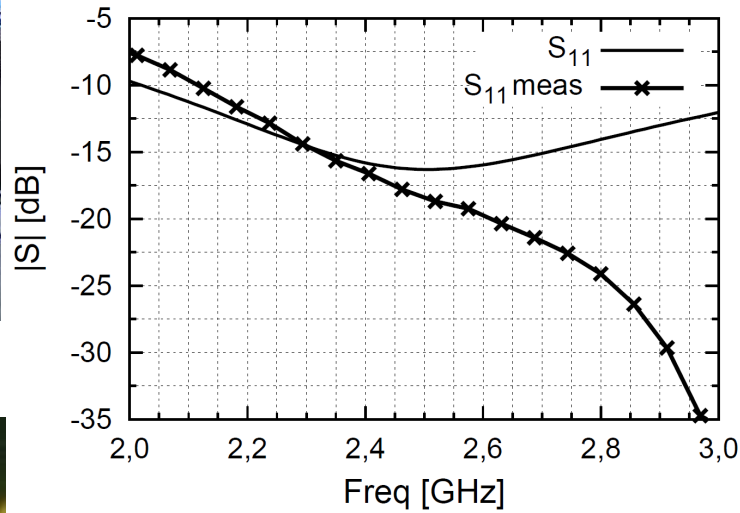
[1] GRADZKI, J.; BOREJKO, T.; PLESKACZ, W. A. Low voltage LNA implementations in 90 nm CMOS technology for multistandard GNSS. In: 2009 12th International Symposium on Design and Diagnostics of Electronic Circuits & Systems. [S.l.]: IEEE, 2009. p. 78–83.
 [2] KARGARAN, E. et al. An ultra low voltage ultra high gain CMOS LNA using forward body biasing technique. In: 2011 IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS). [S.l.]: IEEE, 2011. p. 1–4.
 [3] WANG, T.-P. A Low-Voltage Low-Power K-Band CMOS LNA Using DC-Current-Path Split Technology. *IEEE Microwave and Wireless Components Letters*, v. 20, n. 9, p. 519–521, set. 2010.



3-LNA de Baixa Tensão

18

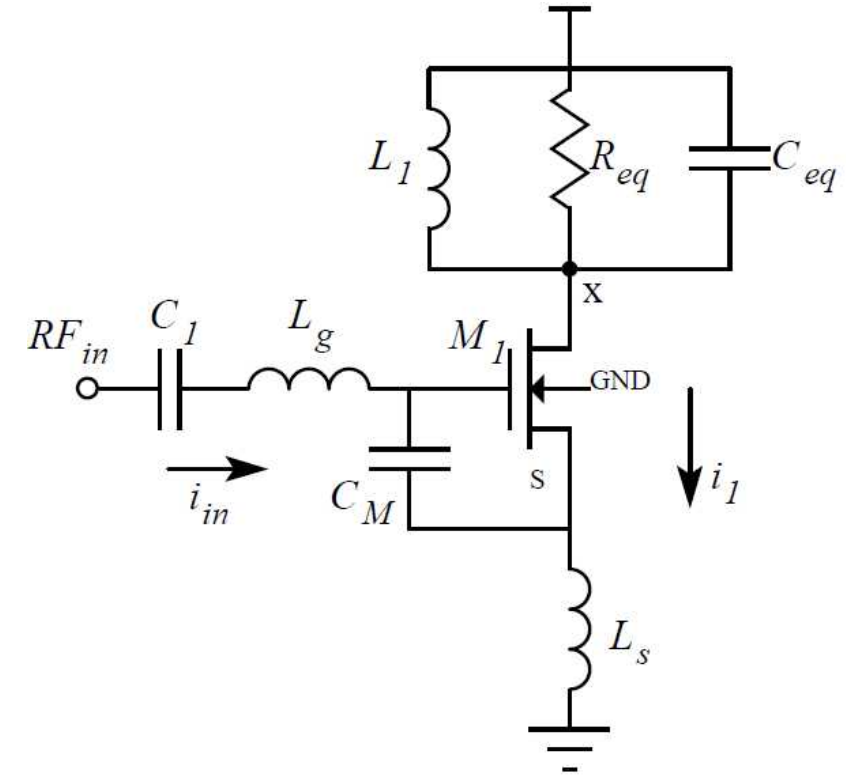
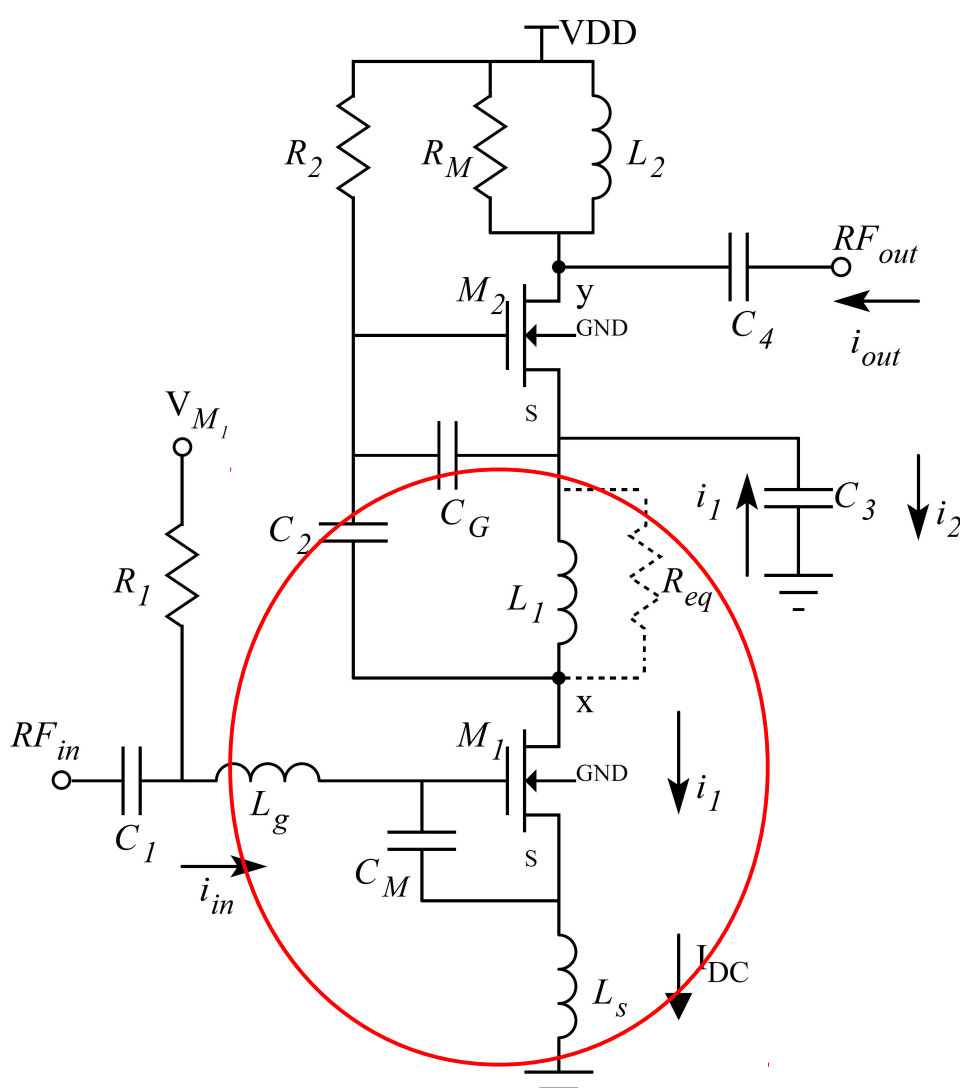
Caracterização:



910 μm x 674 μm



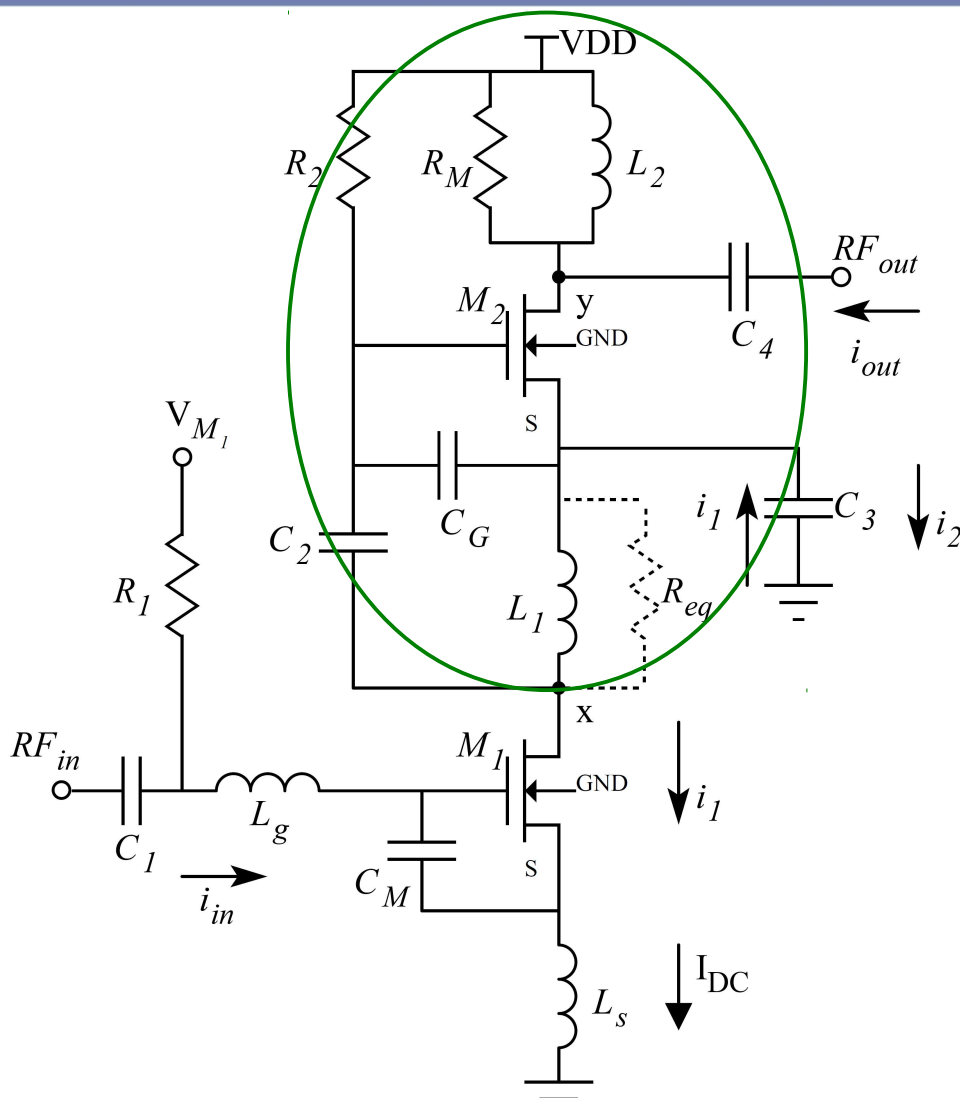
LNA com reuso de corrente



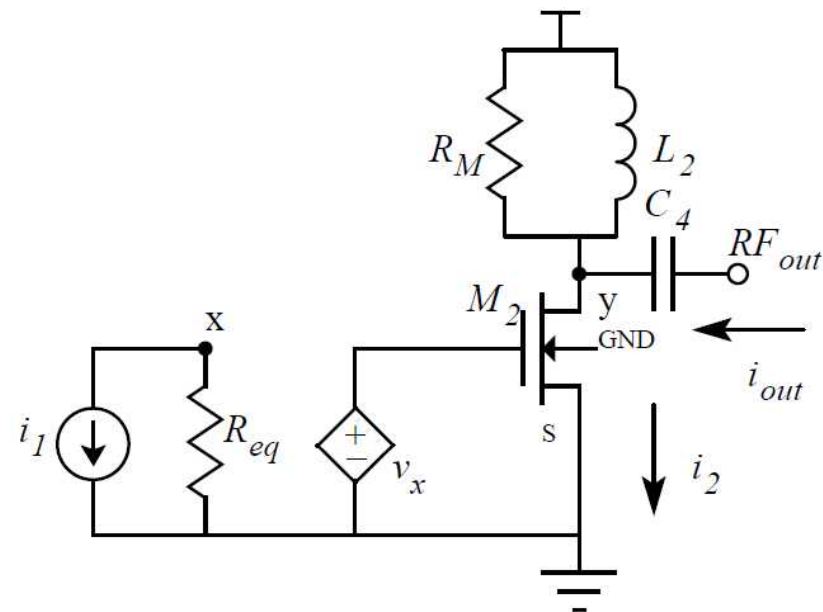
Configuração do LNA com reuso de corrente



3-LNA com reuso de corrente



Configuração do LNA com reuso de corrente





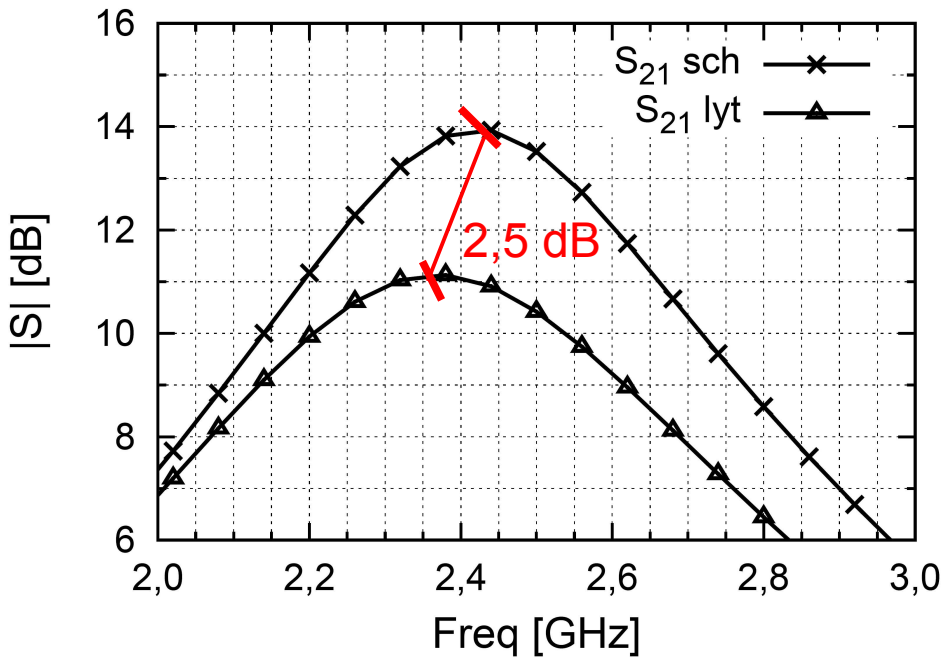
Espec.	Valor
Tecnologia	ibm 0,18 μm
Ganho de potência	$> 10 \text{ dB}$
Banda	80 MHz centro em 2,44 GHz
$ S_{11} $	$< -10 \text{ dB}$
$ S_{12} $	$< -20 \text{ dB}$
$ S_{22} $	$< -10 \text{ dB}$
NF	$< 2 \text{ dB}$
Consumo	$\leq 1 \text{ mW}$

Especificações do LNA de baixo consumo



Parâmetro	Estimado	Valor final
$W_1 (W_2) [\mu\text{m}]$	3,75 (4,1)	4,8 (7,2)
<i>fingers</i> de $M_1 (M_2)$	8	8
Transistores múltiplos de $M_1 (M_2)$	1 (1)	1 (1)
Corrente M_1 [mA]	1	1,1
g_{mg} de $M_1 (M_2)$ [mS]	15 (15)	16,7 (19,4)
$L_g (L_s)$ [nH]	4 (1)	4,7 (2,3)
$L_1 (L_2)$ [nH]	7,8 (x)	5,8 (5,6)
$C_1 - C_2 - C_3 - C_4$ [pF]	x	20 – 25 – 27 – 10
R_M [Ω]	58,8	66
$C_M (C_G)$ [pF]	0,4 (0,6)	0,38 (0,26)
C_{DES} [pF]	x	73

Valores obtidos dos elementos



Resposta de S_{21} simulada

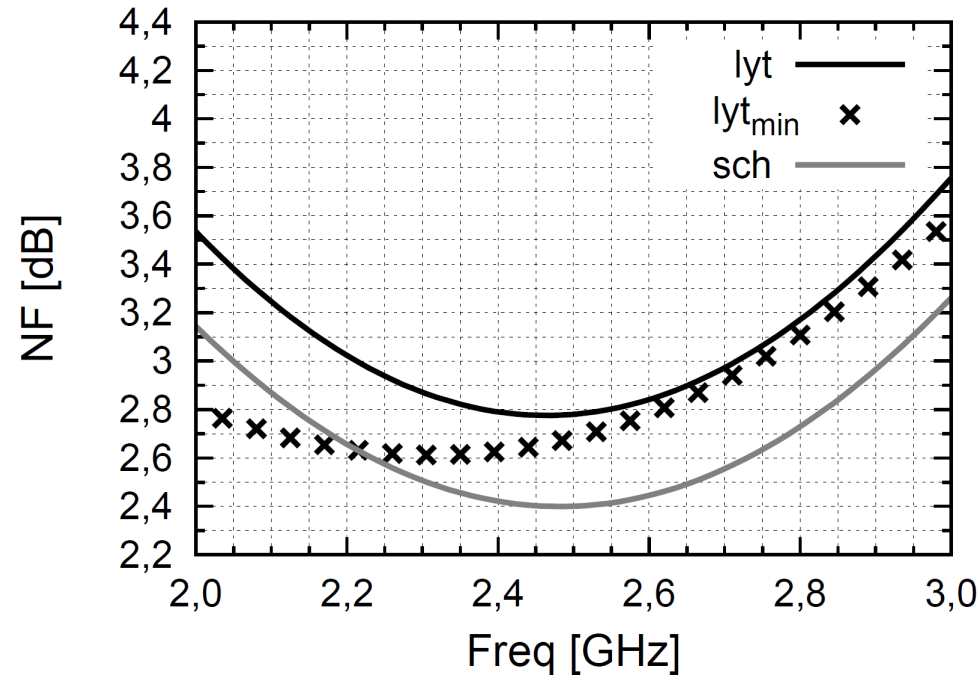


Figura de ruído simulada



Espec.	[4]	[5]	[6]	Este Trabalho
Tecnologia	0,18 μm			
Tensão [V]	1,5	1	1	1
Consumo [mW]	0,21	1,81	4,5	1,1
Frequência [GHz]	2,2	2,8-3,3	3-6,5	2,4
$ S_{11} $ [dB]	< -10	$-11,1$	< -12	$-15,5$
$ S_{12} $ [dB]	x	< -20	< -50	$-38,8$
$ S_{21} $ [dB]	13,9	15,2	16	11,1
$ S_{22} $ [dB]	x	faixa estreita	< -15	-22
NF [dB]	5,14	3,01	1,9-3,4	2,8
P_{IIP3} [dBm]	$-9,3$	$-10,8$	$-13@4\text{GHz}$	$-18,7$
Área [mm ²]	1,5	0,37	0,62	0,95
FOM	2,75	2,77	0,76 @ 4 GHz	0,2
Dados experimentais	Sim	Sim	Sim	Não

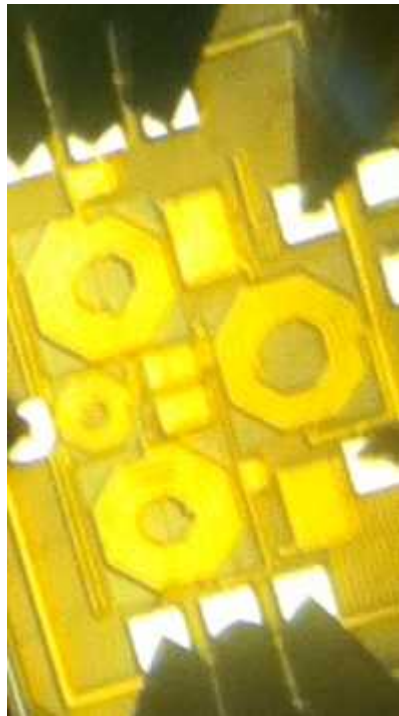


- [4] JEONG, C. J. et al. A 1.5V, 140 uA CMOS ultra-low power common-gate LNA. In: 2011 IEEE Radio Frequency Integrated Circuits Symposium. [S.l.]: IEEE, 2011. p. 1-4.
- [5] WEI, M.-D.; CHANG, S.-F.; LIU, Y.-C. A Low-Power Ultra-Compact CMOS LNA with Shunt-Resonating Current-Reused Topology. In: 2008 European Microwave Integrated Circuit Conference. [S.l.]: IEEE, 2008. p. 350-353.
- [6] LI, C.-M. et al. A Low-Power Self-Forward-Body-Bias CMOS LNA for 3 - 6.5 GHz UWB Receivers. IEEE Microwave and Wireless Components Letters, v. 20, n. 2, p. 100-102, fev. 2010. ISSN 1531-1309.

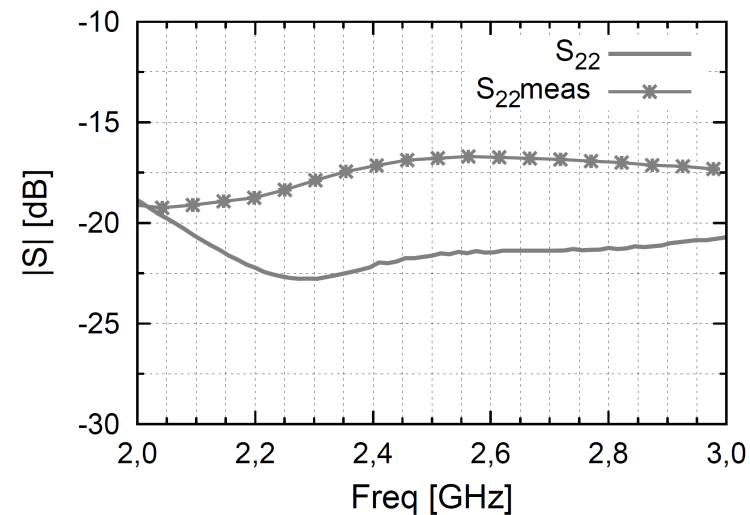
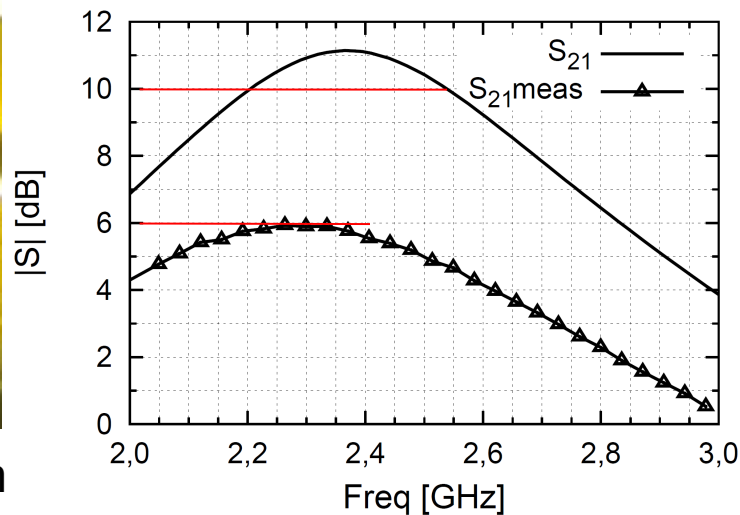
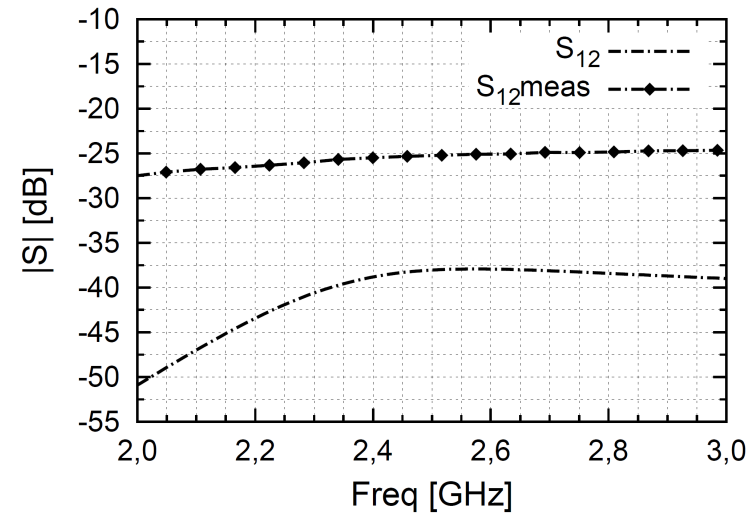
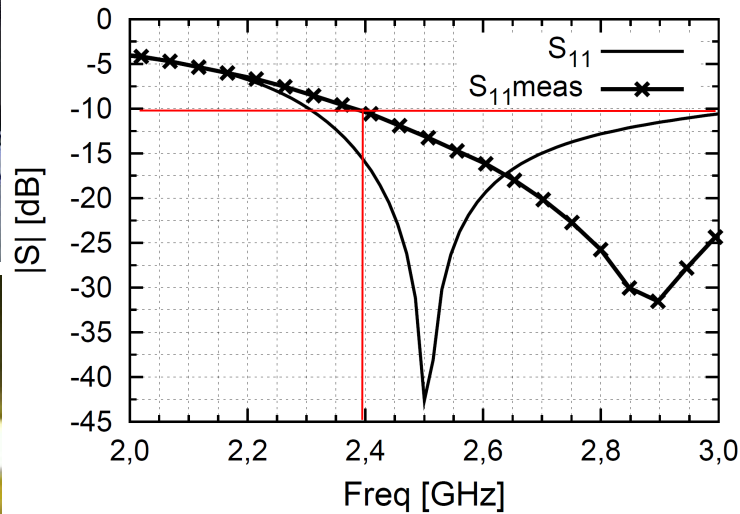


3-LNA com reuso de corrente

Caracterização:

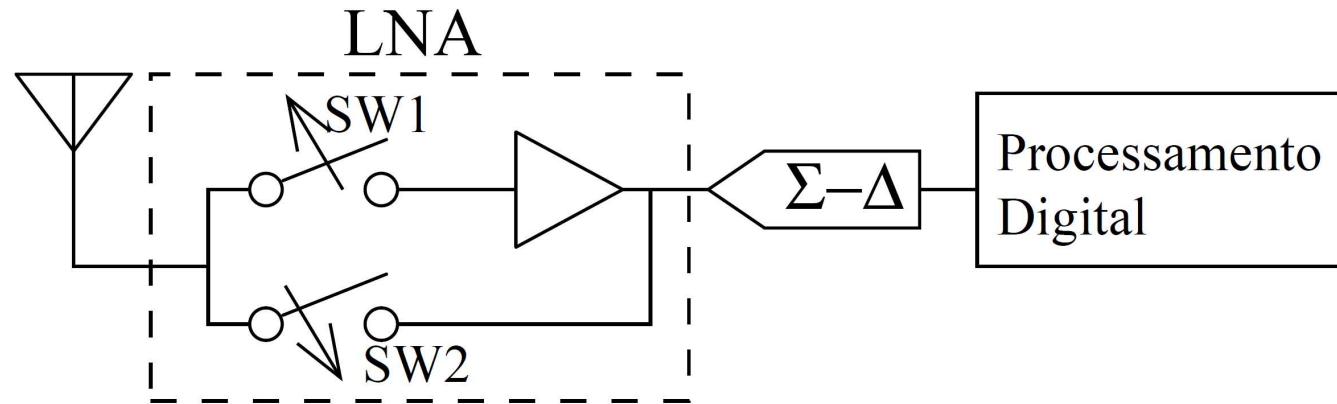


1175 μm x 808 μm





LNA fonte e porta comuns para *ZigBee*

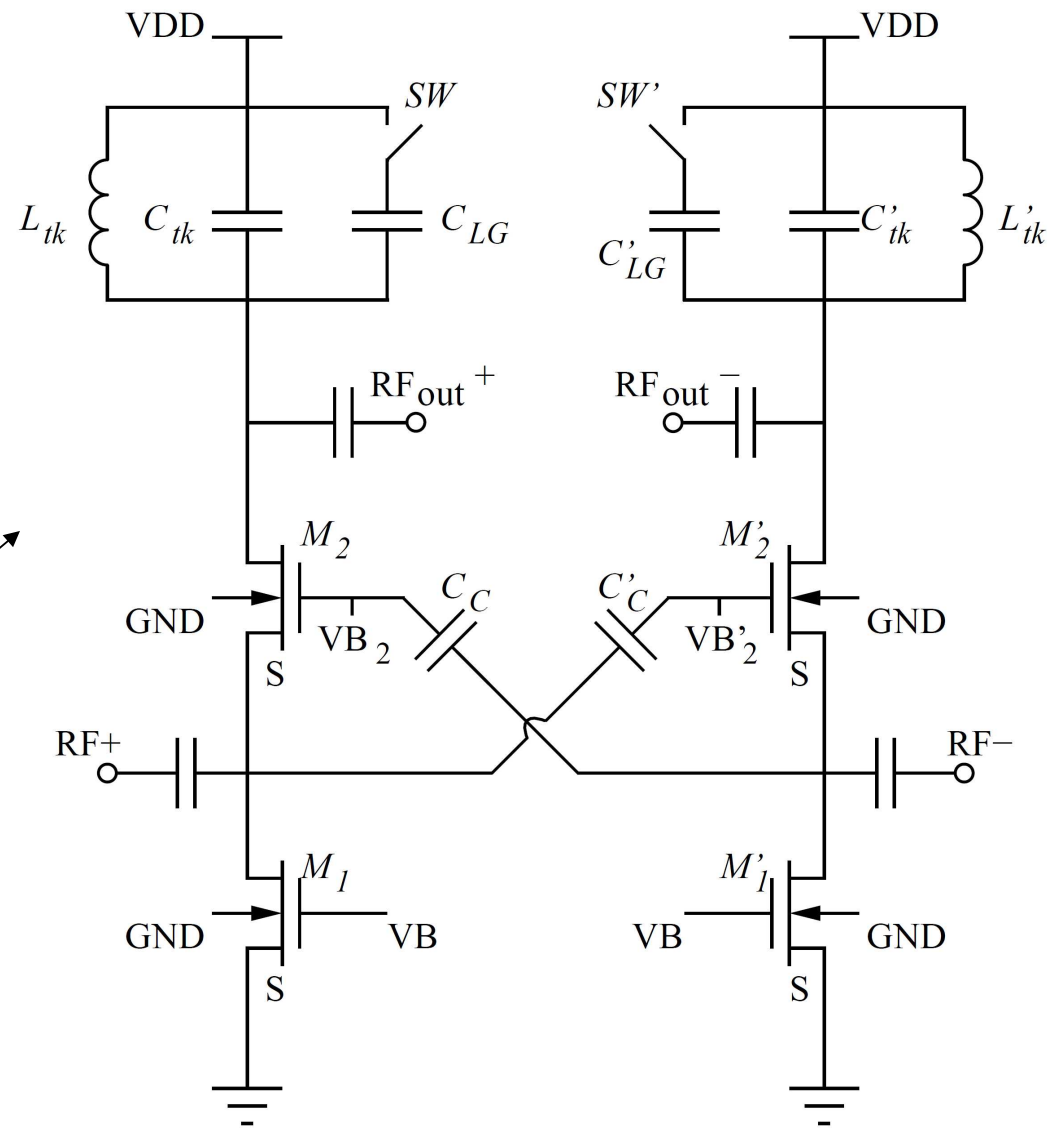
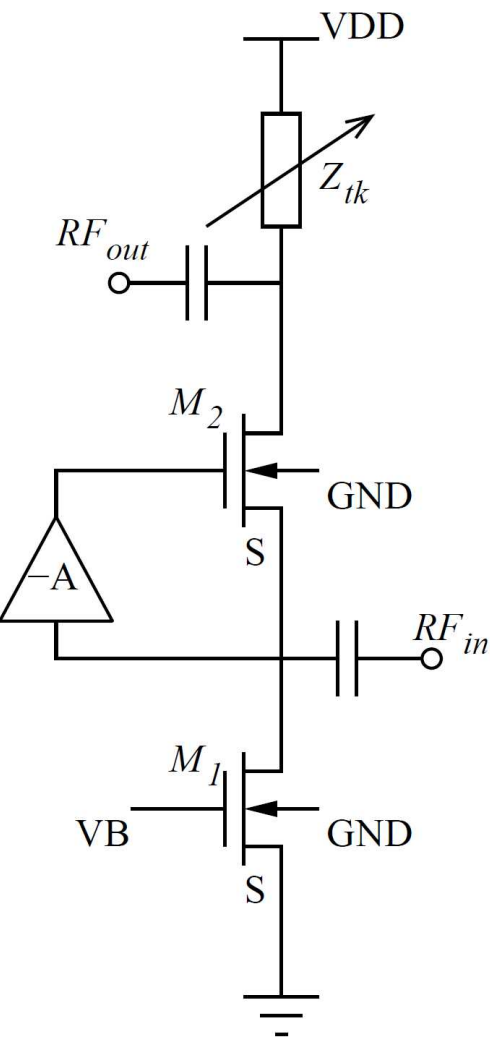


Receptor proposto

Especificação	Alto Ganho (AG)	Baixo Ganho (BG)
Ganho de Tensão [dB]	20	0
Banda	80 MHz @ 2,442 GHz	
Troca de ganho [dBm]	-65	
Figura de ruído [dB]	< 3,5	< 8
$ S_{11} $ [dB]	< -10	
$IIP3$ [dBm]	> -13	
Tipo de saída	Diferencial	
Tecnologia	xFAB 0,18 μm	



3-LNA fonte e porta comuns



Esquemático simplificado

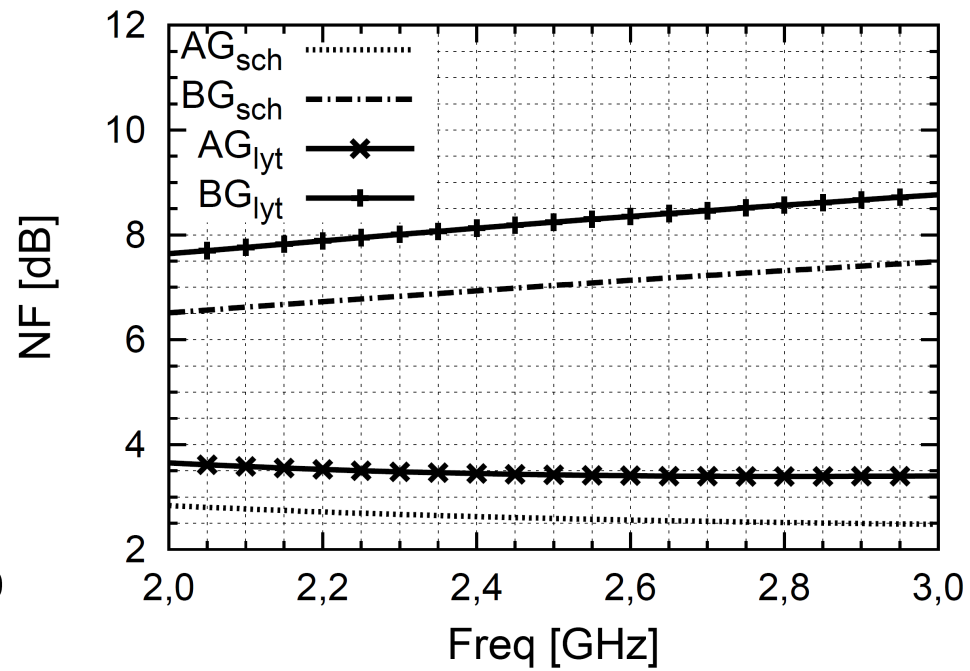
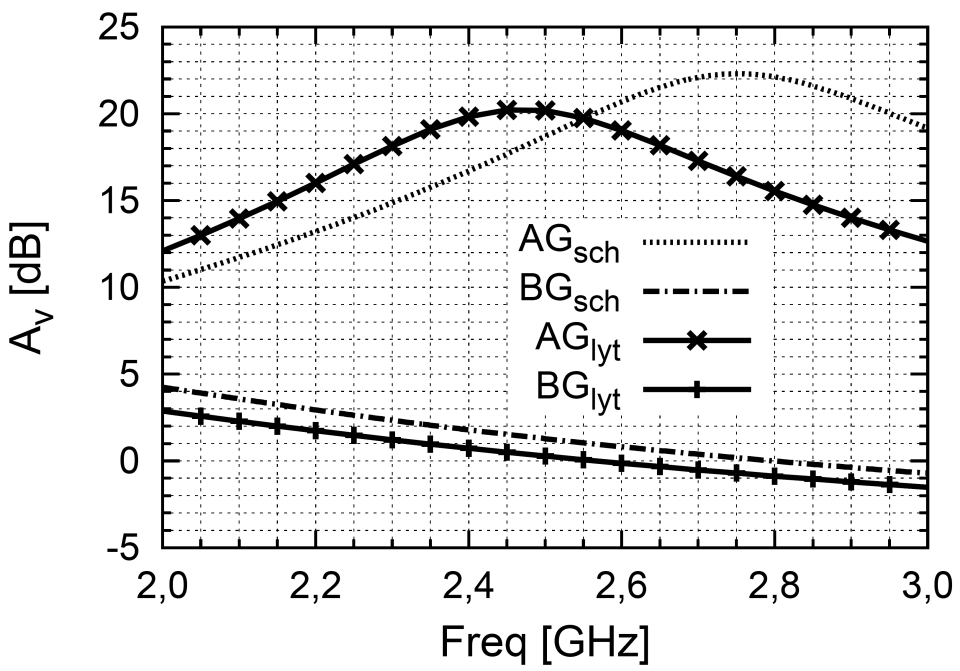


Parâmetro	Estimado	Valor final
$W_2 (W_1) [\mu\text{m}]$	3,1 (16,6)	4,8 (7,2)
$L_2 (L_1) [\mu\text{m}]$	0,18 (0,3)	0,18 (0,3)
<i>fingers</i> de $M_2 (M_1)$	16 (6)	16 (6)
Múltiplos de $M_2 (M_1)$	1 (1)	1 (1)
$W_4 (W_5) [\mu\text{m}]$	10 (0,93)	0,6 (1,8)
$L_4 (L_5) [\mu\text{m}]$	0,3 (0,18)	0,3 (0,18)
<i>fingers</i> de $M_4 (M_5)$	6 (6)	6 (6)
$C_{tk} (C_{LG}) [\text{pF}]$	1 (2,6)	0,38 (2,2)
$C_C [\text{pF}]$	1,0	0,5
Corrente em AG (BG) de I_{REF} [mA]	1,6 (0,8)	1,5 (0,75)

Valores obtidos dos elementos



3-LNA fonte e porta comuns



Ganho de tensão e figura de ruído para os modos de alto ganho (AG) e baixo ganho (BG)



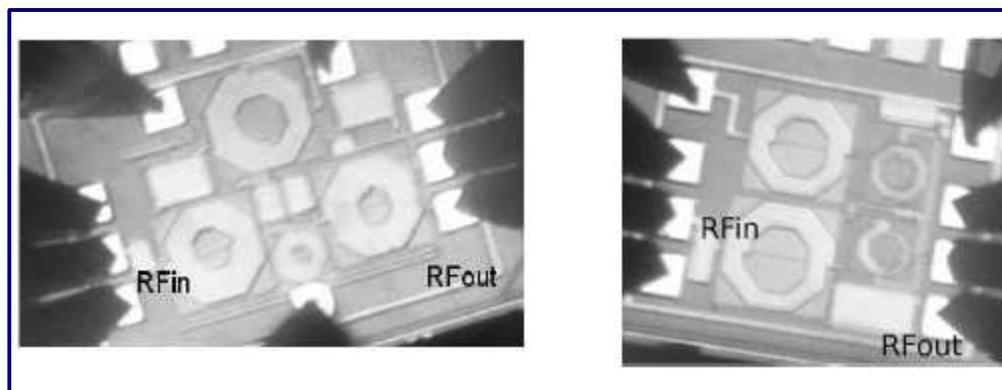
Parâmetro	[7]	[8]	[9]	Este trabalho
Tecnologia CMOS	65 nm	0,35 μm	0,18 μm	0,18 μm
Saída	Balanceada	Balanceada	Desbalanceada	Balanceada
Tensão [V]	1,8	1,2	1,8	1,8
Frequência [GHz]	0,2-5,2	2,2	2,0-3,5	2,44
Ganho [dB]	13-15,6 ^a	8,6	26,2 / 12,5 @ 2,4 GHz	20,1 / -0,52 ¹
NF [dB]	< 3,5	1,82	2,9 / 7,4	3,43 / 8,17
$ S_{11} $ [dB]	-15	< -13	< -10 / > -10	-12,2 / -10,16
P_{IIP3} [dBm]	> 0	-2,5	-8 / 0	11,59 / -2,4 @ 2,4 GHz
Corrente no núcleo de RF (mA)	x	2x4,5	10,6 / 11	2x1,5 / 2x0,75
Consumo total (núcleo) (mW)	21 (14)	(16,2)	19,08	11,1 (5,4) / 6,9 (2,7)
Área [mm ²]	x	1,3	1,16	1,27
FOM	x	0,6	0,2	22 (-0,01)
Dados experimentais	Sim	Sim	Sim	Não

^aGanho de tensão.

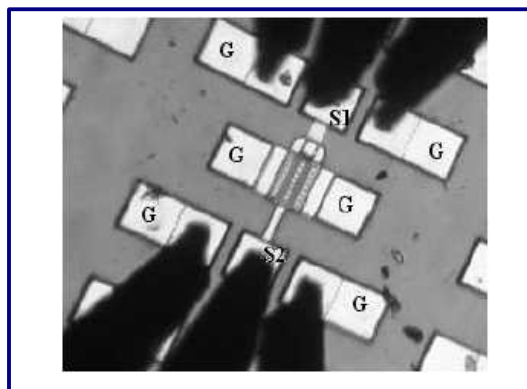
[7] BLAAKMEER, S. C. et al. Wideband Balun-LNA With Simultaneous Output Balancing, Noise-Canceling and Distortion-Canceling. *IEEE Journal of Solid-State Circuits*, v. 43, n. 6, p. 1341–1350, jun. 2008.

[8] FAN, X.; ZHANG, H.; SANCHEZ-SINENCIO, E. A Noise Reduction and Linearity Improvement Technique for a Differential Cascode LNA. *IEEE Journal of Solid-State Circuits*, v. 43, n. 3, p. 588–599, mar. 2008.

[9] PARK, B.; JUNG, J. A High Dynamic Range Wide-band Switched Gain Controlled LNA in 0.18 μm CMOS. In: *Microwave Conference Proceedings (APMC)*. Yokohama: [s.n.], 2010. p. 366–369.



- Durante o curso são desenvolvidos IPs de RF, três circuitos são enviados para fabricação e dois deles estão praticamente caracterizados.



- A extração dos parâmetros de ruído do transistor mostrou-se didática. A partir desse momento o projeto dos amplificadores tornou-se mais fácil. E conseqüentemente, os LNAs projetados são mais competitivos.